

智慧財產及商業法院民事判決

111年度民專訴字第16號

原告 聯詠科技股份有限公司

法定代理人 何泰舜

訴訟代理人 陳哲宏律師

劉允正律師

吳承芳律師

陳軍宇律師

黃宣瑀律師

詹東穎

卓孟儀

輔佐人 詹豐林

黃赫煒

林清淳

被告 敦泰電子股份有限公司

法定代理人 胡正大

訴訟代理人 王仁君律師

劉彥玲律師

黃仁宜律師

洪振盛律師

周瓊如

劉國景

輔佐人 張威銓

被告 英屬開曼群島商FOCALTECH ELECTRONICS, LTD.

英屬開曼群島商FOCALTECH SYSTEMS, LTD.

上二人共同

法定代理人 胡正大

上二人共同

訴訟代理人 王仁君律師

劉彥玲律師

劉浩祺

上列當事人間請求侵害專利權有關財產權爭議等事件，本院於民國112年1月5日言詞辯論終結，判決如下：

主 文

原告之訴及假執行之聲請均駁回。

訴訟費用由原告負擔。

事實及理由

壹、程序方面：

一、按訴狀送達後，原告不得將原訴變更或追加他訴，但請求之基礎事實同一者，不在此限，民事訴訟法第255條第1項第2款定有明文。查原告起訴聲明第一、二項原請求「一、被告敦泰電子股份有限公司（下稱台灣敦泰）不得自行或使第三人製造、為販賣之要約、販賣、使用或為上述目的而進口侵害中華民國第I337451號發明專利（下稱系爭專利1）、中華民國第I446707號發明專利（下稱系爭專利2）、中華民國第I335135號發明專利（下稱系爭專利3）、中華民國第I466097號發明專利（下稱系爭專利4）、中華民國第I433096號發明專利（下稱系爭專利5）【以下合稱系爭專利】之『整合式驅動器及控制器晶片編號F018（產品型號FT8719）』（下稱系爭產品）、該產品直接製成之電子產品成品及半成品，以及與該產品相同或均等技術特徵之產品；被告並應將已製造、為販賣之要約、販賣、使用或為上述目的而進口之系爭

01 產品，與該產品相同或均等技術特徵之產品全數回收並銷
02 毀。二、被告應給付新臺幣（下同）5,000萬元及自起訴狀
03 繕本送達翌日起按法定年利率百分之5計算之利息予原
04 告。」（見本院卷一第12-13頁）。嗣原告於民國111年5月2
05 4日具狀追加英屬開曼群島商FOCALTECH ELECTRONICS, LTD.
06 （下稱開曼FOCALTECH ELECTRONICS公司）、英屬開曼群島
07 商FOCALTECH SYSTEMS, LTD.（下稱開曼FOCALTECH SYSTEMS
08 公司）為被告，並將被告開曼FOCALTECH ELECTRONICS公
09 司、開曼FOCALTECH SYSTEMS公司（下合稱開曼敦泰）列於
10 聲明第一、二項內（排除侵害內容未變更，損害賠償部分增
11 列連帶賠償，見本院卷五第43至44頁）。被告雖不同意原告
12 追加（見本院卷六第14頁），惟查，原告主張被告台灣敦泰
13 係利用對全資子公司即被告開曼敦泰之控制，使集團內之不
14 同主體分擔系爭專利之侵害行為（被告台灣敦泰負責設計、
15 被告開曼敦泰負責接單銷售，以規避我國相關稅捐），台灣
16 敦泰至少與其子公司開曼敦泰構成共同侵權行為（見本院卷
17 五第50頁），足見原告請求之基礎事實同一，揆諸前開規定
18 核無不合，應予准許。

19 二、本件被告開曼敦泰為依英屬開曼群島法律設立之外國法人，
20 故本件具有涉外因素，為涉外民事事件。原告主張其為系爭
21 專利之專利權人，被告所生產之系爭產品侵害其系爭專利
22 權，依原告主張之事實，本件應定性為侵害專利權事件，依
23 智慧財產及商業法院組織法第3條第1款、智慧財產案件審理
24 法第7條，本院對於依專利法所保護之智慧財產權所生之第
25 一、二審民事訴訟事件有管轄權，是本院對本件涉外事件具
26 有管轄權。按以智慧財產為標的之權利，依該權利應受保護
27 地之法律，涉外民事法律適用法第42條第1項定有明文。原
28 告主張其依我國專利法取得之專利權遭被告侵害，故本件侵
29 害專利權事件之準據法，應依中華民國法律。

30 三、再按訴訟代理人就其受委任之事件有為一切訴訟行為之權，
31 為民事訴訟法第70條第1項之所明定，所謂一切訴訟行為，
32 凡不屬該條項但書所定應受特別委任之事項均包含在內，代

01 受送達亦為一切訴訟行為之一種，訴訟代理人當然有此權
02 限，其基此所為之代受送達，即與委任之當事人自受送達生
03 同一之效力（最高法院44年台抗字第192號、77年度台抗字
04 第261號裁定參照）。查本件追加被告狀繕本已送達予被告
05 開曼敦泰之法定代理人胡正大（見本院卷六第123、125頁、
06 卷十第217、221頁），被告開曼敦泰亦委任王仁君及劉彥玲
07 律師、劉浩祺專利師為代理人並提出答辯狀（見本院卷七第
08 79-89頁），且代為收受追加被告狀繕本（見本院卷八第7
09 頁），本件應已合法送達。

10 貳、實體方面：

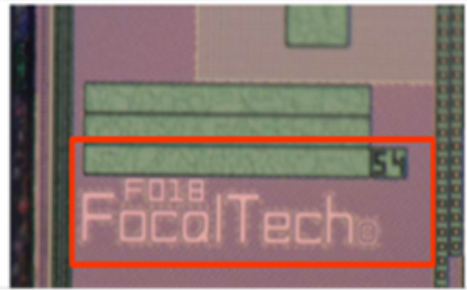
11 一、原告主張：

12 (一)原告為系爭專利1至5之專利權人，專利權期間分別自100年2
13 月11日起至116年1月29日止、103年7月21日起至119年12月8
14 日止、99年12月21日起至116年5月8日止、103年12月21日起
15 至121年7月4日止及103年4月1日起至120年1月26日止。原告
16 由網路文章中發現，被告生產有TDDI驅動晶片，型號為FT87
17 19之驅動晶片（下稱系爭產品），並使用在各款手機（如聯
18 想Z6、VIVO Z5X、Redmi Note 9）中，原告派員於107年10
19 月26日協同公證人，在市場上購買含有系爭產品之手機數
20 台，經公證人確認該手機內含有系爭產品後（下稱原證14公
21 證書），寄送至日本還原工程公司LTEC Corporation（下稱
22 日本LTEC公司），原告於108年9月17日取得日本LTEC公司依
23 據系爭產品所完成之分析報告（下稱LTEC分析報告），另委
24 請技術專家為專利侵權判斷報告書（下稱原證16、17、18、
25 19、20之侵權報告），發現系爭產品落入系爭專利1之請求
26 項1、系爭專利2之請求項1至3、5、10、系爭專利3之請求項
27 1至6、8、10、16至17、系爭專利4之請求項1、8至9、11、1
28 8至19以及系爭專利5之請求項1之權利範圍，侵害原告系爭
29 專利權。

30 (二)原告已提出以下證據資料證明該等證據資料均係系爭產品無
31 訛：

01 1. 原告所提出之晶片標示資料顯示，該晶片照片具有「FocalT
02 ech」、「F018」、「54」字樣，此係被告自承辨識晶片之
03 方法之一，且該等標示與開曼FOCALTECH ELECTRONICS公司
04 於鈞院109年度民專上字第3號事件（下稱另案）提出之FT87
05 19照片所標示者完全相同（參圖一至五）。

06 (1)圖一、編號④Nova手機晶片標示（見本院卷一第317頁）
07



08 (2)圖二、編號⑨Nova手機晶片標示（見本院卷九第260頁）
09



10 (3)圖三、321紅米手機晶片標示（見本院卷七第472頁）
11

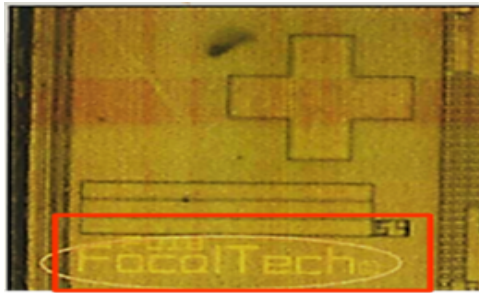


12 (4)圖四、101紅米手機晶片標示（見本院卷八第331頁）
13



14 (5)圖五、被告開曼FOCALTECH ELECTRONICS公司另案提出之F
15 T8719晶片標示（見本院卷五第447頁）

01



02

03

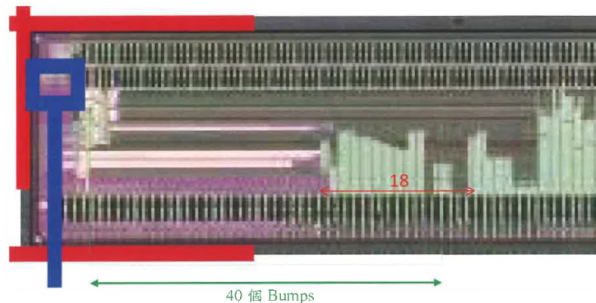
04

05

06

2. 比對晶片佈局（此亦為被告另案自承足以辨識晶片之方法之一），原告所提出之證據與開曼FOCALTECH ELECTRONICS公司於另案提出之FT8719佈局圖相同（參圖六至十一）。

(1)圖六、編號④Nova手機晶片佈局（見本院卷一第317頁）

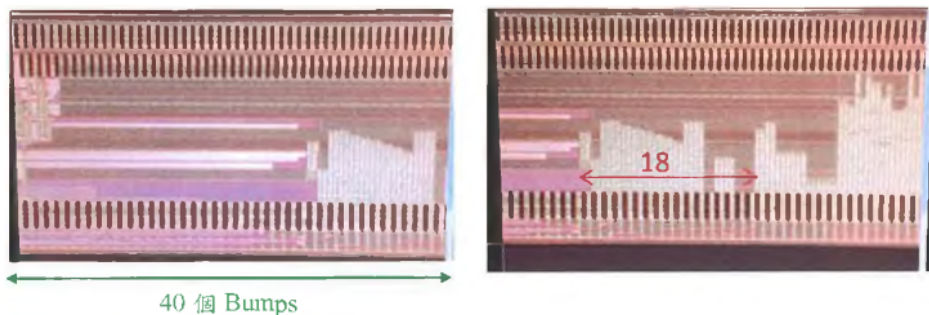


07

08

09

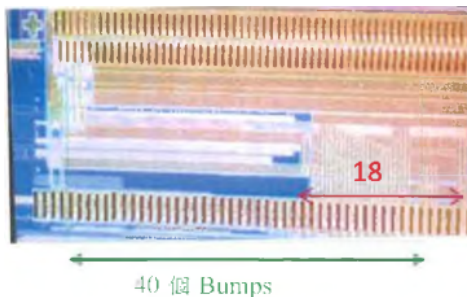
(2)圖七、編號⑨Nova手機晶片佈局（見本院卷九第260-261頁）



10

11

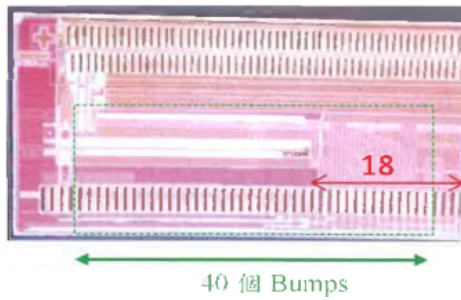
(3)圖八、321手機晶片佈局（見本院卷七第473頁）



12

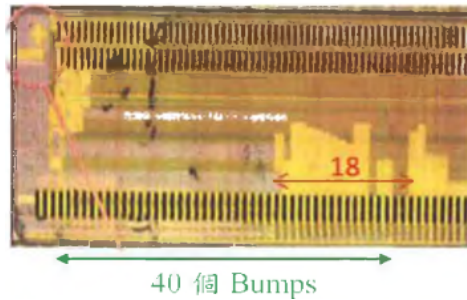
(4)圖九、101手機晶片佈局（見本院卷八第328頁）

01



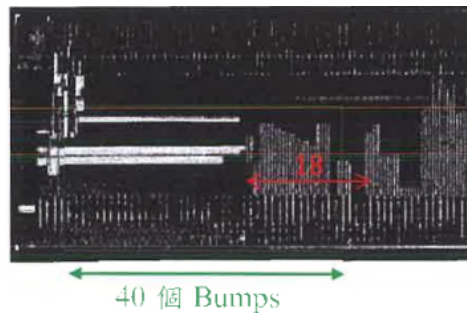
02

(5)圖十、開曼FOCALTECH ELECTRONICS公司另案提出之晶片
03 佈局（見本院卷五第447頁）
04



05

(6)圖十一、開曼FOCALTECH ELECTRONICS公司另案提出之晶
06 片佈局（見本院卷八第49頁）
07



08

3. 原告所提出經公證之錯誤測試報告顯示：「g_focal（即被
09 告英文名稱）_pdata->chip_id（即晶片id）_=8719」、「l
10 cd（即液晶顯示屏）_bias_ic=15 LCM_name=ft8719」，其
11 等出現自5部手機（為不同手機廠牌、不同時點購買），此
12 絕非巧合，當係該等資料確係系爭產品之證明。

13

(三)以下就系爭產品分別落入系爭專利申請專利範圍，逐一說
14 明：

15

1. 系爭產品是否落入「系爭專利1」申請專利範圍：

16

(1)系爭產品符合「1B、1G、1I要件」。VDD+、GND為電路操
17 作的系統電壓、接地電壓，VDD+、GND為第一參考電壓及
18 第二參考電壓，接收VDD+、GND的端點為第一腳位、第二
19 腳位。耦接EQB的電晶體M002必然存在導通態樣，電晶體M

002導通後，第一開關可控制輸出端是否電性連接至第一腳位。同理，第三開關可控制輸出端是否電性連接至第二腳位。

(2)系爭產品符合「1J要件」。原告已證明第一開關及第二開關不同時開啟、第二開關及第三開關不同時開啟。重置階段的開關導通狀態與否，無法排除顯示階段的開關導通狀態符合「1J要件」。

(3)系爭產品符合「1A要件」。符合1B、1C、1J等要件，即「低功耗」源極驅動器。

2. 系爭產品是否落入「系爭專利2」申請專利範圍：

(1)符合「1E要件」。所在的位置、電路結構不同，功能即不相同。橘框所示電路為耦合抑制元件。電容操作於暫態或穩態，即可使耦合抑制元件操作於導通或切斷。專利2請求項1並未記載補償電流，更未有補償電流係由耦合抑制元件提供或補償電流流經耦合抑制元件之記載。節點a1應為回授節點。個別耦合節點d1位於直流電位與回授節點a1直流電位相近之節點。

(2)符合「10A要件」。專利2請求項10之耦合抑制元件係包括一至多個相串聯的電晶體，被告錯誤解讀請求項文字認為電晶體即耦合抑制元件。系爭產品之耦合抑制元件由電晶體M2與電容C1串聯而成，符合10A要件。

3. 系爭產品是否落入「系爭專利3」申請專利範圍：

(1)符合「1A、1B、1C、1F、1G、1H、3C、5C、6B、6C要件」。LTEC分析報告是以層級方式呈現系爭產品之電路結構，電路區塊與下一層級電路中的端點名稱相同即是相同端點。原告已證明VDD+為電壓源；端點INA、INA1和/或INA2及端點INB、INB1和/或INB2為電壓輸入端；系爭產品之輸出端有一線路連接至輸入端。系爭產品之控制信號SELB2係經過反相器INS003產生控制信號SEL2，控制信號SEL2與SELB2互為反相，因此選擇器只有兩種操作態樣。電路中的端點INA1、INA2、INB1、INB2，透過選擇器而跟端點INA、INB及電壓輸出端OUT連接。

(2)符合「11、17A要件」。電壓輸出端耦接電壓內插緩衝器之輸出端OUT，執行實質相同的功能，用來輸出電壓。系爭產品之偏電流分配單元利用控制信號分配第一偏電流與第二偏電流之比例，即可獲得所需之內插結果。

4. 系爭產品是否落入「系爭專利4」申請專利範圍：

(1)被告將「其它傳輸路徑」錯誤解讀為「所有其它路徑」，增加請求項所沒有的限制。系爭專利4請求項「其它傳輸路徑」之用語並無被告解釋之意思，系爭專利4說明書亦無如此記載。此前被告並未要求鈞院就該用語進行解釋，該用語明確且無疑義，被告主張乃企圖逃脫侵權臨訟杜撰之詞。

(2)符合「1E、8A要件」及「11H、18A要件」。並聯後的傳輸路徑可形成較低的導通電阻，第一傳輸路徑相較其它僅具有第一型電晶體的傳輸路徑具有較低的導通電阻。

(3)符合「9A要件」及「19A要件」。並聯後的傳輸路徑可形成較低的導通電阻，第二傳輸路徑相較第一傳輸路徑外其它僅具有第一型電晶體的傳輸路徑具有較低的導通電阻。

5. 系爭產品是否落入「系爭專利5」申請專利範圍：

(1)符合「1B要件」及「1C要件」。原告已證明系爭產品之「視訊訊號轉換電路」接收的視訊訊號為8位元，而且所轉換並輸出之高位元數視訊訊號為10位元，因此，系爭產品必然存在「視訊訊號轉換電路」。「查閱表」應解釋為「用以儲存記錄並轉換兩訊號之對應關係的表」。因此，系爭產品必然存在「查閱表」。

(2)通過推知某一元件存在以證明系爭產品落入請求項之方式，亦為鈞院102年度民專上更(一)字第6號民事判決及最高法院106年台上字第583號民事判決肯認。系爭產品符合1B要件及「1C要件」，亦為鈞院110年民專抗字第13號民事裁定肯認。

(四)依專利法第58條第1項、第96條第1項、第2項、第3項、第97條第1項、民事訴訟法第244條第4項規定，請求排除及防止侵害，並請求被告連帶賠償，爰聲明：

1. 被告不得自行或使第三人製造、為販賣之要約、販賣、使用或為上述目的而進口侵害系爭專利1至5之系爭產品、該產品直接製成之電子產品成品及半成品，以及與該產品相同或均等技術特徵之產品；被告並應將已製造、為販賣之要約、販賣、使用或為上述目的而進口之系爭產品，與該產品相同或均等技術特徵之產品全數回收並銷毀。
2. 被告應連帶給付新台幣5,000萬元及自起訴狀繕本送達翌日起按法定年利率百分之五計算之利息予原告。
3. 請准以現金或合作金庫商業銀行新竹科學園區分行之可轉讓定期存單供擔保宣告假執行。
4. 訴訟費用由被告負擔。

二、被告則以：

(一)LTEC分析報告並無證據能力，且其並未完整還原所分析產品之電路，甚且還原結果與被告產品之電路圖亦有不同，不應作為證明侵權之依據：

原告引用LTEC分析報告及原證16至20之侵權報告，主張系爭產品落入系爭專利1至5云云。惟原告並未舉證證明其所分析之產品確為被告之晶片產品，且因晶片本身會有許多接腳，但LTEC分析報告並未說明其所標示之VDD+及GND是分別連接到晶片的哪一個接腳及第幾個接腳，亦未證明其所標示之VDD+及GND確實具有VDD+及GND之功能。LTEC分析報告並未完整地還原電路，且與被告產品實際之電路圖內容不同，無從證明侵權。

(二)縱依LTEC分析報告所分析之片段電路，亦已足證該電路並未落入系爭專利之專利權範圍：

1. 系爭專利1請求項1：

(1)原告並未證明其標示的第一開關符合系爭專利1之1G要件後段「一第一開關…用來控制該輸出端是否電性連接至該第一腳位」：

因VDD+與OUTA之間存在耦接EQB訊號的電晶體，原告非但未證明EQB訊號為何，更未證明耦接EQB訊號的電晶體之開關邏輯為何，故完全未證明其標示的第一開關符合「用來

01 控制該輸出端(OUTA)是否電性連接至該第一腳位 (VDD
02 +)」之控制能力，亦即並未證明第一開關具有將OUTA電性
03 連接至VDD+的控制能力（系爭專利1之1G要件後段）。

04 (2)原告並未證明其標示的第一開關、第二開關及第三開關符
05 合系爭專利1之1J要件「該第一開關以及該第二開關不會
06 同時開啟，以及該第二開關以及該第三開關不會同時開
07 啟」：

08 ①第一開關之控制訊號為SELB3-1及SEL3，第二開關之控
09 制訊號為SELB4-1及SEL4，且第三開關之控制訊號為RST
10 [1]，LTEC分析報告並未還原第一開關、第二開關及第
11 三開關之控制時序，無從證明待比對電路符合1J要件。

12 ②再者，LTEC分析報告標示第三開關之控制訊號為RST
13 [1]，即為RESET之意，因為放大器毋庸輸出驅動訊號，
14 毋庸顯示畫面，即使第二開關及第三開關同時開啟，也
15 不會相互干擾。故原告並未證明第二開關以及第三開關
16 不會同時開啟（系爭專利1之1J要件）甚明。

17 (3)原告並未證明待比對電路1符合系爭專利1之1A要件「低功
18 耗之源極驅動器」：

19 ①二階段充電為系爭專利1最核心的技術內容，1A要件
20 「低功耗之源極驅動器」之技術特徵是體現二階段充電
21 之技術內容所達成的技術功效。LTEC分析報告自行標示
22 第三開關是在RESET時才啟動，足證待比對電路1並非二
23 階段充電之電路。故LTEC分析報告標示第三開關之控制
24 訊號為RST[1]反而證明待比對電路1並非低功耗之源極
25 驅動器，而不符系爭專利1之1A要件。

26 ②原告主張「系爭專利1請求項1中並無任何要件記載…二
27 階段充電，判斷系爭產品是否侵權應以請求項1之記載
28 為準，不可任意增加系爭專利1請求項1中所無的限制」
29 云云。惟若將請求項1之專利範圍擴及至非二階段充電
30 且不具有低功耗功效之電路，恐使與系爭專利1發明內
31 容無關之電路亦有落入系爭專利1之專利範圍之虞，有
32 違專利侵權判斷要點規範之專利請求權項之解釋，如此

解釋嚴重妨礙及違反專利法促進產業發展之精神，洵不足採。

(4)待比對電路1之「INB端點」才是1B要件（及1G要件）所指之「第一腳位」，原證16之侵權報告將待比對電路1之「接收VDD+的端點」對應至1B及1G要件之「第一腳位」並不正確。又因待比對電路1之1NB端點i接收的E130電壓並非透過源極驅動器之接腳(PIN)所接受的外部電壓，故待比對電路1不符1B要件，其未為1B要件讀取甚明。

(5)原證16之侵權報告稱「接收VDD+的端點」係對應至1G要件的「第一腳位」，又稱「接收GND的端點」係對應至1I要件的「第二腳位」云云。惟如前述，LTEC分析報告並未證明該等電晶體的源極確實連接至晶片的哪一個接腳(PIN)位置，無法證明「第一腳位」即晶片的VDD+接腳(PIN)位置，亦無法證明「第二腳位」即晶片的GND接腳(PIN)位置。

2. 系爭專利2請求項1至3、5及10：

(1)待比對電路2之電晶體M2與電容C1（即電容C000）並非系爭專利2之1E要件所述之「耦合抑制元件」：

①原證17之侵權報告將電晶體M2與電容C1之串聯電路對應至耦合抑制元件，惟原證17之侵權報告亦將電晶體與電容之串聯電路比對為相位補償電路，具有耦合雜訊之作用，與抑制雜訊耦合之作用完全相反。故原告並未證明待比對電路2具有系爭專利2之1E要件所述之「耦合抑制元件」。

②原告嗣後改稱電晶體M2與電容C1之串聯電路位於不同位置（增益級位置）時亦可為耦合抑制元件，惟實際上原告只是企圖以電容C1在耦合雜訊後可藉由電流鏡使該雜訊受到抑制之辯解誤導視聽。系爭產品之耦合抑制元件究竟是電容C1還是電流鏡？原告修改後之主張與原告自己提出之原證17之侵權報告相左。實則，電晶體與電容之串聯電路置放於增益級之位置仍是相位補償電路。

01 ③再者，原證17之侵權報告並未證明電晶體M1(即電晶體M
02 008)是作為類比的偏壓電晶體或是數位的開關電晶體，
03 其源極(即左端點a2)之電壓位準改變時，汲極(即回授
04 節點a1)之電壓位準的變化未必與源極電壓位準的變化
05 一致，因為會影響汲極電壓位準之變數尚有流經電晶體
06 M008之電流大小I2及VDS電壓差大小等。

07 ④電容為被動元件不會主動導通、主動切斷，電容本身並
08 不是開關，而是僅具被動儲存或釋放電荷的功能，無法
09 源源不絕提供補償電流，其電容之電壓隨時間變化及電
10 流之特性曲線也不具有明確的電壓邊界，益證電容並非
11 1E要件所述之「耦合抑制元件」。

12 ⑤另外，1E要件具有「耦合抑制元件…回應於…電壓位準
13 變化而自動導通」之特徵，所謂「導通」是指電流從元
14 件的一端貫穿流至元件的另一端，惟電流不可能從「電
15 容」的一端穿透絕緣層而流至另一端。原告辯稱電容會
16 響應頻率變化而導通，惟事實上電容只具有高頻耦合的
17 行為，不是導通，因此當然無法抑制雜訊。故電容並不
18 符合「導通」之特徵，而非1E要件所述之「耦合抑制元
19 件」。

20 (2)系爭專利2請求項2、3、5及10依附於請求項1，亦具有1E
21 要件，故系爭專利2請求項2、3、5及10亦無法讀取待比對
22 電路2甚明。

23 3. 系爭專利3請求項1至6、8、10、16、17：

24 (1)原告強調LTEC分析報告中之電路區塊與下一層級電路中的
25 端點名稱若是相同即是相同端點云云。惟LTEC分析報告並
26 未記載原告所稱「只要端點名稱相同即是相同端點」，且
27 被告輔佐人亦已陳明，電路設計領域並沒有公定的規則，
28 也沒有固定的階層。況且，若依原告的論點，則LTEC分析
29 報告中所有電路的OUT難道都是同一端點？原告主張顯不
30 可採。

31 (2)原告並未證明待比對電路3落入系爭專利3之1B、1C要件
32 「一第一電壓輸入端，用來接收一第一輸入電壓」、「一

第二電壓輸入端，用來接收一第二輸入電壓」：

①原證18之侵權報告所標示之「第一電壓輸入端」及「第二電壓輸入端」顯然並不在「電流加權式之電壓內插緩衝器」之內，沒有被「電流加權式之電壓內插緩衝器」所「包含」，故未落入1B、1C要件。況且，原證18之侵權報告並未證明「端點INA」及「端點INB」確實都是一電壓輸入端。

②原告另稱端點INA/INB係透過「選擇器」耦接至端點INA1與INA2/INB1與INB2，故「第一電壓輸入端」及「第二電壓輸入端」是在Fig4-3-2-2_Amplifier-A電路「內部」云云。惟原告並未實際測量選擇器的訊號，其空言聲稱選擇器存在兩種操作態樣云云，顯無任何理由及依據。

(3)原告並未證明待比對電路3落入系爭專利3之1F要件「一電壓輸出端，用來輸出電壓」：

①原證18之侵權報告所標示之「電壓輸出端」顯然並不在「電流加權式之電壓內插緩衝器」之內，沒有被「電流加權式之電壓內插緩衝器」所「包含」，故未落入1F要件。

②原告稱1I要件之「電流至電壓轉換單元」係耦接至紅色橘底框之1F要件「電壓輸出端」云云。原告亦於111年11月17日開庭簡報第11頁將紅色橘底框之「OUT」標示為1F要件「電壓輸出端」，可見原告亦承認所標示之「電壓輸出端」顯然並不在「電流加權式之電壓內插緩衝器」之內。故待比對電路3自然未落入1F要件。

(4)原告並未證明待比對電路3落入系爭專利3之1G、1H要件：

①1G、1H要件要求第一差動電壓轉電流單元、第二差動電壓轉電流單元根據電壓輸出端之電壓輸出相對應之差動電流。然原告並未證明原告111年11月17日開庭簡報第11頁中所標示之紅色箭頭線路（下稱回授線路）確實存在，亦未證明其所標示之「電流加權式之電壓內插緩衝器」確實有將電壓輸出端之電壓回授到輸入端。

01 ②原告另稱Fig4-3-2-1_Selector-A2選擇器的兩種操作態
02 樣都會落入1G、1H要件云云。然上述兩種操作態樣落入
03 1G、1H要件的前提是Fig4-3-2_Driver-A電路中確實存
04 在上述回授線路，但原告並未實際測量訊號證明上述回
05 授線路確實存在，根本不足為證。

06 (5)原告並未證明待比對電路3落入系爭專利3之1I要件：

07 ①原證18之侵權報告第15頁所附之Fig4-3-2-2_Amplifier
08 -A電路中之「電壓輸出端」係被包含於「電流至電壓轉
09 換單元」中，是「電流至電壓轉換單元」內部之元件。
10 故原證18之侵權報告所標示之「電流至電壓轉換單元」
11 顯然不會與「電壓輸出端」耦接，不符1I要件中之「一
12 電流至電壓轉換單元，耦接於該第一差動電壓轉電流單
13 元、該第二差動電壓轉電流單元及該電壓輸出端」。

14 ②原告為克服被告上述質疑，一再變更其所標示之「電壓
15 輸出端」與「電流至電壓轉換單元」。惟無論原告將系
16 爭專利3請求項1之「電壓輸出端」對應至原告民事準備
17 (六)狀第17頁中橘框之OUT或綠框之OUT，都無法同時滿
18 足1F要件及1I要件。此外，若原告將1I要件「電流至電
19 壓轉換單元」標示為原告民事準備(六)狀第18頁附圖左
20 方紅色網底部分，則待比對電路3便不符合1I要件之
21 「輸出對應於該第一偏電流及該第二偏電流之一比例之
22 該第一輸入電壓及該第二輸入電壓之內插結果至該電壓
23 輸出端」。

24 ③此外，1I要件要求「電流至電壓轉換單元」要「根據」
25 該第一差動電壓轉電流單元及該第二差動電壓轉電流單
26 元所輸出之差動電流，輸出(計算出)對應於該第一偏電
27 流及該第二偏電流之一比例之該第一輸入電壓及該第二
28 輸入電壓之內插結果。然第一偏電流及第二偏電流之內
29 插比例在1G、1H要件產生差動電流前便已決定，故1I要
30 件不可能再根據差動電流去計算出第一偏電流及第二偏
31 電流之內插比例。亦即第一輸入電壓及第二輸入電壓之
32 內插結果之計算與第一差動電壓轉電流單元及第二差動

電壓轉電流單元所輸出之差動電流無關。故待比對電路3並非「根據」差動電流輸出第一輸入電壓及第二輸入電壓之內插結果。

(6)系爭專利3請求項2至6、8、10、16、17依附於請求項1，亦具有上述要件，故系爭專利3請求項2至6、8、10、16、17亦無法讀取待比對電路3甚明。待比對電路3並未落入系爭專利3請求項1至6、8、10、16、17之專利權範圍。

4. 系爭專利4請求項1、8至9、11、18至19：

(1)原告並未證明待比對電路4符合1E、11H要件「接收該複數個伽瑪電壓中最接近一中間電壓之一第一伽瑪電壓之一第一接收端所對應之一第一傳輸路徑在相同源閘極電壓差下相較複數個傳輸路徑中其它傳輸路徑具有較低導通電阻」，及9A、19A要件「接收該複數個伽瑪電壓中次接近該中間電壓之一第二伽瑪電壓之一第二接收端所對應之一第二傳輸路徑在相同源閘極電壓差下相較複數個傳輸路徑中該第一傳輸路徑外其它傳輸路徑具有較低導通電阻」。

①1E、11H要件描述第一傳輸路徑相較複數個傳輸路徑中其它傳輸路徑具有較低導通電阻，即第一傳輸路徑之導通電阻必須比所有其他路徑之導通電阻還小，才能符合1E、11H要件之要求。9A、19A要件描述第二傳輸路徑相較複數個傳輸路徑中該第一傳輸路徑外其它傳輸路徑具有較低導通電阻，即第二傳輸路徑之導通電阻必須比扣除第一傳輸路徑外的所有其他路徑之導通電阻還小，才能符合9A、19A要件之要求。被告上開解釋符合系爭專利4揭示內容（參說明書第9頁最後一段至第10頁第一段、第11頁最後一段），亦符合請求項應「整體觀之」之原則。

②待比對電路4最接近中間電壓之伽瑪電壓為VG-0[17]，其對應至第一傳輸路徑，次接近中間電壓之伽瑪電壓為VG-0[16]，其對應至第二傳輸路徑，且第三接近中間電壓之伽瑪電壓為VG-0[15]，其對應至第三傳輸路徑。若該等路徑上之所有電晶體規格均相同，則LTEC分析報告

顯已證明第一傳輸路徑、第二傳輸路徑及第三傳輸路徑在相同源閘極電壓差下，具有相同導通電阻，而不符「相較複數個傳輸路徑中其它傳輸路徑具有較低導通電阻」之要件。

③原告並未否認LTEC分析報告顯已證明第一傳輸路徑、第二傳輸路徑及第三傳輸路徑在相同源閘極電壓差下具有相同導通電阻，僅反駁1E、11H、9A及19A要件之「其他傳輸路徑」應解讀為「一個或多個傳輸路徑」。惟原告上開解釋不符說明書揭示內容，亦不符請求項「整體觀之」原則。此外，影響導通電阻大小有多種變數（參系爭專利4說明書第10頁最後一段至第11頁第一段），原告並未實際量測各傳輸路徑之導通電阻值為何，無法證明為何N、P型電晶體並聯之傳輸路徑，其導通電阻必定小於單獨由N型或P型電晶體組成之傳輸路徑之導通電阻。故待比對電路4不符1E、11H、9A及19A要件甚明。

(2)系爭專利4請求項8及18依附於請求項1及11，亦具有1E及11H要件，故系爭專利4請求項8及18亦無法讀取待比對電路4甚明。

5. 系爭專利5請求項1：

(1)原告並未證明待比對電路5具有1B要件「查閱表(Lookup Table, LUT)」：

①1B要件要求視訊訊號轉換電路使用查閱表轉換視訊訊號，鈞院認為「查閱表」應解釋為「用以儲存記錄並轉換兩訊號之對應關係的表」。

②原告無法指出LTEC分析報告的Fig4_Top_Block電路及Fig4-7-2_Driver-3電路中的何部分屬於「用以儲存記錄並轉換兩訊號之對應關係的表」的電路，實則LTEC分析報告並不包含「查閱表」電路，此業經原告於另案自承。原告於該案抗告程序中更進一步自承對數位電路進行還原有其困難度。從而，原告並未證明待比對電路5具有查閱表（系爭專利5之1B要件）甚明。

01 ③原告稱其已證明「視訊訊號轉換電路」所接收、轉換並
02 輸出之視訊訊號各為8位元及10位元，故可「推知」待
03 比對電路5具有查閱表云云。惟使用查閱表並非唯一可
04 將8位元轉10位元之方法，原告主張顯無依據。

05 (2)原告並未證明待比對電路5具有1C要件「該視訊訊號係為
06 複數個視訊訊號其中之一且該高位元數視訊訊號係為複數
07 個高位元數視訊訊號其中之一，該高位元數視訊訊號包括
08 一第一部份資料及一第二部份資料，轉換後的該高位元數
09 視訊訊號之位元數係大於轉換前的該視訊訊號之位元數」

10 ①1C要件要求高位元數視訊訊號包括一第一部份資料及一
11 第二部份資料，鈞院認為「第一部份資料」應解釋為
12 「高位元數視訊訊號的一部分資料」，「第二部份資
13 料」應解釋為「高位元數視訊訊號的另一部分資料」。

14 ②依原告主張，原告充其量亦僅證明待比對電路具有6個
15 位元及4個位元的訊號，但並未證明該等6個位元及4個
16 位元是選自高位元數視訊訊號。從而，原告並未證明待
17 比對電路5具有第一部份資料及第二部份資料（系爭專
18 利5之1C要件）甚明。原告之主張純屬主觀臆測，洵不
19 足採。

20 (三)答辯聲明：

21 1. 原告之訴及假執行聲請均駁回。

22 2. 訴訟費用由原告負擔。

23 3. 如受不利判決，請准供擔保宣告免為假執行。

24 三、得心證之理由：

25 原告主張其派員於107年10月26日協同公證人在市場上購買
26 手機數台，經公證人確認該手機內含有系爭產品後，寄送至
27 日本LTEC公司進行還原工程，原告於108年9月17日取得LTEC
28 分析報告後，另委請技術專家針對系爭專利1至5製作原證1
29 6、17、18、19、20之侵權報告，發現系爭產品落入系爭專
30 利各該請求項等情，為被告否認，並以：原證14公證書沒有
31 任何一張照片或截圖含有任何晶片，亦無原告所宣稱有任何
32 一張照片或截圖中有任何晶片外觀標示「FocalTech」及「F

018」字樣，而華為手機內晶片由全球多家廠商供應，根本無法證明原告所購華為手機內晶片與被告有何關連；原告並未證明LTEC分析報告所分析之晶片來源，無法證明分析標的之同一性，亦未證明是否係自原告於107年10月26日派員購得之產品上拆解而得，原證14公證書、原證15LTEC分析報告不具證據能力；退步言之，縱依LTEC分析報告所分析之片段電路，亦足證待比對電路1至5並未落入系爭專利1至5之專利權範圍等語，資為抗辯。故兩造之爭點厥為：(一)原告提出之LTEC分析報告分析標的是否與原證14公證書所指之編號④Nova手機之晶片具同一性？(二)承上，如二者具同一性，系爭產品是否落入系爭專利1至5以下之各該請求項？1.系爭產品是否落入系爭專利1請求項1文義範圍？2.系爭產品是否落入系爭專利2請求項1-3、5、10文義範圍？3.系爭產品是否落入系爭專利3請求項1-6、8、10、16、17文義範圍？4.系爭產品是否落入系爭專利4請求項1、8、9、11、18、19文義範圍？5.系爭產品是否落入系爭專利5請求項1文義範圍？（見本院卷五第12頁）茲分述如下：

(一)原告提出之LTEC分析報告分析標的與原證14公證書所指之編號④Nova手機之晶片具同一性：

1. 依原證14公證書第1、4至6、16頁之文字說明及所附照片第98、155、418至427頁，可知在公證人見證下，原告之工程師將其於107年10月26日購買其中一支「HUAWEI Nova3」型號「PAR-LX9」手機（外盒顯示IMEI1:0000000000000000、IMEI2:0000000000000000、S/N:4EY5Z000000000000）編號為④（即編號④Nova手機，見原證14公證書第98頁），其「錯誤報告」顯示「g_focal pdata->chip id=8719」文字（見原證14公證書155頁，「focal」為被告英文名稱、「chip id=8719」晶片號碼8719），足證編號④Nova手機之晶片為被告之型號FT8719產品，嗣編號④Nova手機經關機、放回外盒、公證人彌封手機外盒、置於壹紙箱後，已於當日交付予快遞人員寄送至日本LTEC公司。

- 01 2. 次觀LTEC分析報告第5頁右下方之日本LTEC公司為拆解、取
02 出晶片並進行後續分析之手機外盒照片，外盒相同顯示IMEI
03 1:0000000000000000、IMEI2:0000000000000000、S/N:4EY5Z0
04 0000000000（見本院卷一第314頁），可知日本LTEC公司係
05 對同一編號④Nova手機進行拆解、取下晶片及進行還原工
06 程。且日本LTEC公司已出具聲明表示LTEC分析報告所還原之
07 晶片係來自編號④Nova手機（見本院卷七第489-490頁）。而
08 LTEC分析報告第8頁Fig. 1-4-2則清楚顯示晶片標有「FocalT
09 ech」字樣，此為被告公司英文名稱及台灣敦泰之註冊商標
10 圖樣。
- 11 3. LTEC分析報告係委由以還原工程著名之日本LTEC公司進行電
12 路還原工程，自然具有合格專業知識，所還原之部分已足以
13 使同具高度專業性及公信力之鑑定單位證明系爭產品是否落
14 入系爭專利。被告雖對原告所購華為手機內晶片、日本LTEC
15 公司電路還原工程細部電路及過程等提出質疑，惟被告具有
16 手機電路晶片設計專業知識，自可提出更具公信力之還原電
17 路或晶片電路設計予以反證，惟被告僅質疑原證14公證書、
18 原證15LTEC分析報告不具客觀公正性，未能就其主張有利於
19 己之事實盡其舉證之責，所辯自無從採取。
- 20 4. 被告雖於112年1月5日辯論期日提出簡報主張乙證33之被告
21 公司內部設計圖與LTEC分析報告之待比對電路圖不同（見本
22 院卷十第126頁）。惟當次期日原告及本院均未收到乙證3
23 3，且本院已於111年9月20日、111年11月17日徵得兩造同意
24 就侵權與否先為辯論，若認定侵權則做中間判決，若認定不
25 侵權則為終局判決（見本院卷七第190頁、卷九第11頁），
26 並於111年11月17日諭知就是否侵權之爭點定於112年1月5日
27 進行辯論判決，兩造應於111年12月15日前提出書狀（見本
28 院卷九第11頁），而本件繫屬迄至112年1月5日言詞辯論期
29 日已逾1年4月，被告至言詞辯論期日前1日始提出公司內部
30 設計圖（見限閱卷第5頁證物袋，本院雖已收文惟本股尚未
31 接獲該答辯十五狀），而非公正客觀之第三人之分析報告，

且未合法送達對造，既經原告當庭異議，被告提出之乙證33自不予審酌（見本院卷十第33頁）。

(二)系爭專利之技術內容：

1. 系爭專利1：

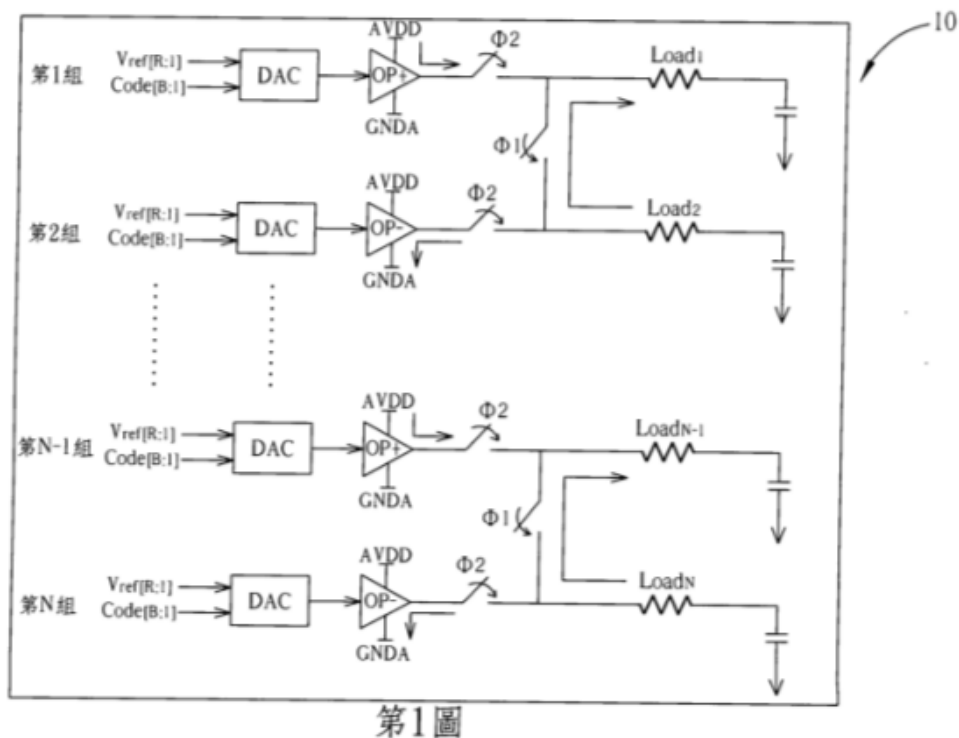
(1)系爭專利1所欲解決之問題：

近年來，在消費市場上蓬勃發展的是體積小和提供高顯示品質之平面顯示器(Flat Panel Display, FPD)。平面顯示器的種類主要有電漿顯示器(Plasma Display Panel, PDP)、液晶顯示器(Liquid Crystal Display, LCD)，和背投影顯示器(Rear Projection Display)等。這些平面顯示器具有體積小和高顯示品質等共通優點，已逐漸取代傳統的陰極射線管顯示器(Cathode Ray Tube Display, CRT)，因而被廣泛地應用在筆記型電腦、個人數位助理、平面電視，或行動電話等資訊產品上。

第1圖為先前技術使用電荷分享的一源極驅動器晶片10之示意圖。源極驅動器晶片10共包含N組通道，且為點反轉方式(Dot Inversion)，因此相鄰的運算放大器其極性是相反的，比如說第1組運算放大器OP+為正極性，第2組運算放大器OP-為負極性。其中，Vref[R:1]係為提供給數位類比轉換器DAC的R組參考電壓，數位類比轉換器DAC會依據這些參考電壓再細分出更多的電壓值給運算放大器使用。而Code[B:1]是欲顯示於平面顯示器的灰階數位資料，係由時序控制器產生並傳送給源極驅動器暫存及使用。請參考第1組與第2組通道，假設所有的運算放大器都是不斷的在供應電壓AVDD與接地電壓GNDA的電位做切換，則於電荷分享時(Charge Sharing)，先將相鄰的源極驅動器晶片外部負載Load1、Load2做短路連接的動作，此時第一開關Φ1係為導通狀態，則源極驅動器晶片外部負載Load1、Load2上的電荷會重新平均分配，平衡後的電壓值大約為供應電壓AVDD的二分之一。此時再將第一開關Φ1開路，並將運算放大器的輸出級連接至相對應的源極驅動器晶片外部負載(第1組運算放大器OP+連接至源極驅動器晶

片外部負載Load1，第2組運算放大器OP—連接至源極驅動器晶片外部負載Load2)，此時第二開關 $\Phi 2$ 係為導通狀態。則運算放大器會將源極驅動器晶片外部負載提昇或壓低至目標電位(此為供應電壓AVDD/接地電壓GNDA)，以完成一次完整的驅動動作。

現有的平面顯示器所使用的源極驅動器(Source Driver)架構中，為了節省功率損耗，往往採用電荷分享(Charge Sharing)的做法，先將相鄰且極性相反的輸出端點以短路方式連接，等到電荷平均分配後，再將源極驅動器的輸出級連接至輸出端點對負載進行充放電的動作。此種方法的缺點在於電荷平均分配後，負載端距離目標電壓仍有一段不小的距離，導致源極驅動器的輸出端要繼續對負載端進行充放電時，仍需耗費許多的功率。



第1圖為先前技術使用電荷分享的一源極驅動器晶片之示意圖

(2)系爭專利1之技術內容：

一種可減少源極驅動器的功率損耗之方法，包含有一參考電壓源對一源極驅動器的負載端進行充放電至與一目標電壓極性相同且電壓值接近之一參考電壓；以及該源極驅動

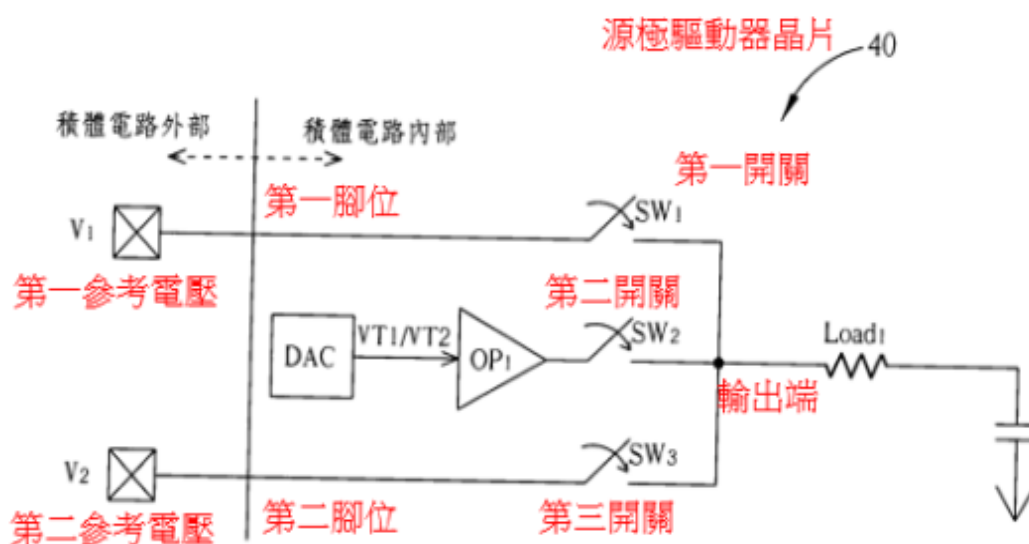
器之輸出級對該負載端進行充放電至該目標電壓(見本院卷一第53頁中文發明摘要)。

本發明之目的在於提供一種可減少源極驅動器的功率損耗之方法及其裝置，以解決習知技術中的問題。

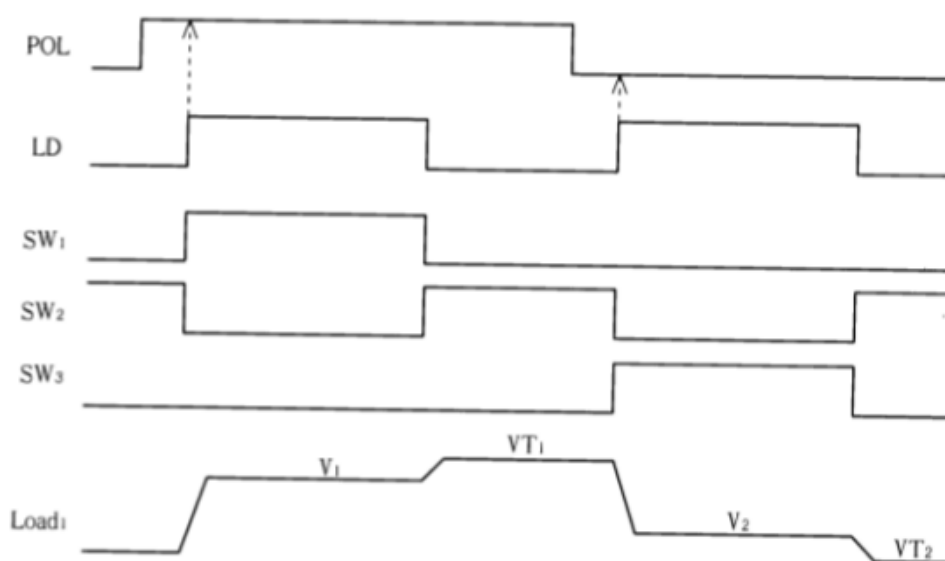
第4圖為本發明一實施例說明一源極驅動器晶片40之示意圖。於積體電路外部先產生一第一參考電壓V1及一第二參考電壓V2，並將第一參考電壓V1及第二參考電壓V2透過源極驅動器晶片40的一第一腳位及一第二腳位連接至積體電路內部。根據源極驅動器輸出級的極性，將源極驅動器晶片外部負載Load1連接至第一參考電壓V1或第二參考電壓V2，然後再將源極驅動器晶片外部負載Load1連接至運算放大器OP1進行充放電至第一目標電壓VT1或第二目標電壓VT2。假設第一目標電壓VT1大於第二目標電壓VT2，欲將源極驅動器晶片外部負載Load1充電至第一目標電壓VT1，則先將源極驅動器晶片外部負載Load1連接至第一參考電壓V1，此時第一開關SW1係為導通狀態；再將源極驅動器晶片外部負載Load1連接至運算放大器OP1繼續充電至第一目標電壓VT1，此時第二開關SW2係為導通狀態。同樣地，欲將源極驅動器晶片外部負載Load1放電至第二目標電壓VT2，則先將源極驅動器晶片外部負載Load1連接至第二參考電壓V2，此時第三開關SW3係為導通狀態；再將源極驅動器晶片外部負載Load1連接至運算放大器OP1繼續放電至第二目標電壓VT2，此時第二開關SW2係為導通狀態。透過第一開關SW1、第二開關SW2及第三開關SW3的導通與否，用來選擇源極驅動器晶片外部負載Load1電性連接至第一參考電壓V1、一第二參考電壓V2或運算放大器OP1。

第5圖為第4圖中的源極驅動器之輸出時序圖。當LD上升時，依據POL信號來決定是否要將源極驅動器晶片外部負載Load1電性連接至第一參考電壓V1或一第二參考電壓V2，直至LD下降後，才將源極驅動器晶片外部負載Load1連接至運算放大器OP1進行充放電。於第一開關SW1導通期間，先將源極驅動器晶片外部負載Load1的電壓提昇或壓

低至第一參考電壓 V_1 ，於第二開關 SW_2 導通期間，改由運算放大器 OP_1 驅動源極驅動器晶片外部負載 $Load_1$ 的電壓至第一目標電壓 VT_1 。於第三開關 SW_3 導通期間，先將源極驅動器晶片外部負載 $Load_1$ 的電壓提昇或降低至第二參考電壓 V_2 ，於第二開關 SW_2 導通期間，改由運算放大器 OP_1 驅動源極驅動器晶片外部負載 $Load_1$ 的電壓至第二目標電壓 VT_2 。若第一參考電壓 V_1 接近第一目標電壓 VT_1 且第二參考電壓 V_2 接近第二目標電壓 VT_2 ，則運算放大器 OP_1 只需要供應少許電荷便可驅動至目標電壓，可大幅降低源極驅動器的功率損耗。



第4圖為本發明一實施例說明一源極驅動器之示意圖



第5圖為第4圖中的源極驅動器之輸出時序圖

2. 系爭專利2：

(1)系爭專利2所欲解決之問題：

第1A圖繪示一範例中之傳統放大器之電路圖，其譬如可應用於取樣保持(sample-and-hold)電路或液晶顯示器中之源極驅動器。倘若負載端之電壓發生變化(即所謂之外部雜訊)，此外部雜訊會從負載端out透過輸出開關S1耦合至放大器裝置100之輸出端out而進入內部迴路，再透過內部相位補償電路102或104而進一步耦合到放大器裝置100之內部其他部分，結果造成異常漏電或是負載端out處之異常波形之現象。

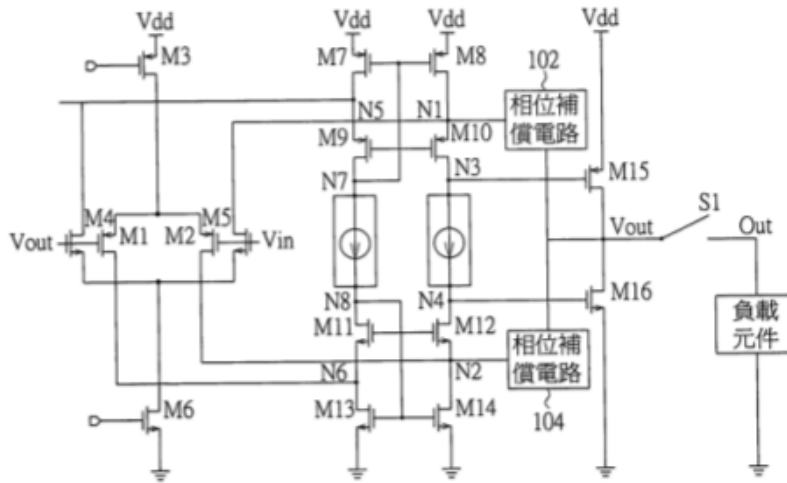
第1B圖為第1A圖之放大器裝置100之訊號時序圖，用以解釋外部雜訊是如何造成放大器裝置100之上述異常現象。當放大器裝置100之輸入電壓Vin由低電位轉高電位後，開關S1會先暫時切斷(OFF)，放大器裝置100之內部會透過閉迴路追隨輸入訊號之高電位而達到鎖定，因此輸出端Vout之電壓上升，而負載端之電壓Out則因開關S1切斷而維持為低電位。

接下來，開關S1會轉為導通(由OFF轉ON)，因此輸出端Vout上的電荷與負載端Out的電荷會重新分布。這造成輸出電壓Vout的位準往下拉，並進而導致放大器裝置100內部相位補償電路102及104之回授節點N1與N2的電位亦被耦合往下拉。於是，電晶體M14關閉，以及電晶體M15電流變大而電晶體M16電流變小。結果，輸出電壓Vout之電位可回復而拉回，並對負載端Out繼續充電。

然而，當放大器裝置100持續對負載端Out充電時，第二次(雜訊)耦合卻隨之發生並造成異常現象。仔細言之，隨著負載端Out因充電而電位持續上升，節點N1與N2之電壓會被第二次耦合而往上拉(如第1B圖之左側虛線區域所示)，進而導致電晶體M12關閉。於是電晶體M16電流會增大，亦即流經電晶體M15及M16之直流電流發生額外漏電之狀況。結果，負載電壓Out之波形於充電期間卻異常下滑，因此充電速度變慢。如第1B圖所示，於Vin為高電位之期間，

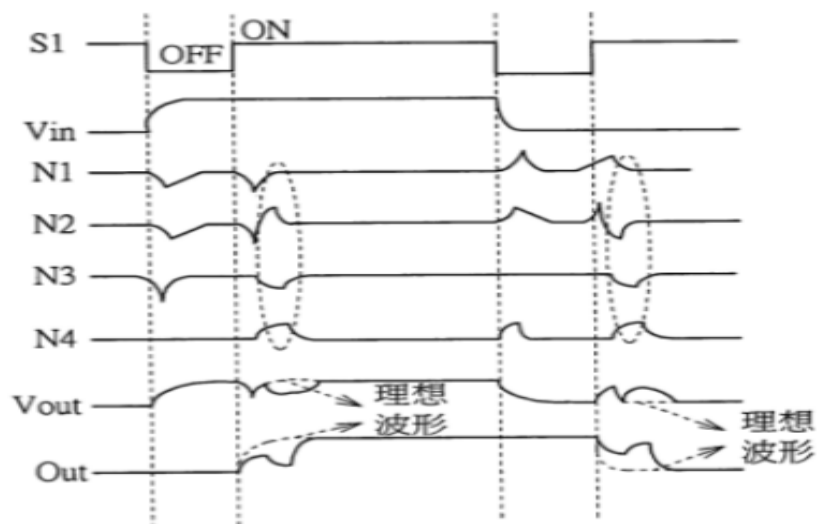
輸出電壓 V_{out} 及負載電壓 Out 之真實波形(實線)相對於理想波形(虛線)有異常現象。

100



第 1A 圖

第1A圖繪示一傳統放大器之電路圖



第 1B 圖

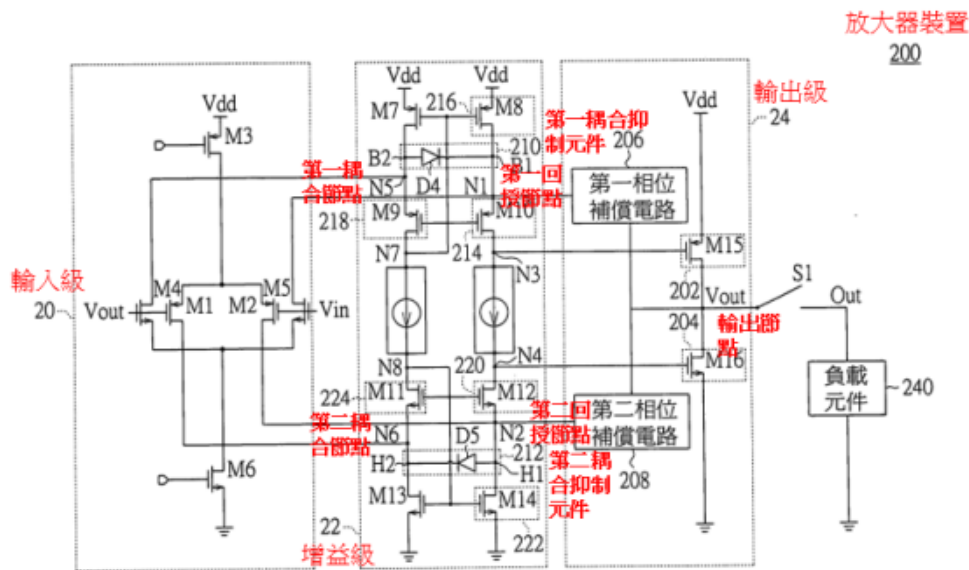
第1B圖繪示第 1A圖之放大器電路之訊號時序圖

(2)系爭專利2之技術內容：

一種放大器裝置包括增益級、輸出級、至少一相位補償電路以及至少一耦合抑制元件。增益級具有至少一回授節點。輸出級耦接至增益級以及具有一輸出節點用以輸出一輸出電壓。相位補償電路之每一者係分別耦接至增益級之至少一回授節點當中之對應者與輸出節點之間。耦合抑制元件當中每一者係分別耦接至增益級之至少一回授節點

當中之對應者與一個別耦合節點之間，用以於對應回授節點受雜訊耦合時，回應於對應回授節點之電壓位準變化而自動導通，以抑制該對應回授節點之電壓位準變化（見本院卷一第114頁中文發明摘要）。

本發明係有關於一種放大器裝置，其具有抑制外部雜訊耦合之機制，因此能夠避免習知技術中外部雜訊所造成之輸出波形及操作電流異常等問題。



第 2A 圖

第2A圖繪示依照第一實施例之放大器裝置之方塊架構及細部電路圖

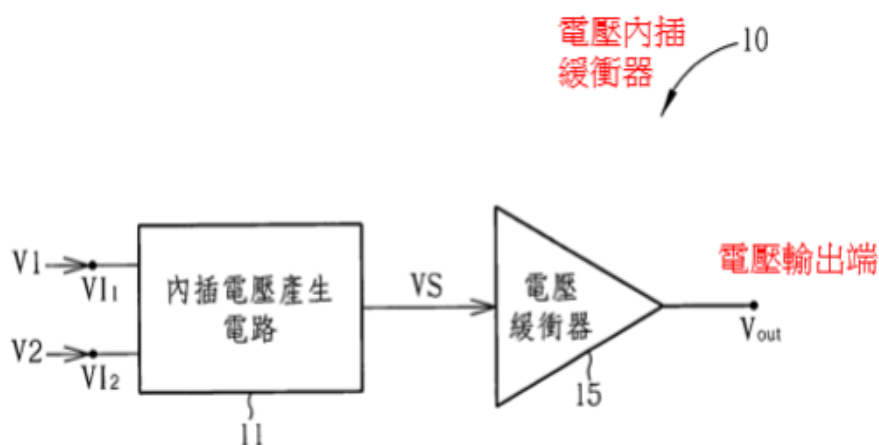
3. 系爭專利3：

(1)系爭專利3所欲解決之問題：

第1圖為一習知電壓內插緩衝器10之示意圖。電壓內插緩衝器10包含有一第一電壓輸入端VI1、一第二電壓輸入端VI2、一內插電壓產生電路11及一電壓緩衝器15。第一電壓輸入端VI1及第二電壓輸入端VI2分別用來接收一第一電壓V1及一第二電壓V2。內插電壓產生電路11耦接於第一電壓輸入端VI1及第二電壓輸入端VI2，用來根據第一電壓輸入端VI1所接收之第一電壓V1及第二電壓輸入端VI2所接收之第二電壓V2，產生介於第一電壓V1與第二電壓V2間之一內插電壓VS。電壓緩衝器15耦接於內插電壓產生電路11，用來透過電壓輸出端Vout輸出電壓緩衝之結果。因此，電壓內插緩衝器10係利用內插電壓產生電路11來產生所需之內

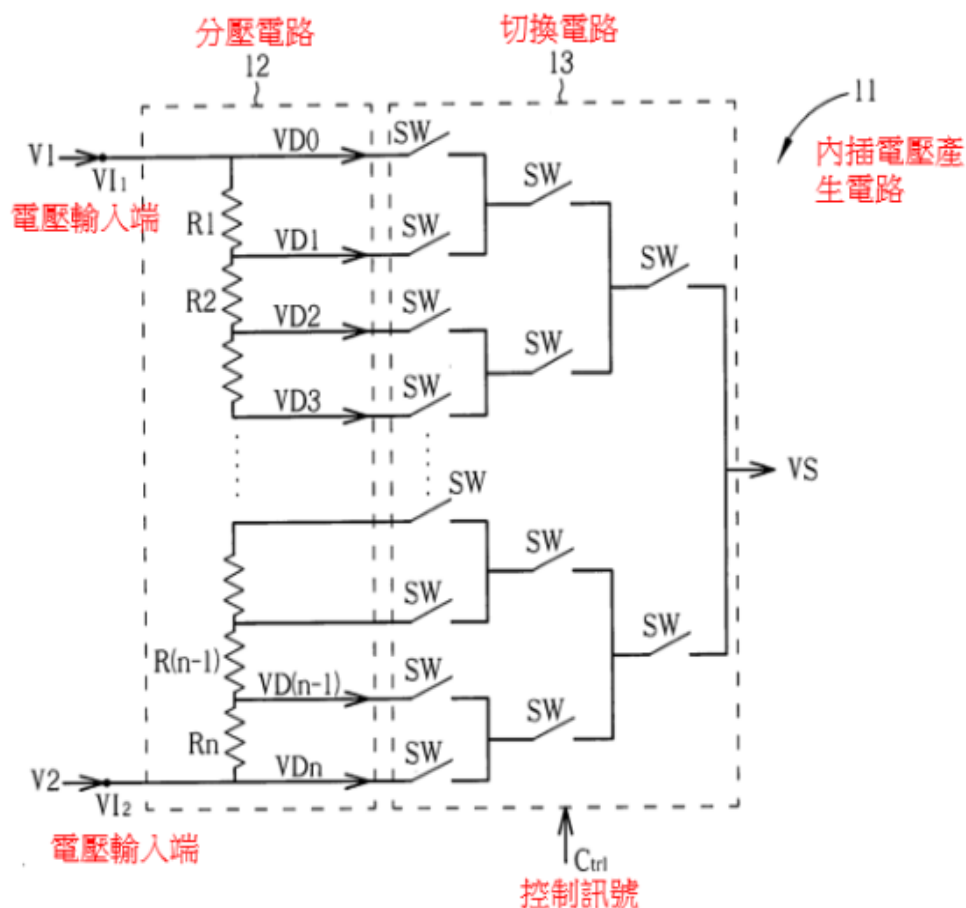
插電壓 V_S ，並藉由電壓緩衝器15緩衝內插電壓產生電路11所輸出之電壓，以使其具有較大的驅動能力。電壓內插緩衝器10各部分之操作，請見以下說明。

第2圖為第1圖中內插電壓產生電路11之示意圖。內插電壓產生電路11包含一分壓電路12及一切換電路13。分壓電路12由電阻 $R_1 \sim R_n$ 串接所組成，耦接於第一電壓輸入端 VI_1 及第二電壓輸入端 VI_2 ，用來根據第一電壓輸入端 VI_1 及第二電壓輸入端 VI_2 所輸入的電壓，產生分壓 $VD_0 \sim VD_n$ 。切換電路13耦接於分壓電路12，用來根據一控制訊號 $Ctrl$ ，切換輸出分壓電路12所產生之複數個分壓 $VD_0 \sim VD_n$ 中之一分壓。如第2圖所示，切換電路13可由複數個開關 SW 所組成。因此，內插電壓產生電路11係透過分壓電路12產生分壓 $VD_0 \sim VD_n$ ，以提供切換電路13切換輸出一介於第一電壓 V_1 與第二電壓 V_2 間之內插電壓 V_S 。一般而言，對於此種藉由串接電阻產生內插電壓之內插電壓產生電路，若不想因此消耗大量之功率，則必須增加電阻 $R_1 \sim R_n$ 之阻值，以減少電流消耗。而增加電阻值的方式，主要可歸納為兩種：一種是使用高阻值之材料；另一種則是增加線路佈局時之面積。然而，此兩種方式皆會導致積體電路生產成本的增加，此為習知電壓內插緩衝器10之缺點之一。



第1圖為一習知電壓內插緩衝器之示意圖

01



02

第2圖為第1圖中之內插電壓產生電路之示意圖

03

(2)系爭專利3之技術內容：

04

05

06

07

08

09

10

11

12

13

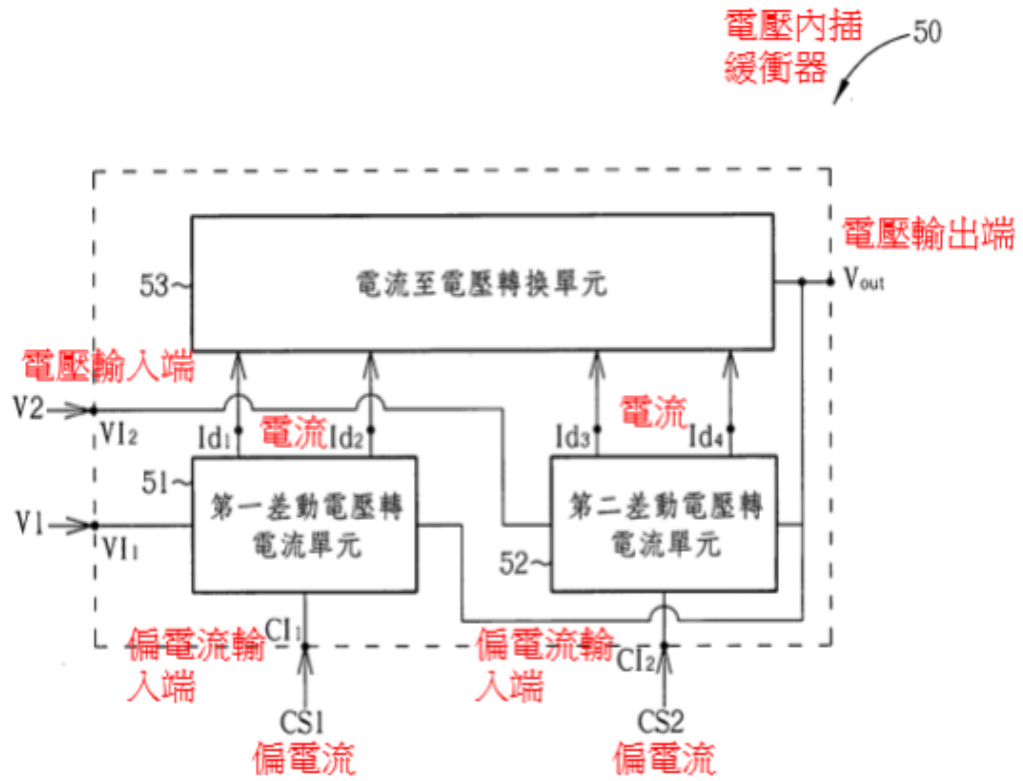
14

一種電流加權式之電壓內插緩衝器，包含有一第一差動電壓轉電流單元用來根據一第一輸入電壓、一第一偏電流及一電壓輸出端之電壓，輸出相對應之差動電流；一第二差動電壓轉電流單元用來根據一第二輸入電壓、一第二偏電流及該電壓輸出端之電壓，輸出相對應之差動電流；以及一電流至電壓轉換單元，耦接於該第一、第二差動電壓轉電流單元及該電壓輸出端，用來根據該第一、第二差動電壓轉電流單元所輸出之差動電流，透過該電壓輸出端，緩衝輸出對應於該第一偏電流及該第二偏電流之一比例之該第一輸入電壓及該第二輸入電壓之內插結果（見本院卷一第146頁中文發明摘要）。

01

02

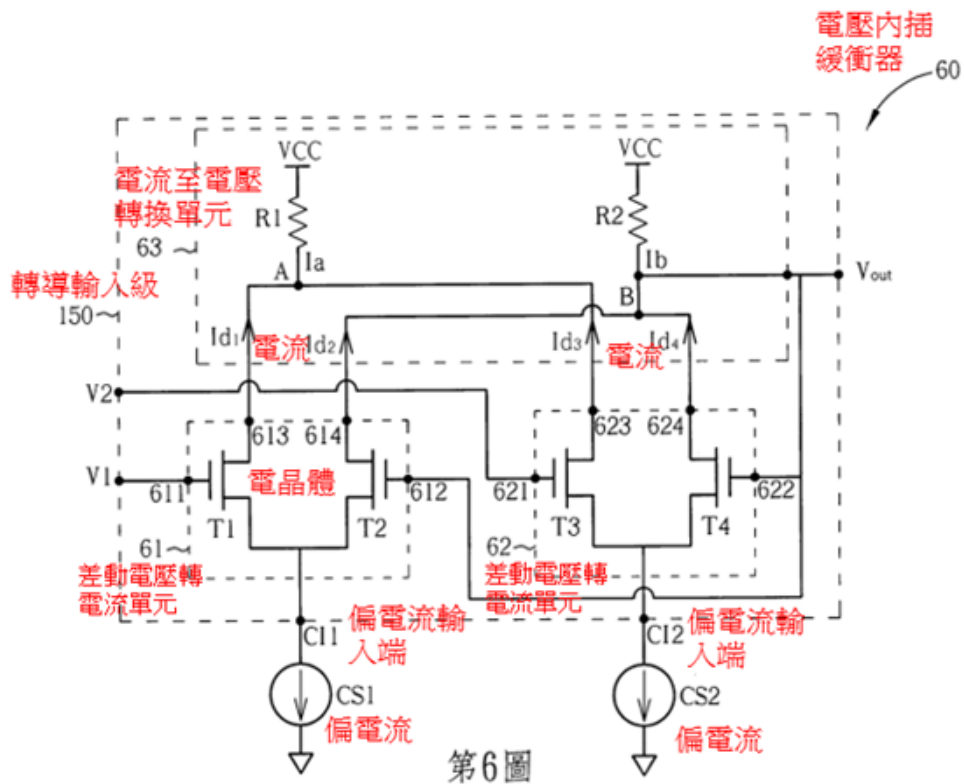
03



04

第5圖為本發明藉由調整偏電流比例以內插電壓之電壓內插緩衝器

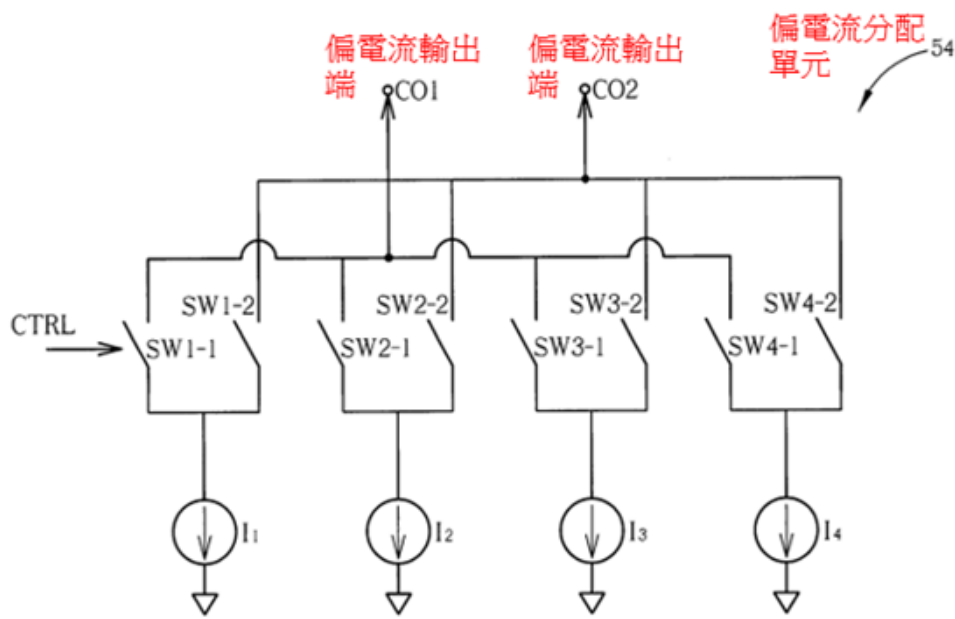
05



06

第6圖為本發明一實施例電壓內插緩衝器之電路示意圖

01

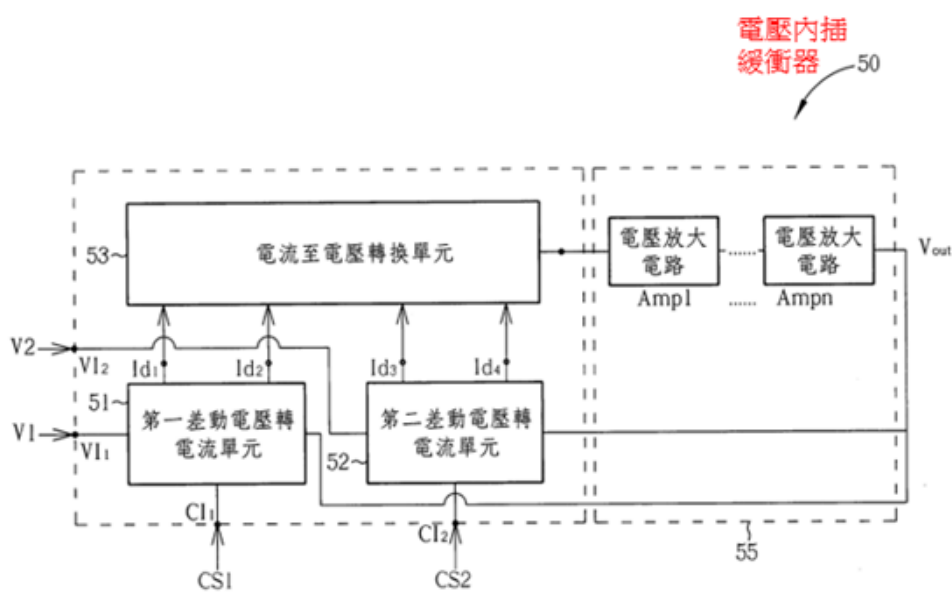


02

第8圖為本發明偏電流分配單元之實施例示意圖

03

04



05

第11圖為應用本發明電壓內插緩衝器之示意圖

06

4. 系爭專利4：

07

(1) 系爭專利4所欲解決之問題：

08

09

10

11

12

第1圖為伽瑪電壓之示意圖。如第1圖所示，大於中間電壓 $VDDA/2$ 之伽瑪電壓為正極性伽瑪電壓，可將液晶分子驅動於正極性；而小於中間電壓 $VDDA/2$ 之伽瑪電壓為負極性伽瑪電壓，可將液晶分子驅動於負極性，即中間電壓 $VDDA/2$ 為複數個正伽瑪電壓與複數個負伽瑪電壓之一中間值，其

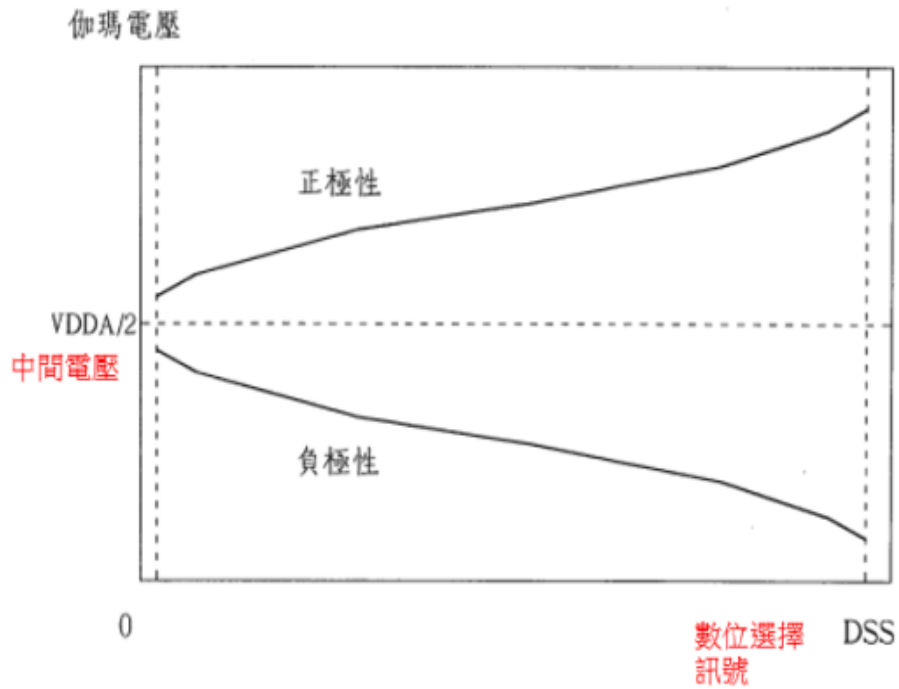
中不同數位選擇訊號DSS可對應不同大小之伽瑪電壓(即可造成不同程度的灰階)。

第2A圖為一源極驅動晶片20(說明書之第2A圖圖式漏未標示20)之示意圖。如第2A圖所示,一正伽瑪電壓產生器202可產生正極性伽瑪電壓 $VP[0] \sim VP[n]$ 予一P型數位類比轉換器206,使其根據數位選擇訊號DSS選擇正極性伽瑪電壓 $VP[0] \sim VP[n]$ 當中一者作為一輸出電壓 $VOUTP$ 予輸出緩衝器(buffer)210或212,以驅動面板進行灰階顯示;相似地,一負伽瑪電壓產生器204可產生負極性伽瑪電壓 $VN[0] \sim VN[n]$ 予一N型數位類比轉換器208,使其根據數位選擇訊號DSS選擇負極性伽瑪電壓 $VN[0] \sim VN[n]$ 當中一者作為一輸出電壓 $VOUTN$ 予輸出緩衝器210或212,以驅動面板進行灰階顯示。

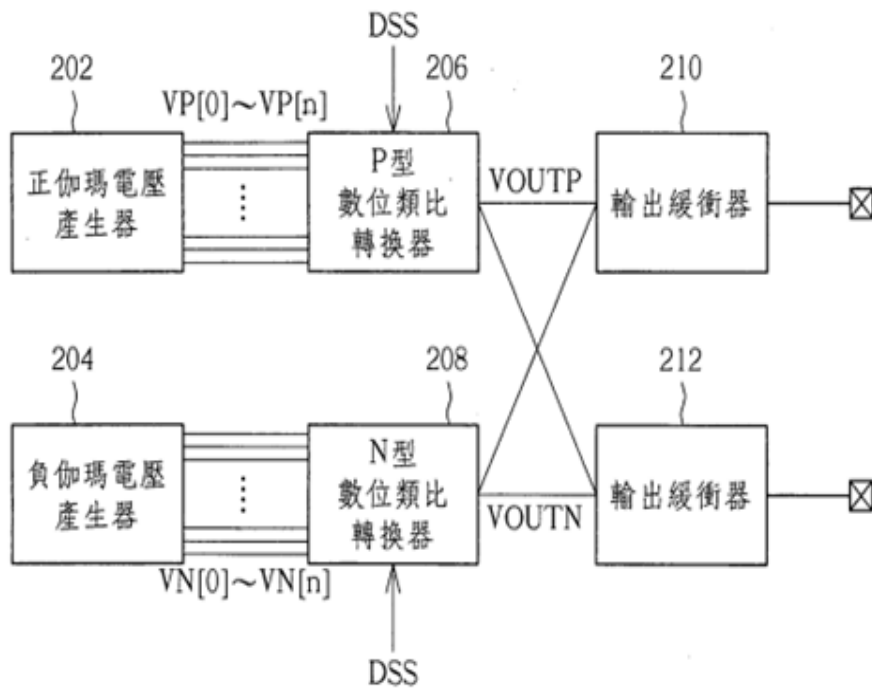
在此結構下,第2B圖及第2C圖分別為第2A圖中P型數位類比轉換器206及N型數位類比轉換器208之部分電路示意圖。第2B圖及第2C圖僅繪示P型數位類比轉換器206及N型數位類比轉換器208中相關於正極性伽瑪電壓 $VP[0] \sim VP[n]$ 及負極性伽瑪電壓 $VN[0] \sim VN[n]$ 中最接近中間電壓 $VDDA/2$ 之正極性伽瑪電壓 $VP[n-3] \sim VP[n]$ 及負極性伽瑪電壓 $VN[n-3] \sim VN[n]$ 部分之電路以說明其結構與操作,其中,負極性伽瑪電壓 $VN[n]$ 與正極性伽瑪電壓 $VP[n]$ 最接近中間電壓 $VDDA/2$ 。

然而,隨著解析度的提升,傳輸路徑上的電晶體數目增加,使得傳輸路徑上的導通電阻也隨之增加,傳輸時間因此變長,因此在高畫面更新率等多種產品應用時,無法即時傳輸資料,導致畫面的顯示異常。以N型數位類比轉換器208為例,當傳輸路徑上的N型電晶體數目增多,且負極性伽瑪電壓增高而過驅電壓降低時(如最接近中間電壓 $VDDA/2$ 之負極性伽瑪電壓 $VN[n]$ 及其傳輸路徑N1),此時單位N型電晶體的導通電阻增加,而傳輸路徑上的串聯導通電阻數目亦增加,使得傳輸路徑上的時間常數增大,導致訊號未能及時輸出。相似地,P型數位類比轉換器206中最接近

中間電壓 $VDDA/2$ 之正極性伽瑪電壓 $VP[n]$ 及其傳輸路徑 P1 亦有相同問題。有鑑於此，習知技術實有改進之必要。

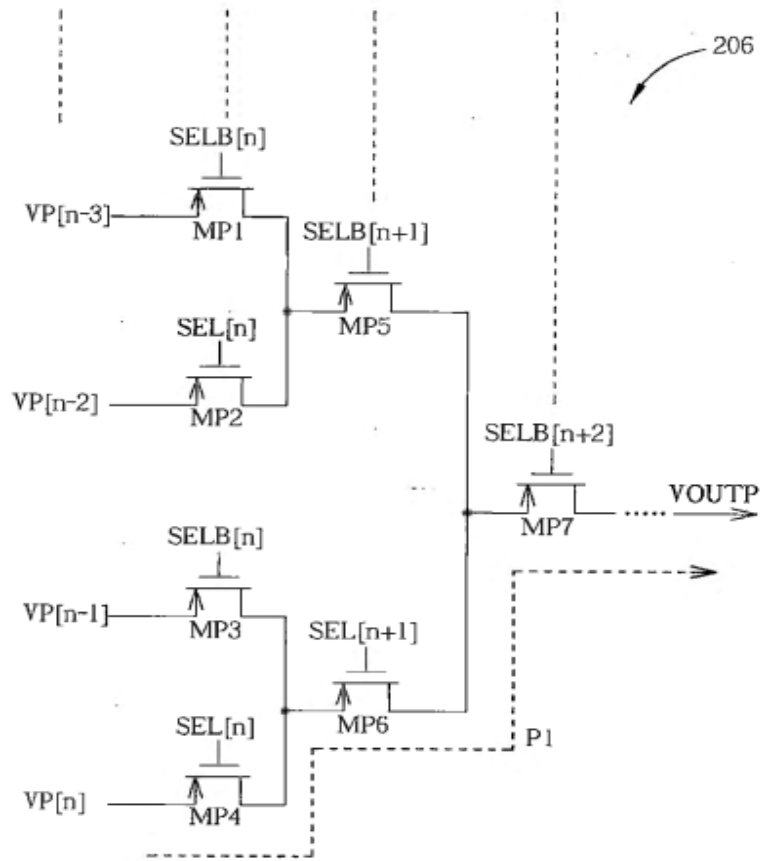


第1圖為伽瑪電壓之示意圖



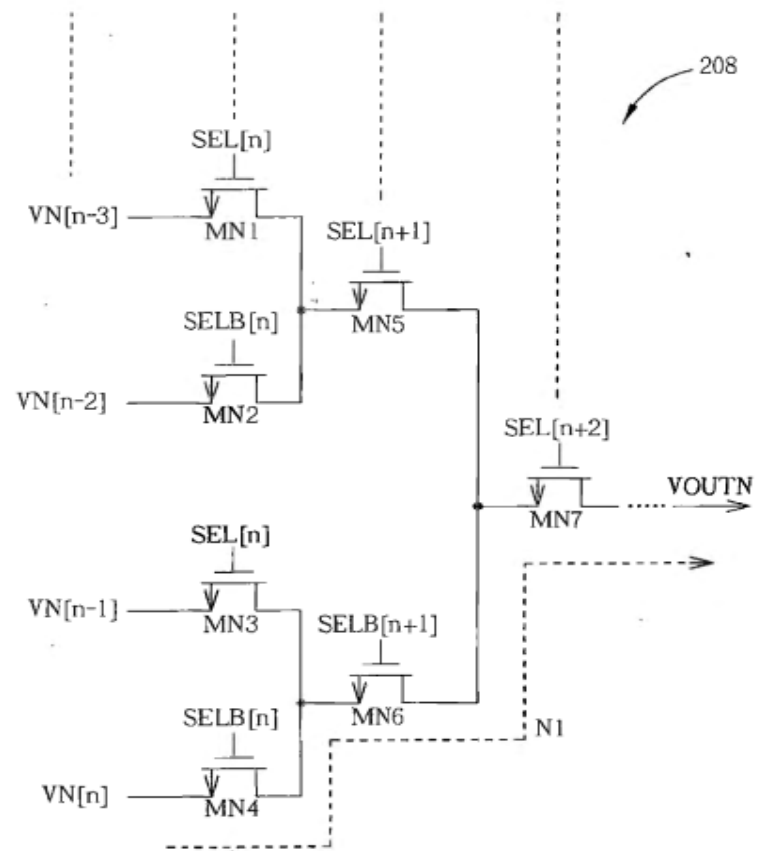
第2A圖為一源極驅動晶片之示意圖

01



02
03

第2B圖為2A圖中P型數位類比轉換器206之部分電路示意圖



04

05

第2C圖為2A圖中N型數位類比轉換器208之部分電路示意圖

(2)系爭專利4之技術內容：

一種數位類比轉換器，用於一液晶顯示器之一源極驅動晶片中，包含有一輸出端，用來輸出一輸出電壓；複數個接收端，用來接收複數個伽瑪電壓；以及複數個傳輸路徑，分別包含有複數個第一型電晶體耦接於該複數個接收端與該輸出端之間，用來根據一數位選擇訊號，輸出該複數個伽瑪電壓當中一者做為該輸出電壓；其中，接收該複數個伽瑪電壓中最接近一中間電壓之一第一伽瑪電壓之一第一接收端所對應之一第一傳輸路徑在相同源閘極電壓差下相較複數個傳輸路徑中其它傳輸路徑具有較低導通電阻（見本院卷一第182頁中文發明摘要）。

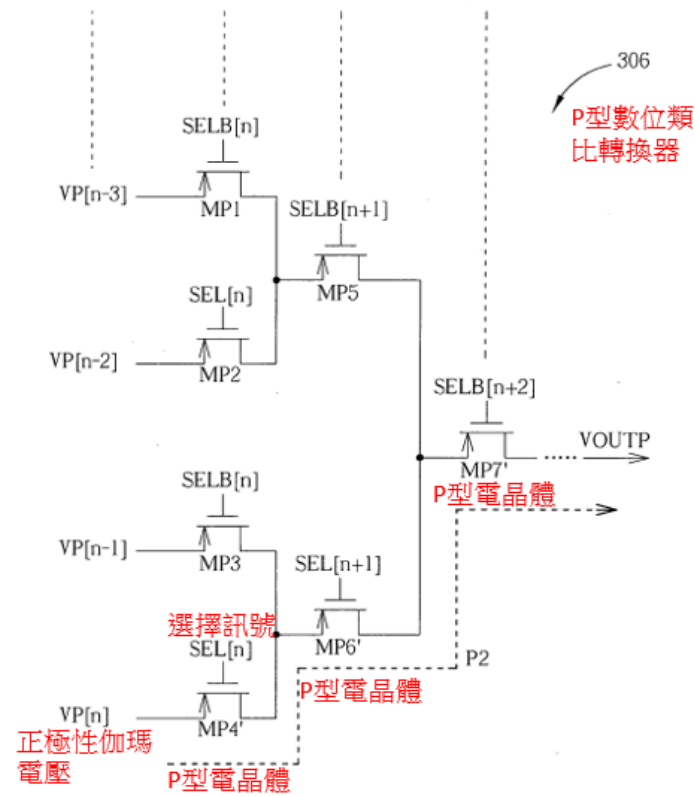
本發明之主要目的即在於提供一種數位類比轉換器及其源極驅動晶片，尤指一種可於多種產品應用中即時輸出伽瑪電壓至顯示器以避免顯示異常的數位類比轉換器及其源極驅動晶片。

第3A圖及第3B圖為本發明實施例可取代第2A圖中P型數位類比轉換器206及N型數位類比轉換器208之一P型數位類比轉換器306及一N型數位類比轉換器308之部分電路示意圖。P型數位類比轉換器306與P型數位類比轉換器206部分相似，因此作用相似之元件及訊號以相同符號表示。P型數位類比轉換器306與P型數位類比轉換器206之主要差別在於接收正極性伽瑪電壓 $VP[0] \sim VP[n]$ 中最接近中間電壓 $VDDA/2$ 之正極性伽瑪電壓 $VP[n]$ （即正極性伽瑪電壓 $VP[0] \sim VP[n]$ 中最小值）之一接收端所對應之一傳輸路徑P2在相同源閘極電壓差下相較正極性伽瑪電壓 $VP[0] \sim VP[n-1]$ 所對應之傳輸路徑具有較低導通電阻；相似地，N型數位類比轉換器308中接收負極性伽瑪電壓 $VN[0] \sim VN[n]$ 中最接近中間電壓 $VDDA/2$ 之負極性伽瑪電壓 $VN[n]$ （即負極性伽瑪電壓 $VN[0] \sim VN[n]$ 中最大值）之一接收端所對應之一傳輸路徑N2在相同源閘極電壓差下相較負極性伽瑪電壓 $VN[0] \sim VN[n-1]$ 所對應之傳輸路徑具有較低導通電阻。

在此情形下，雖然正極性伽瑪電壓 $VP[n]$ 及負極性伽瑪電壓 $VN[n]$ 相較於其它正極性伽瑪電壓 $VP[0] \sim VP[n-1]$ 及負極性伽瑪電壓 $VN[0] \sim VN[n-1]$ 所造成源閘極電壓差較小，但由於正極性伽瑪電壓 $VP[n]$ 及負極性伽瑪電壓 $VN[n]$ 所對應之傳輸路徑P2在相同源閘極電壓差下相較正極性伽瑪電壓 $VP[0] \sim VP[n-1]$ 及負極性伽瑪電壓 $VN[0] \sim VN[n-1]$ 所對應之傳輸路徑具有較低導通電阻，因此即使在高畫面更新率等多種產品應用時，仍可如其它傳輸路徑正常傳輸資料。如此一來，本發明可透過降低最接近中間電壓 $VDDA/2$ 之伽瑪電壓所對應之傳輸路徑之導通電阻，以即時傳輸最接近中間電壓 $VDDA/2$ 之伽瑪電壓。

如第4A圖所示，在本實施例中，P型數位類比轉換器406與P型數位類比轉換器206之主要差別在於，在P型數位類比轉換器406接收正極性伽瑪電壓 $VP[0] \sim VP[n]$ 中最接近中間電壓 $VDDA/2$ 之正極性伽瑪電壓 $VP[n]$ 之一接收端所對應之一傳輸路徑P3中，傳輸路徑P3所包含之P型電晶體MP4、MP6、MP7分別並聯N型電晶體MN4、MN6、MN7形成傳輸閘，N型電晶體MN4、MN6、MN7可根據數位選擇訊號DSS(其分別受與P型電晶體MP4、MP6、MP7之選擇訊號反相之選擇訊號控制)，輸出正極性伽瑪電壓 $VP[n]$ 做為輸出電壓 $VOUTP$ ，因此可透過並聯路徑使傳輸路徑P3之等效導通電阻降低，達到降低時間常數的目的，而可即時傳輸最接近中間電壓 $VDDA/2$ 之正極性伽瑪電壓 $VP[n]$ 。

01

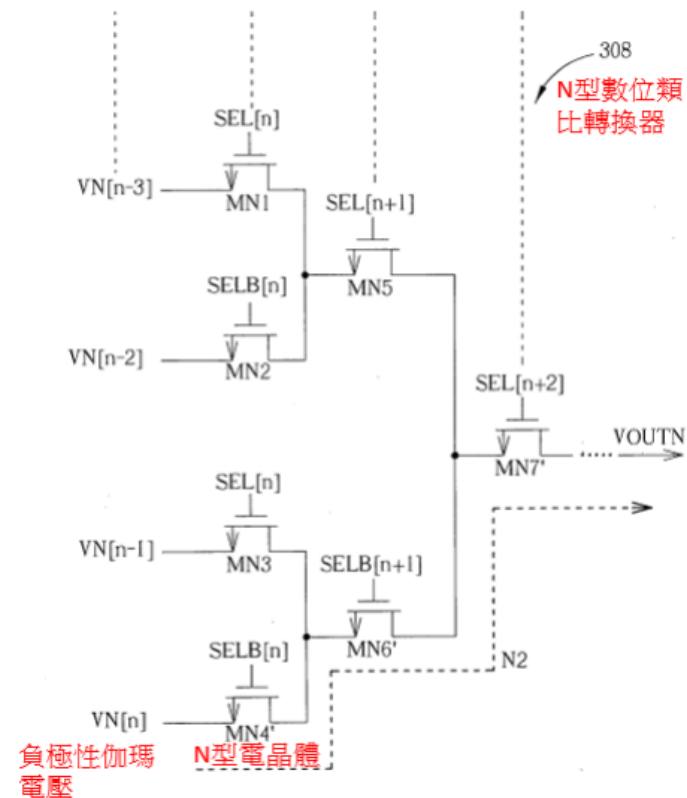


第3A圖為本發明實施例可取代第2A圖中該P型數位類比轉換器之一P型數位類比轉換器之部分電路示意圖

02

03

04

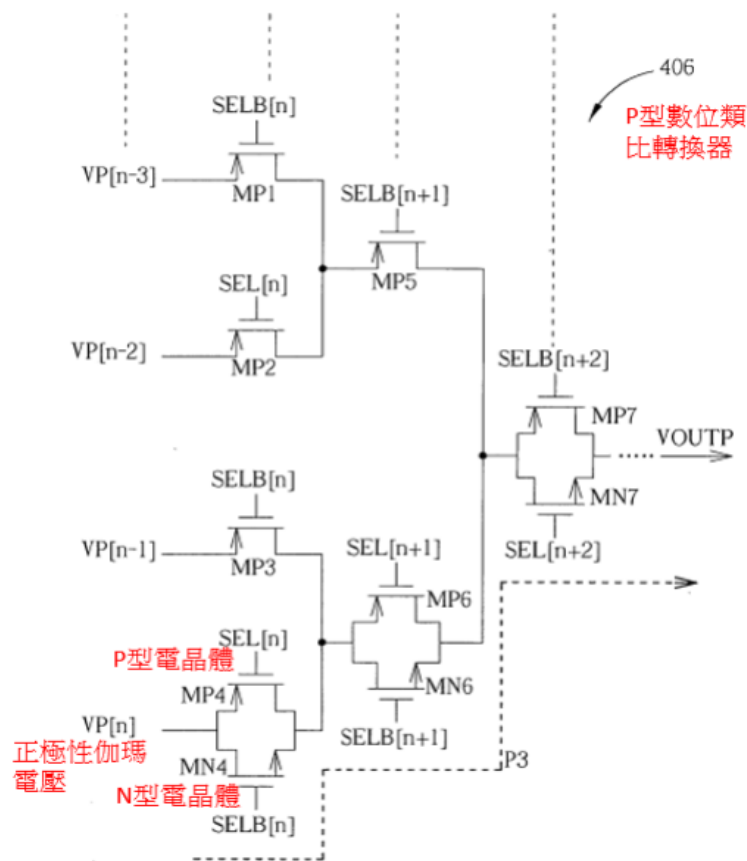


第3B圖為本發明實施例可取代第2A圖中該N型數位類比轉換器之一N型數位類比轉換器之部分電路示意圖

05

06

01



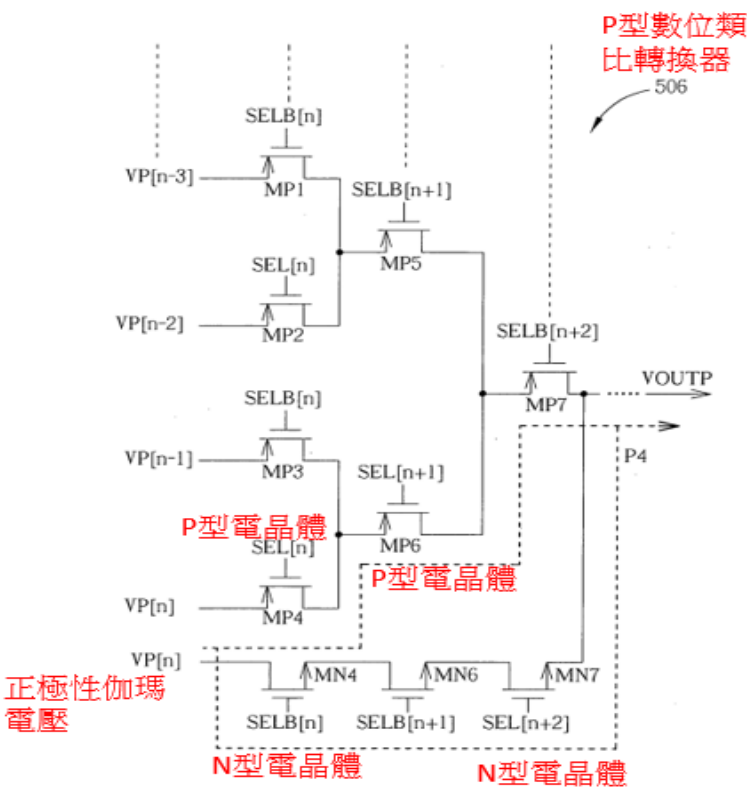
02

第4A圖為本發明實施例可取代第2A圖中該P型數位類比轉換器之另一P型數位類比轉換器之部分電路示意圖

03

04

05



06

第5A圖

07

第5A圖可取代第2A圖中該P型數位類比轉換器之更一P型數位類比轉換器之部分電路示意圖

08

5. 系爭專利5：

(1)系爭專利5所欲解決之問題：

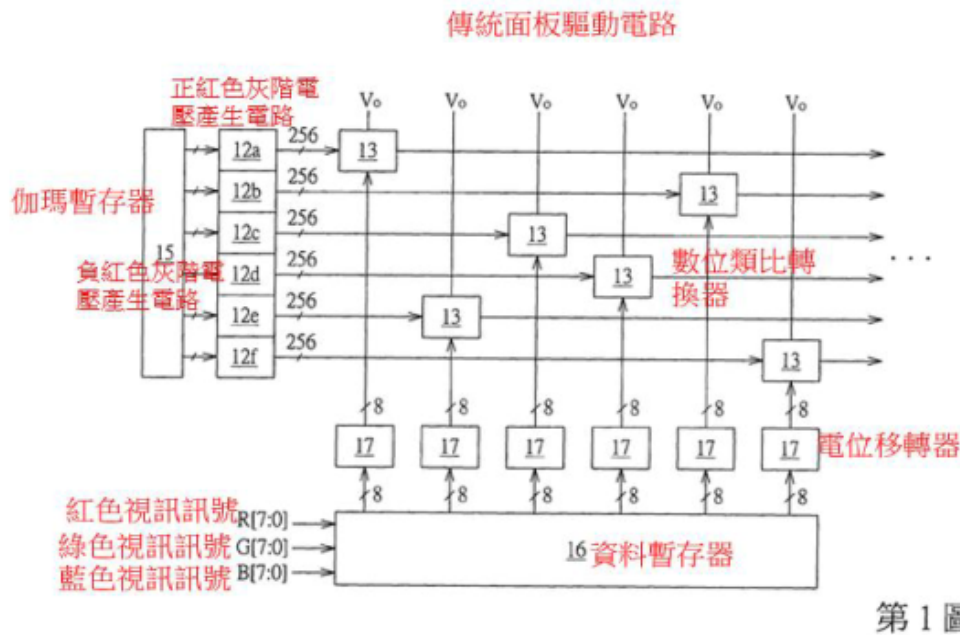
第1圖繪示係為傳統面板驅動電路之部份示意圖。傳統面板驅動電路10(專利說明書第1圖圖式漏未標示10)包括正紅色灰階電壓產生電路12a、正綠色灰階電壓產生電路12b、正藍色灰階電壓產生電路12c、負紅色灰階電壓產生電路12d、負綠色灰階電壓產生電路12e、負紅色灰階電壓產生電路12f、數位類比轉換器(Digital to Analog Converter, DAC)13、伽瑪暫存器(Gamma Register)15、資料暫存器(Latch)16及電位移轉器(Level Shifter)17。

正紅色灰階電壓產生電路12a、正綠色灰階電壓產生電路12b及正藍色灰階電壓產生電路12c根據伽瑪暫存器15所儲存之資料分別產生256個正紅色灰階電壓、256個正綠色灰階電壓及256個正藍色灰階電壓。負紅色灰階電壓產生電路12d、負綠色灰階電壓產生電路12e及負藍色灰階電壓產生電路12f根據伽瑪暫存器15所儲存之資料分別產生256個負紅色灰階電壓、256個負綠色灰階電壓及256個負藍色灰階電壓。

紅色視訊訊號R[7:0]、綠色視訊訊號G[7:0]或藍色視訊訊號B[7:0]經資料暫存器16及電位移轉器17輸出至數位類比轉換器13。數位類比轉換器13於256個正紅色灰階電壓、256個正綠色灰階電壓、256個正藍色灰階電壓、256個負紅色灰階電壓、256個綠色灰階電壓(應為「負」綠色灰階電壓,說明書漏載「負」字)及256個負藍色灰階電壓選擇與紅色視訊訊號R[7:0]、綠色視訊訊號G[7:0]或藍色視訊訊號B[7:0]相對應之驅動電壓Vo輸出。

然而,傳統面板驅動電路10為了能獨立地調整紅色伽瑪校正曲線、綠色伽瑪校正曲線及藍色伽瑪校正曲線,至少需要使用3組灰階電壓產生電路,而每一組灰階電壓產生電路需包括一個正灰階電壓產生電路及一個負灰階電壓產生電路。如此一來,將相當地佔用晶片上的面積且浪費晶片

上的功率消耗。不僅如此，傳統面板驅動電路10更需在電路佈局上使用為數不少的跑線數量。

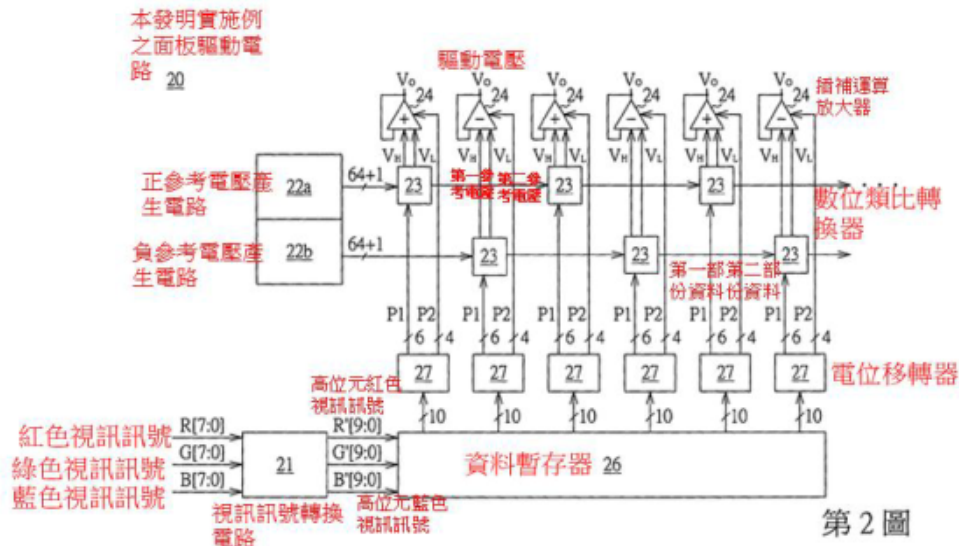


第1圖係為傳統面板驅動電路之部份示意圖

(2)系爭專利5之技術內容：

一種面板驅動電路包括視訊訊號轉換電路、參考電壓產生電路、數位類比轉換器及插補運算放大器。視訊訊號轉換電路根據查閱表將視訊訊號轉換為高位元數視訊訊號。高位元數視訊訊號包括第一部份資料及第二部份資料，且高位元數視訊訊號之位元數係大於轉換前視訊訊號之位元數。參考電壓產生電路產生數個參考電壓。數位類比轉換器於數個參考電壓之中選擇與第一部份資料相對應之第一參考電壓及第二參考電壓。插補運算放大器根據第一參考電壓、第二參考電壓及第二部份資料輸出對應至轉換後高位元數視訊訊號之驅動電壓（見本院卷一第222頁中文發明摘要）。

本發明係有關於一種面板驅動電路，其係減少參考電壓產生電路的使用個數，以降低於晶片上的佔用面積及功率消耗。此外，更降低電路佈局上的跑線數量。



第2圖

第2圖係為本發明實施例之一種面板驅動電路之部分示意圖

(三)申請專利範圍之解釋：

1. 系爭專利1請求項1之「耦接」應解釋為「直接或間接耦接」、「參考電壓」應解釋為「輸入腳位上來自源極驅動器電路外部之參考電壓」。

(1)系爭專利1請求項1記載：

一種低功耗之源極驅動器，包含有：一第一腳位，用來輸入一第一參考電壓；一第二腳位，用來輸入一第二參考電壓；一第一數位類比轉換器；一運算放大器，耦接於該第一數位類比轉換器；一輸出端；一第一開關，耦接於該第一腳位與該輸出端之間，用來控制該輸出端是否電性連接至該第一腳位；一第二開關，耦接於該運算放大器與該輸出端之間，用來控制該輸出端是否電性連接至該運算放大器；以及一第三開關，耦接於該第二腳位與該輸出端之間，用來控制該輸出端是否電性連接至該第二腳位；其中，該第一開關以及該第二開關不會同時開啟，以及該第二開關以及該第三開關不會同時開啟（見本院卷一第78頁）。

(2)系爭專利1說明書第12頁倒數第2行至第13頁第11行記載：

「欲將源極驅動器晶片外部負載Load1充電至第一目標電壓VT1，則先將源極驅動器晶片外部負載Load1連接至第一

01 參考電壓V1，此時第一開關SW1係為導通狀態；再將源極
02 驅動器晶片外部負載Load1連接至運算放大器OP1繼續充電
03 至第一目標電壓VT1，此時第二開關SW2係為導通狀態。同
04 樣地，欲將源極驅動器晶片外部負載Load1放電至第二目
05 標電壓VT2，則先將源極驅動器晶片外部負載Load1連接至
06 第二參考電壓V2，此時第三開關SW3係為導通狀態；再將
07 源極驅動器晶片外部負載Load1連接至運算放大器OP1繼續
08 放電至第二目標電壓VT2，此時第二開關SW2係為導通狀
09 態。透過第一開關SW1第二開關SW2及第三開關SW3的導通
10 與否，用來選擇源極驅動器晶片外部負載Load1電性連接
11 至第一參考電壓V1、一第二參考電壓V2或運算放大器OP
12 1」（見本院卷一第61-62頁）。由上可知，系爭專利係藉由
13 第一開關SW1、第二開關SW2及第三開關SW3的導通與否，
14 來選擇源極驅動器晶片外部負載Load1電性連接至第一參
15 考電壓V1、第二參考電壓V2或運算放大器OP1，而如第4圖
16 所示，運算放大器OP1與第一數位類比轉換器DAC之間為直
17 接電性連接、第一開關係直接電性連接於第一腳位與輸出
18 端之間，如此才能當第二開關SW2導通時將源極驅動器晶
19 片外部負載Load1連接至運算放大器OP1繼續進行充電或放
20 電。

21 系爭專利1說明書第12頁第14至17行記載：「請參考第4
22 圖。…於積體電路外部先產生一第一參考電壓V1及一第二
23 參考電壓V2，並將第一參考電壓V1及第二參考電壓V2透過
24 源極驅動器晶片40的一第一腳位及一第二腳位連接至積體
25 電路內部。」（見本院卷一第61頁）。由上可知，就是因為
26 第一參考電壓V1及第二參考電壓V2產生於源極驅動電路的
27 外部，才需要藉由第一腳位及第二腳位將第一參考電壓V1
28 及第二參考電壓V2引入至源極驅動電路的內部（參系爭專
29 利1第4圖，其明確標示積體電路的內部及外部），以便達
30 成減少源極驅動器功率損耗的發明目的。

31 (3)參諸系爭專利1說明書及請求項記載之內容，並參酌申請
32 時之通常知識，審視系爭專利請求項之相關整體內容時，

當能瞭解系爭專利1係一種可減少源極驅動器的功率損耗之方法，包含有一參考電壓源對一源極驅動器的負載端進行充放電至與一目標電壓極性相同且電壓值接近之一參考電壓；以及該源極驅動器之輸出級對該負載端進行充放電至該目標電壓，以解決習知技術中的問題。是系爭專利1請求項1記載「耦接」一詞，應解釋為「直接或間接耦接」；請求項1記載「參考電壓」一詞，應解釋為「輸入腳位上來自源極驅動器電路外部之參考電壓」。

(4)客觀上最合理寬廣之範圍：被告雖抗辯「耦接」一詞應解釋為「直接電性連接」。惟系爭專利1係透過第一開關SW1第二開關SW2及第三開關SW3的導通與否，用來選擇源極驅動器晶片外部負載Load1電性連接至第一參考電壓V1、一第二參考電壓V2或運算放大器OP1。職是，被告之解釋並無所據，不當限縮系爭專利1請求項文字所界定之客觀上最合理寬廣之範圍，不足為憑。

(5)再者，原告將「參考電壓」解釋為「輸入腳位的電壓」，並於111年5月31日庭期時陳述：「腳位不侷限於晶片外部，以我們技術領域之人知道晶片中有非常多電路，以本專利為例，腳位解釋說明其中一個電路要接收參考電壓的PIN，因此，並不侷限腳位就是對外的PIN」等語（見本院卷六第16頁），故依原告解釋，參考電壓亦可以產生在源極驅動器內部或外部。惟，此等解釋明顯不為說明書支持，由系爭專利1說明書之【實施方式】（見本院卷一第61-73頁）中所有敘述到「腳位」的段落及相關圖式可知，系爭專利1說明書明確將「腳位」定義為區分源極驅動器積體電路（晶片）的內部、外部之位置，也就是明確限定「腳位」是對外的PIN，故輸入腳位上的電壓當然是指來自源極驅動器電路外部的電壓。職是，原告主張之解釋並無所據，不當擴大系爭專利1請求項文字所界定之範圍，不足為採。

2. 系爭專利2請求項1、3之「耦接」應解釋為「直接或間接耦接」；請求項1之「回授節點」應解釋為「相位補償電路耦

接於增益級之回授節點」、「個別耦合節點」應解釋為「位於其直流電位與回授節點之直流電位相近之節點」；請求項5之「既定電壓」應解釋為「使耦合抑制元件導通或切斷的電壓」。

(1)系爭專利2請求項1記載：

一種放大器裝置，包括：一增益級，其具有至少一回授節點；一輸出級，耦接至該增益級，以及具有一輸出節點用以輸出一輸出電壓；至少一相位補償電路，當中每一者係分別耦接至該增益級之該至少一回授節點當中之一對應者與該輸出節點之間；以及至少一耦合抑制元件，當中每一者係分別耦接至該增益級之該至少一回授節點當中之一對應者與一個別耦合節點之間，用以於該對應回授節點受雜訊耦合而電壓位準改變時，回應於該對應回授節點之電壓位準變化而自動導通，以抑制該對應回授節點之電壓位準變化（見本院卷一第131頁）。

系爭專利2請求項3記載：

如申請專利範圍第1項所述之放大器裝置，更包括一輸入級，其具有複數個輸入節點，該等輸入節點當中一者係耦接至該輸出節點。

系爭專利2請求項5記載：

如申請專利範圍第1項所述之放大器裝置，其中該對應回授節點與該個別耦合節點之間之電壓差值若大於或等於一既定電壓，該耦合抑制元件導通，否則該耦合抑制元件切斷。

(2)系爭專利2說明書第7頁第2段記載「放大器裝置200，可更包括第一耦合抑制元件210及第二耦合抑制元件212。第一耦合抑制元件210係(直接或間接)耦接於第一回授節點N1與一第一耦合節點N5之間。類似地，第二耦合抑制元件212則(直接或間接)耦接於第二回授節點N2與一第二耦合節點N6之間。換言之，與第1A圖之傳統放大器裝置100相比較，放大器裝置200係額外增加了第一及第二耦合抑制元件210及212。」（見本院卷一第120頁）。系爭專利2說明

書第8頁第3段記載「為達成上述操作，譬如可選擇第一耦合節點N5之位置位於直流電位與第一回授節點N1之直流電位相近之一節點，以及第二耦合節點N6之直流電位則與第二回授節點N2之直流電位相近。如此一來，在無雜訊發生之正常操作情況下，回授節點N1/N2與耦合節點N5/N6之間的跨壓不超過該既定電壓(甚至幾乎可等於零)，因此耦合抑制元件210/212關閉。而在雜訊耦合至回授節點N1/N2，導致回授節點N1/N2與耦合節點N5/N6之間的跨壓隨升高至既定電壓後，耦合抑制元件210/212才開始導通以進行其雜訊抑制作用。」(見本院卷一第121頁)。系爭專利2說明書第10頁第3段記載「當放大器裝置200正常操作時，由於電路對稱之關係，第一回授節點N1的電壓 V_{n1} 與第一耦合節點N5的電壓 V_{n5} 兩者之位準相當接近，因此二極體D4之兩端電壓差($=V_{n5}-V_{n1}$)小於導通電壓 V_t (例如0.7V)，使得二極體D4不導通。」(見本院卷一第123頁)。

(3)參諸系爭專利2說明書及請求項記載之內容，並參酌申請時之通常知識，審視系爭專利2請求項之相關整體內容時，當能瞭解系爭專利係提供傳統放大器常會因外部大訊號或雜訊耦合到相位補償電路而造成內部電路之其他部分之操作受到干擾，從而發生輸出波形異常、操作電流出現漏電流、以及電路操作異常…等不為所欲的問題。是以，系爭專利2請求項1、3所述之「耦接」。系爭專利2請求項1所述之「回授節點」、「個別耦合節點」，應解釋為「直接或間接耦接」、「相位補償電路耦接於增益級之回授節點」、「位於其直流電位與回授節點之直流電位相近之節點」。系爭專利2請求項5所述之「既定電壓」，應解釋為「使耦合抑制元件導通或切斷的電壓」。

(4)客觀上最合理寬廣之範圍：被告雖抗辯「耦接」一詞應解釋為「直接電性連接」。惟系爭專利2係耦合抑制元件當中每一者分別耦接至增益級之至少一回授節點當中之一對應者與一個別耦合節點之間，用以於對應回授節點受雜訊耦合時，回應於對應回授節點之電壓位準變化而自動導

通，以抑制該對應回授節點之電壓位準變化，說明書亦記載第一耦合抑制元件210係(直接或間接)耦接於第一回授節點N1與一第一耦合節點N5之間。職是，被告之解釋並無所據，不當限縮系爭專利2請求項文字所界定之客觀上最合理寬廣之範圍，不足為憑。

(5)再者，原告將「個別耦合節點」解釋為「放大器裝置中的節點」。惟原告此等解釋將擴大為包括放大器裝置中的任一節點，顯然未依系爭專利2說明書所載目的、技術內容、特點及功效來合理確定請求項界定之範圍。職是，原告主張之解釋並無所據，不當擴大系爭專利2請求項文字所界定之之範圍，不足為採。

3. 系爭專利3請求項1、3、5、6、16、17之「耦接」應解釋為「直接或間接耦接」。

(1)系爭專利3請求項1記載：

一種電流加權式之電壓內插緩衝器，包含有：一第一電壓輸入端，用來接收一第一輸入電壓；一第二電壓輸入端，用來接收一第二輸入電壓；一第一偏電流輸入端，用來接收一第一偏電流；一第二偏電流輸入端，用來接收一第二偏電流；一電壓輸出端，用來輸出電壓；一第一差動電壓轉電流單元，耦接於該第一電壓輸入端、該第一偏電流輸入端及該電壓輸出端，用來根據該第一輸入電壓、該第一偏電流及該電壓輸出端之電壓，透過一第一電流輸出端及一第二電流輸出端，輸出相對應之差動電流；一第二差動電壓轉電流單元，耦接於該第二電壓輸入端、該第二偏電流輸入端及該電壓輸出端，用來根據該第二輸入電壓、該第二偏電流及該電壓輸出端之電壓，透過一第三電流輸出端及一第四電流輸出端，輸出相對應之差動電流；以及一電流至電壓轉換單元，耦接於該第一差動電壓轉電流單元、該第二差動電壓轉電流單元及該電壓輸出端，用來根據該第一差動電壓轉電流單元及該第二差動電壓轉電流單元所輸出之差動電流，輸出對應於該第一偏電流及該第二

01 偏電流之一比例之該第一輸入電壓及該第二輸入電壓之內
02 插結果至該電壓輸出端（見本院卷一第162頁）。

03 系爭專利3請求項3記載：

04 如請求項2所述之電壓內插緩衝器，其中該差動輸入對係
05 一互相匹配之電晶體對，其包含有：一第一電晶體，包含
06 有一第一端耦接於該第一電流輸出端，一第二端耦接於該
07 第一偏電流輸入端，以及一第三端耦接於該第一電壓輸入
08 端，用來根據該第三端所接收之電壓訊號控制該第一端及
09 該第二端之電性連結；以及一第二電晶體，包含有一第一
10 端耦接於該第二電流輸出端，一第二端耦接於該第一偏電
11 流輸入端，以及一第三端耦接於該電壓輸出端，用來根據
12 該第三端所接收之電壓訊號控制該第一端及該第二端之電
13 性連結（見本院卷一第163頁）。

14 系爭專利3請求項5記載：

15 如請求項4所述之電壓內插緩衝器，其中該差動輸入對係
16 一互相匹配之電晶體對，其包含有：一第一電晶體，包含
17 有一第一端耦接於該第三電流輸出端，一第二端耦接於該
18 第二偏電流輸入端，以及一第三端耦接於該第二電壓輸入
19 端，用來根據該第三端所接收之電壓訊號控制該第一端及
20 該第二端之電性連結；以及一第二電晶體，包含有一第一
21 端耦接於該第四電流輸出端，一第二端耦接於該第二偏電
22 流輸入端，以及一第三端耦接於該電壓輸出端，用來根據
23 該第三端所接收之電壓訊號控制該第一端及該第二端之電
24 性連結（見本院卷一第163-164頁）。

25 系爭專利3請求項6記載：

26 如請求項1所述之電壓內插緩衝器，其中該電流至電壓轉
27 換單元包含有：一第一負載，其一端耦接於一電壓源，其
28 另一端耦接於該第一電流輸出端及該第三電流輸出端；以
29 及一第二負載，其一端耦接於該電壓源，其另一端耦接於
30 該第二電流輸出端、該第四電流輸出端及該電壓輸出端
31 （見本院卷一第164頁）。

32 系爭專利3請求項16記載：

如請求項1所述之電壓內插緩衝器，其中該電壓內插緩衝器另包含一偏電流分配單元，耦接於該第一差動電壓轉電流單元之該第一偏電流輸入端及該第二差動電壓轉電流單元之該第二偏電流輸入端，用來調整該第一偏電流與該第二偏電流之比例（見本院卷一第165頁）。

系爭專利3請求項17記載：

如請求項1所述之電壓內插緩衝器另包含有一電壓放大單元，該電壓放大單元耦接於該電流至電壓轉換單元與該電壓輸出端之間，用來根據該電流至電壓轉換單元所輸出之內插結果，輸出一電壓放大結果至該電壓輸出端（見本院卷一第165-166頁）。

(2)系爭專利3說明書第9頁第1段記載「第一差動電壓轉電流單元51耦接於第一電壓輸入端VI1、電壓輸出端Vout及第一偏電流輸入端CI1，用來根據所接收之第一電壓V1、電壓輸出端Vout之電壓及第一偏電流CS1，輸出相對應之差動電流Id1、Id2。同樣地，第二差動電壓轉電流單元52耦接於第二電壓輸入端VI2、電壓輸出端Vout及第二偏電流輸入端CI2，用來根據所接收之第二電壓V2、電壓輸出端Vout之電壓及第二偏電流CS2，輸出相對應之差動電流Id3、Id4。電流至電壓轉換單元53耦接於第一差動電壓轉電流單元51、第二差動電壓轉電流單元52及電壓輸出端Vout，用來根據第一差動電壓轉電流單元51及第二差動電壓轉電流單元52所輸出之差動電流Id1~Id4，透過電壓輸出端Vout，輸出對應於第一偏電流CS1及第二偏電流CS2之一比例之第一電壓V1與第二電壓V2之內插結果。」（見本院卷一第152頁）。系爭專利3說明書第11頁第6至9行記載「如第6圖所示，電阻R1之一端耦接於一供應電壓Vcc，而另一端則與第一差動電壓轉電流單元61之第一電流輸出端613及第二差動電壓轉電流單元62之第一電流輸出端623耦接於一節點A」（見本院卷一第154頁）。

(3)參諸系爭專利3說明書及請求項記載之內容，並參酌申請時之通常知識，審視系爭專利3請求項之相關整體內容

時，當能瞭解系爭專利3之電壓緩衝器係藉由兩組差動電壓轉電流單元，並透過控制此兩組差動電壓轉電流單元之偏電流比例，對輸入之第一電壓與第二電壓進行加權，因此除了緩衝的功能外，亦可同時獲得第一電壓及第二電壓之內插結果。在此情形下，由於只須控制電流之大小，因此本發明可容易地被實現在積體電路中，並且面積可有效的縮小及提高可靠度，進而降低生產成本。是以，系爭專利3請求項所述之「耦接」，應解釋為「直接或間接耦接」。

(4)客觀上最合理寬廣之範圍：被告雖抗辯「耦接」一詞應解釋為「直接電性連接」。惟系爭專利3係藉由控制兩組差動電壓轉電流單元之偏電流的比，調整輸入電壓所佔的權重，進而輸出輸入電壓之內插結果的電壓內插緩衝器。職是，被告之解釋並無所據，不當限縮系爭專利3請求項文字所界定之客觀上最合理寬廣之範圍，不足為憑。

4. 系爭專利4請求項1、8、11、18之「耦接」一詞之文義，應解釋為「直接或間接耦接」。

(1)系爭專利4請求項1記載：

一種數位類比轉換器 (digital to analog converter, DAC)，用於一液晶顯示器 (liquid crystal display device, LCD device)之一源極驅動晶片中，包含有：一輸出端，用來輸出一輸出電壓；複數個接收端，用來接收複數個伽瑪電壓 (Gamma voltage)；以及複數個傳輸路徑，分別包含有複數個第一型電晶體耦接於該複數個接收端與該輸出端之間，用來根據一數位選擇訊號，輸出該複數個伽瑪電壓當中一者做為該輸出電壓；其中，接收該複數個伽瑪電壓中最接近一中間電壓之一第一伽瑪電壓之一第一接收端所對應之一第一傳輸路徑在相同源閘極電壓差下相較複數個傳輸路徑中其它傳輸路徑具有較低導通電阻（見本院卷一第201頁）。

系爭專利4請求項8記載：

如請求項1所述之數位類比轉換器，其中該第一傳輸路徑另包含並聯於第一複數個第一型電晶體之至少一第二型電晶體耦接於該第一接收端與該輸出端之間，用來根據該數位選擇訊號，輸出該第一伽瑪電壓做為該輸出電壓（見本院卷一第202頁）。

系爭專利4請求項11記載：

一種源極驅動晶片，用於一液晶顯示器（liquid crystal display device，LCD device）中，包含有：至少一伽瑪電壓（Gamma voltage）產生器，分別用來產生複數個伽瑪電壓；至少一輸出緩衝器（buffer），分別用來以一輸出電壓進行驅動；以及至少一數位類比轉換器（digital to analog converter，DAC），各數位類比轉換器包含有：一輸出端，用來輸出該輸出電壓；複數個接收端，用來接收該複數個伽瑪電壓；以及複數個傳輸路徑，分別包含有複數個第一型電晶體耦接於該複數個接收端與該輸出端之間，用來根據一數位選擇訊號，輸出該複數個伽瑪電壓當中一者做為該輸出電壓；其中，接收該複數個伽瑪電壓中最接近一中間電壓之一第一伽瑪電壓之一第一接收端所對應之一第一傳輸路徑在相同源閘極電壓差下相較複數個傳輸路徑中其它傳輸路徑具有較低導通電阻（見本院卷一第203-204頁）。

系爭專利4請求項18記載：

如請求項11所述之源極驅動晶片，其中該第一傳輸路徑另包含並聯於第一複數個第一型電晶體之至少一第二型電晶體耦接於該第一接收端與該輸出端之間，用來根據該數位選擇訊號，輸出該第一伽瑪電壓做為該輸出電壓（見本院卷一第205頁）。

(2)系爭專利4說明書第14頁第2段記載「如第5A圖所示，在本實施例中，P型數位類比轉換器506與P型數位類比轉換器206之主要差別在於，在P型數位類比轉換器406接收正極性伽瑪電壓 $VP[0] \sim VP[n]$ 中最接近中間電壓 $VDDA/2$ 之正極性伽瑪電壓 $VP[n]$ 之一接收端所對應之一傳輸路徑P4中，傳

輸路徑P4除了包含透過P型電晶體MP4、MP6、MP7以輸出輸出電壓VOUTP之路徑外，還另包含並聯於P型電晶體MP4、MP6、MP7之N型電晶體MN4、MN6、MN7耦接於該接收端與輸出電壓VOUTP之間」（見本院卷一第195頁）。

(3)參諸系爭專利4說明書及請求項記載之內容，並參酌申請時之通常知識，審視系爭專利4請求項之相關整體內容時，當能瞭解系爭專利4透過並聯路徑使傳輸路徑之等效導通電阻降低，達到降低時間常數的目的，而可即時傳輸最接近中間電壓 $VDDA/2$ 之正極性伽瑪電壓 $VP[n]$ 。是以，系爭專利4請求項所述之「耦接」，應解釋為「直接或間接耦接」。

(4)客觀上最合理寬廣之範圍：被告雖抗辯「耦接」一詞應解釋為「間接電性連接」。惟系爭專利4係藉由提供一種數位類比轉換器及其源極驅動晶片，尤指一種可於多種產品應用中即時輸出伽瑪電壓至顯示器以避免顯示異常的數位類比轉換器及其源極驅動晶片，並未限制第一型電晶體需間接耦接於該複數個接收端與該輸出端之間。職是，被告之解釋並無所據，不當限縮系爭專利4請求項文字所界定之客觀上最合理寬廣之範圍，不足為憑。

5. 系爭專利5請求項1之「查閱表」應解釋為「用以儲存記錄並轉換兩訊號之對應關係的表」、「第一部份資料」應解釋為「高位元數視訊訊號的一部分資料」、「第二部份資料」應解釋為「高位元數視訊訊號的另一部分資料」。

(1)系爭專利5請求項1記載：

一種面板驅動電路，包括：一視訊訊號轉換電路，用以根據一查閱表(Lookup Table, LUT)將一視訊訊號轉換為一高位元數視訊訊號，該視訊訊號係為複數個視訊訊號其中之一且該高位元數視訊訊號係為複數個高位元數視訊訊號其中之一，該高位元數視訊訊號包括一第一部份資料及一第二部份資料，轉換後的該高位元數視訊訊號之位元數係大於轉換前的該視訊訊號之位元數；一參考電壓產生電路，用以產生複數個參考電壓；一數位類比轉換器，用以於該

些參考電壓之中選擇與該第一部份資料相對應之一第一參考電壓及一第二參考電壓；以及一插補運算放大器，用以根據該第一參考電壓、該第二參考電壓及該第二部份資料輸出一對應至該高位元數視訊訊號之驅動電壓（見本院卷一第237頁）。

(2)系爭專利5說明書第6頁第3段記載「視訊訊號轉換電路21根據查閱表(Lookup Table, LUT)及數位插補技術將視訊訊號轉換為高位元數視訊訊號，高位元數視訊訊號之位元數係大於轉換前視訊訊號之位元數。視訊訊號例如為數個視訊訊號其中之一且高位元數視訊訊號例如為數個高位元數視訊訊號其中之一。高位元數視訊訊號包括第一部份資料P1及第二部份資料P2。第一部份資料P1包括高位元數視訊訊號中的數個位元，而第二部份資料P2包括高位元數視訊訊號中除第一部份資料P1以外的數個位元。第一部份資料P1經資料暫存器26及電位移轉器27輸出至數位類比轉換器23，而第二部份資料P2經資料暫存器26及電位移轉器27輸出至插補運算放大器24。」（見本院卷一第227頁）。

(3)參照說明書第3圖（見本院卷一第243頁），第3圖繪示係為第一種視訊訊號轉換電路之示意圖。前述第2圖繪示之視訊訊號轉換電路21例如為第3圖繪示之視訊訊號轉換電路21(1)。視訊訊號轉換電路21(1)包括查表單元211與儲存單元25，且儲存單元25例如為伽瑪暫存器(Gamma Register)。儲存單元25儲存前述查閱表。查閱表例如係紀錄全階視訊訊號與高位元數視訊訊號間之對應關係。舉例來說，視訊訊號之位元數為8位元，查閱表例如係紀錄完整的256階紅色視訊訊號與高位元數紅色視訊訊號之對應關係、256階綠色視訊訊號與高位元數綠色視訊訊號之對應關係、256階藍色視訊訊號與高位元數藍色視訊訊號之對應關係。查表單元211根據查閱表所紀錄之內容值，藉由一對一的對應關係迅速地將8位元的視訊訊號轉換成10位元的高位元數視訊訊號。

01 (4)參諸系爭專利5說明書及請求項記載之內容，並參酌申請
02 時之通常知識，審視系爭專利5請求項之相關整體內容
03 時，當能瞭解系爭專利5係關於一種面板驅動電路，其係
04 減少參考電壓產生電路的使用個數，以降低於晶片上的佔
05 用面積及功率消耗。是以，系爭專利5請求項1所述之「查
06 閱表」、「第一部份資料」、「第二部份資料」，應解釋
07 為「用以儲存記錄並轉換兩訊號之對應關係的表」、「高
08 位元數視訊訊號的一部分資料」、「高位元數視訊訊號的
09 另一部分資料」。

10 (四)系爭產品：

- 11 1. 依原告提出之原證13即2018年全球電子成就獎活動網頁及被
12 告公司對FT8719型號之推薦理由網頁，可知被告產品包含型
13 號FT8719之IDC/TDDI晶片（即系爭產品），並定位為2018年
14 FHD市場主流產品（見本院卷一第302、304頁），此情並經被
15 告代理人當庭表示：不否認FT8719這個產品是被告台灣敦泰
16 設計的，但是否認被告在台灣生產銷售FT8719產品等語在卷
17 （見本院卷五第9頁）。
- 18 2. 系爭產品名稱/型號：整合式驅動器及控制器（Integrated
19 Driver & Controller；IDC）、晶片編號F018（產品型號FT8
20 719）。
- 21 3. 系爭產品之來源：依據原證14即107年度北院民公冷字第900
22 752號公證書內容，原告於107年10月26日購得「HUAWEI nov
23 a 3」行動電話12支（型號「PAR-LX9」）。
- 24 4. 將上開行動電話予以拆解，移除行動電話的背板(removed t
25 he bottom case)、移除內部部件（removed the internal
26 parts）以及移除觸控面板（removed the touch screen）。
27 藉此，可看出系爭產品的晶片（target die）所在位置（如
28 下圖之Target Die處）。

01

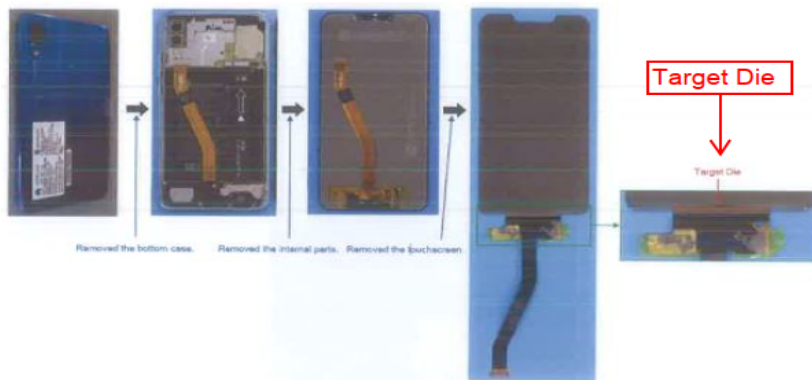
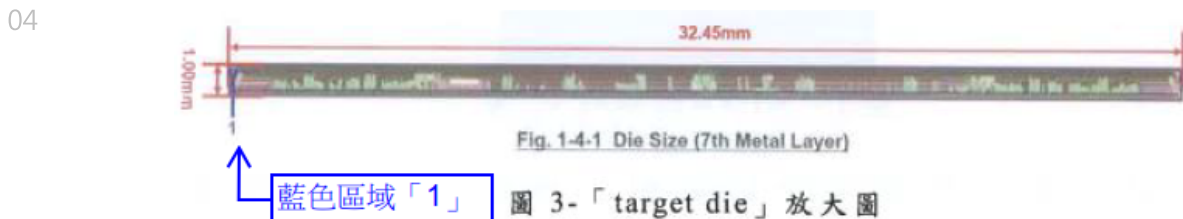


圖 2-「HUAWEI nova 3」拆解圖

02 5. 將「target die」放大如下圖，並標示出藍色區域「1」（如
03 下圖圖3）。



05 6. 復將上開藍色區域「1」予以放大，可清楚看到標記有「Foc
06 alTech」及「F018」字樣（如下圖圖4）。

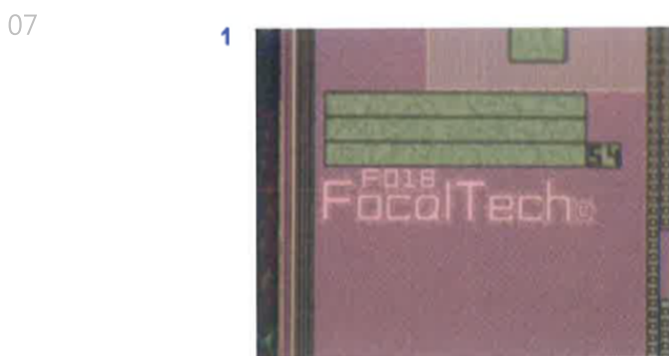


圖 4-區域「1」放大圖

08

09

10 (五)系爭產品未落入系爭專利1至5各該請求項之文義範圍：

11 1. 系爭產品未落入系爭專利1請求項1之文義範圍：

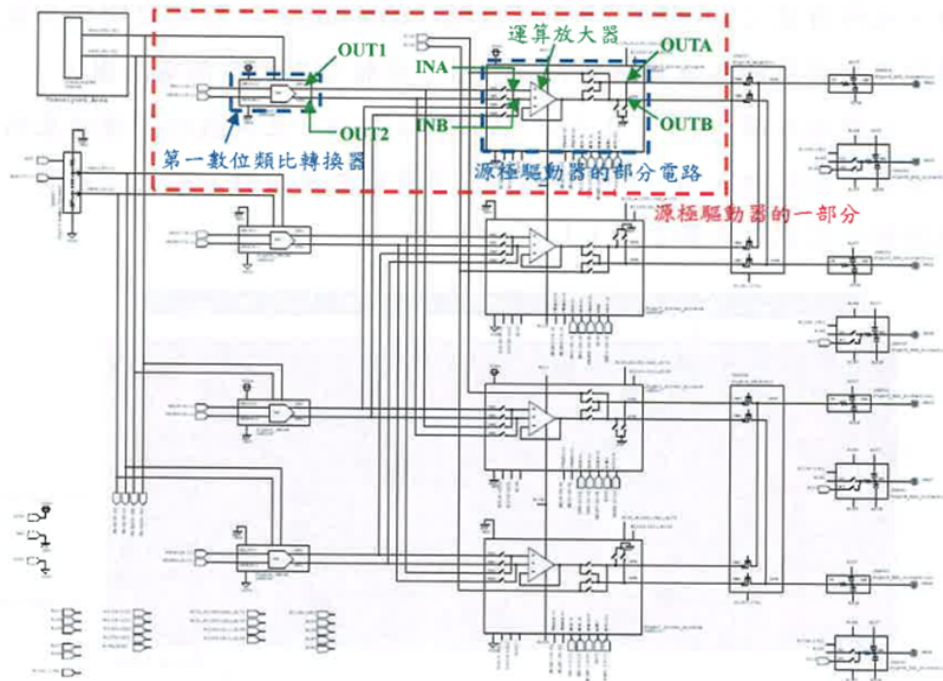
12 (1)系爭產品與系爭專利1請求項1之比對分析表：

13

系爭專利1請求項1		系爭產品	比對結果
要件編號	技術特徵	技術內容	
1A	一種低功耗之源極驅動器，包含有：	系爭產品同樣是一種源極驅動器	○
1B	一第一腳位，用來輸入一第一參考電壓；	系爭產品亦有用來輸入第一參考電壓VDD+的第一腳位（對應Fig. 4-3-3呈現的接收VDD+的端點）	○

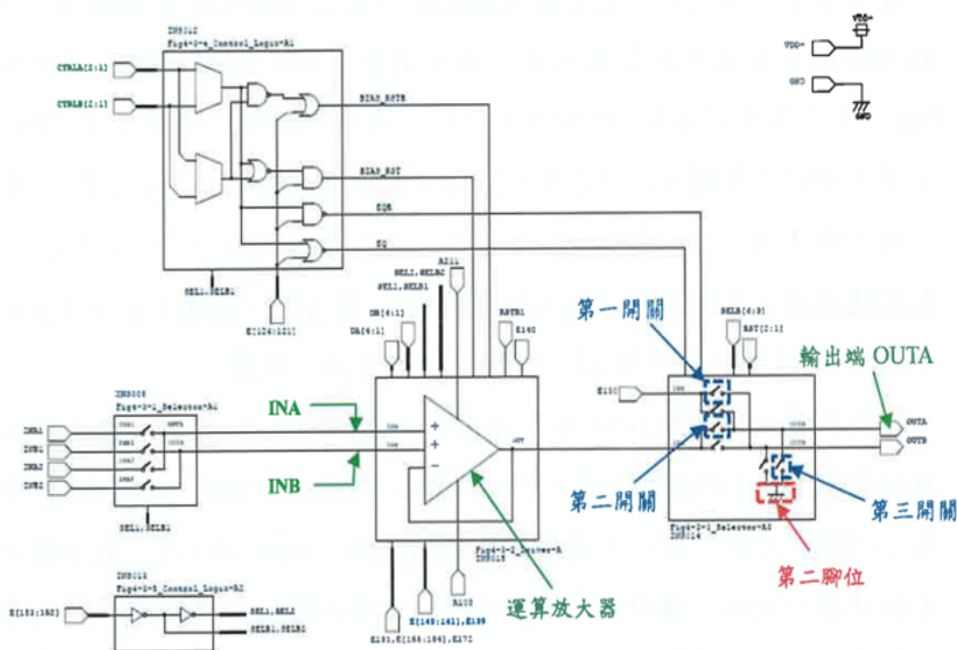
1C	一第二腳位，用來輸入一第二參考電壓；	系爭產品具有用來輸入第二參考電壓GND的第二腳位（對應Fig. 4-3及Fig. 4-3-3呈現接收GND的端點）	○
1D	一第一數位類比轉換器；	系爭產品Fig. 4亦有第一數位類比轉換器	○
1E	一運算放大器，耦接於該第一數位類比轉換器；	系爭產品Fig. 4-3呈現運算放大器及其輸入端INA及INB接收來自第一數位類比轉換器的訊號	○
1F	一輸出端；	系爭產品Fig. 4-3呈現端點0UTA可視為輸出端	○
1G	一第一開關，耦接於該第一腳位與該輸出端之間，用來控制該輸出端是否電性連接至該第一腳位；	系爭產品Fig. 4-3及Fig. 4-3-3的第一開關耦接於第一腳位（接收VDD+的端點）與輸出端（端點OUTA）之間	○
1H	一第二開關，耦接於該運算放大器與該輸出端之間，用來控制該輸出端是否電性連接至該運算放大器；	系爭產品(Fig. 4-3及Fig. 4-3-3)第二開關耦接於運算放大器與輸出端（端點OUTA）之間，第二開關用來控制輸出端（端點OUTA）是否電性連接至運算放大器	○
1I	以及一第三開關，耦接於該第二腳位與該輸出端之間，用來控制該輸出端是否電性連接至該第二腳位；	系爭產品(Fig. 4-3及Fig. 4-3-3)第三開關耦接於第二腳位（接收GND的端點）與輸出端（端點OUTA）之間。第三開關用來控制輸出端（端點OUTA）是否電性連接至第二腳位（接收GND的端點）	○
1J	其中，該第一開關以及該第二開關不會同時開啟，以及該第二開關以及該第三開關不會同時開啟。	原告無法量測系爭產品波形證明如系爭專利1第5圖中的源極驅動器之輸出時序圖，以顯示第一、二、三開關之電路運作狀態。 原告既已自承系爭產品第一開關、第二開關、第三開關有多種選擇訊號操作方式，而系爭專利請求項1界定其中之操作方式明顯為系爭產品之下位概念，亦即系爭產品第一開關、第二開關、第三開關會出現與系爭專利請求項1不同之操作模式(例如同時打開、同時關閉第一開關、第二開關之狀態)，顯然被控侵權對象的技術特徵並非系爭專利之請求項1要件編號1J對應技術特徵的	✕

下位概念技術特徵，當不落入系爭專利「請求項」要件編號「J」之文義範圍。

02
03

04

05
06



56

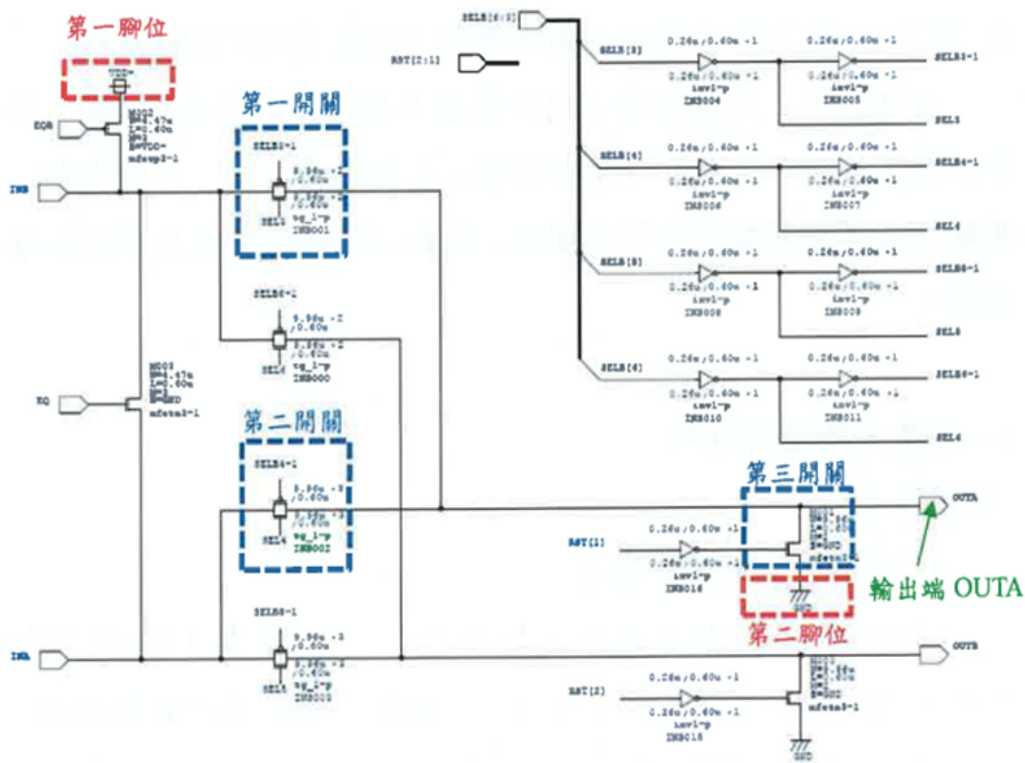


Fig. 4-3-3 Driver_Selector-A3

Fig. 4紅線虛框標記處為系爭產品之源極驅動器的一部分，包括第一數位類比轉換器、呈現於LTEC分析報告第32頁Fig. 4-3之源極驅動器的部分電路以及Fig. 4-3之源極驅動器的部分電路的輸出端點OUTA及OUTB。在此將端點OUTA視為系爭產品之源極驅動器的輸出端。在源極驅動器的部分電路中，運算放大器的輸入端INA及INB分別耦接第一數位類比轉換器的輸出端OUT1及OUT2，並且通過輸出端OUT1及OUT2接收來自第一數位類比轉換器的訊號。

LTEC分析報告第32頁Fig. 4-3(Driver_Block-A)呈現源極驅動器的部分電路的電路圖。Fig. 4-3-3 (Driver_Selector-A3)呈現源極驅動器中的選擇器的電路圖，其中選擇器包含第一開關、第二開關以及第三開關。

可知，系爭產品源極驅動器包含有用來輸入第一參考電壓VDD+的第一腳位（對應Fig. 4-3-3呈現的接收VDD+的端點）、用來輸入第二參考電壓GND的第二腳位（對應Fig. 4-3及Fig. 4-3-3呈現接收GND的端點）、第一數位類比轉換器（對應Fig. 4的第一數位類比轉換器），且Fig. 4-3呈現運算放大器及其輸入端INA及INB、輸出端（對應Fig. 4-3呈現的端點OUTA）、第一開關、第二開關以及第三開關。運算放大器的輸入端INA及INB耦接於Fig. 4的第一數位類比轉換器。第一開關耦接於第一腳位（接收VDD+的端點）與輸出端（端點OUTA）之間。第一開關用來控制輸出端（端點OUTA）是否電性連接至第一腳位（接收VDD+的端點）。第二開關耦接於運算放大器與輸出端（端點OUTA）之間。第二開關用來控制輸出端（端點OUTA）是否電性連接至運算放大器。第三開關耦接於第二腳位（接收GND的端點）與輸出端（端點OUTA）之間。第三開關用來控制輸出端（端點OUTA）是否電性連接至第二腳位（接收GND的端點）。

(2)被告對於系爭產品落入1D、1E、1F、1H不爭執，故僅就被告爭執部分，說明如下：

①要件編號1A

系爭專利1要件編號1A為一種低功耗之源極驅動器；而系爭產品同樣是一種源極驅動器，故兩者相同。

②要件編號1B

系爭專利1要件編號1B為一第一腳位，用來輸入一第一參考電壓；而系爭產品亦有用來輸入第一參考電壓VDD+的第一腳位（對應Fig. 4-3-3呈現的接收VDD+的端點），故兩者相同。

③要件編號1C

系爭專利1要件編號1C為一第二腳位，用來輸入一第二參考電壓；而系爭產品具有用來輸入第二參考電壓GND的第二腳位（對應Fig. 4-3及Fig. 4-3-3呈現接收GND的端點），故兩者相同。

被告雖抗辯：LTEC分析報告並未證明該電晶體的源極確實連接至晶片哪一個接腳(PIN)位置，無法證明該電晶體的源極連接至源極驅動器電路外部；LTEC分析報告無法證明『第一腳位』即晶片VDD+接腳(PIN)位置，亦無法證明『第二腳位』即晶片GND的接腳(PIN)位置等語（見本院卷七第144、146頁答辯（十）狀）。

惟查，VDD+作為電路操作的系統電壓，GND作為電路操作的接地電壓，分別將其比對為第一參考電壓及第二參考電壓，實為發明所屬技術領域之通常知識，因而將「接收VDD+的端點」、「接收GND的端點」分別比對「第一腳位」、「第二腳位」是正確的比對。其次，「參考電壓」應解釋為「輸入腳位上來自源極驅動器電路外部之參考電壓」。由原證16之侵權報告圖4（見本院卷一第399-400頁）清楚可知，第一參考電壓VDD+、第二參考電壓GND是來自於圖4的紅色虛框外（即源極驅動器外部）之參考電壓。再者，即使將源極驅動器電路理解為晶片，依發明所屬技術領域之通常知識，晶片必然存在接收系統電壓VDD+（使電路正常動作之電源）及接地電壓GND的輸入腳位。是以，原證16之侵權報告已清楚證明第一參考電壓VDD+是輸入腳位上來自源極驅動器電路外部（紅色虛框外）之參考電壓，第二參考電壓GND是輸入腳位上來自源極驅動器電路外部（紅色虛框外）之參考電壓。因此，系爭產品符合1B要件「一第一腳位，用來輸入一第一參考電壓」。系爭產品符合1C要件「一第二腳位，用來輸入一第二參考電壓」，被告上開抗辯為無理由。

④要件編號1G

系爭專利1要件編號1G為一第一開關，耦接於該第一腳位與該輸出端之間，用來控制該輸出端是否電性連接至該第一腳位；而系爭產品Fig. 4-3及Fig. 4-3-3的第一開關耦接於第一腳位（接收VDD+的端點）與輸出端（端點OUTA）之間，故兩者相同。

01 ⑤要件編號1I

02 系爭專利1要件編號1I為一第三開關，耦接於該第二腳
03 位與該輸出端之間，用來控制該輸出端是否電性連接至
04 該第二腳位；而系爭產品(Fig. 4-3及Fig. 4-3-3)第三開
05 關耦接於第二腳位（接收GND的端點）與輸出端（端點O
06 UTA）之間。第三開關用來控制輸出端（端點OUTA）是否
07 電性連接至第二腳位（接收GND的端點），故兩者相
08 同。

09 ⑥要件編號1J

10 系爭專利1要件編號1J為其中，該第一開關以及該第二
11 開關不會同時開啟，以及該第二開關以及該第三開關不
12 會同時開啟。

13 原告主張系爭產品當運算放大器透過第二開關導通來輸
14 出顯示訊號時，第一開關與第三開關都不會開啟，以避
15 免影響正常的顯示訊號。也就是說，第一開關以及第二
16 開關不會同時開啟，且第二開關以及第三開關不會同時
17 開啟，故兩者相同等語。

18 惟查，LTEC分析報告並未針對數位電路部分進行還原，
19 原告亦未模擬或量測波形證明如系爭專利1第5圖中的源
20 極驅動器之輸出時序圖，以顯示該第一開關以及該第二
21 開關不會同時開啟，且該第二開關以及該第三開關不會
22 同時開啟，以及如何得到輸出端電壓之情況，而此乃系
23 爭專利1達到減少源極驅動器的功率損耗之主要方法及
24 目的。

25 再者，由系爭產品(Fig. 4-3及Fig. 4-3-3)之電路圖可
26 知，第一開關之控制訊號為SELB3-1及SEL3，第二開關
27 之控制訊號為SELB4-1及SEL4，且第三開關之控制訊號
28 為RST[1]。SELB3-1、SEL3、SELB4-1及SEL4均是由電路
29 內部訊號SELB[6:3]所產生，因此當SEL3與SEL4同時為
30 1，且SELB3-1與SELB4-1同時為0時，第一開關以及第二
31 開關當可同時開啟。此外，SELB[6:3]與RST[1]則為相

互獨立的輸入訊號，因此當SEL4為1且RST[1]為0時，第二開關以及第三開關當可同時開啟。

原告雖主張LTEC分析報告、原證16之侵權報告已證明系爭產品要正常驅動顯示，就必須符合請求項1J之要件，與其他態樣下如何操作無涉；當SEL3為1與SEL4為0，且SELB3-1為0與SELB4-1為1時，第一開關以及第二開關不會同時開啟；或者，當SEL3為0與SEL4為1，且SELB3-1為1與SELB4-1為0時，第一開關以及第二開關也不會同時開啟。是以，系爭產品仍然無法排除電路內部訊號SELB[6:3]存在符合1J要件之「該第一開關以及該第二開關不會同時開啟」等語（見本院卷七第167-168頁、卷十第76頁）。

惟查，如LTEC分析報告將第三開關的閘極標示接收RST[1]訊號可知，RST即RESET之意，是在電路重新設定時才會驅動第三開關導通，將輸出電壓設定為GND電壓。反之，第一開關及第二開關則是根據SELB[6:3]選擇訊號常規操作，故RST[1]重新設定訊號與SELB[6:3]選擇訊號操作時機完全不同。

再者，「文義讀取」之判斷，應將解釋後的系爭專利之請求項的每一技術特徵與被控侵權對象之對應元件、成分、步驟或其間之關係等，分別進行比對，若各別對應之技術特徵均相同，則被控侵權對象符合「文義讀取」。反之，若被控侵權對象欠缺解釋後的系爭專利之請求項的任一技術特徵，或有任一對應之技術特徵不相同，則不符合「文義讀取」。所謂技術特徵「相同」，係指系爭專利之請求項與被控侵權對象二者對應的技術特徵完全相同、差異僅在於文字之記載形式或能直接且無歧異得知者、被控侵權對象的技術特徵為系爭專利之請求項對應技術特徵的下位概念技術特徵等三種情形。原告既已自承系爭產品第一開關、第二開關、第三開關有多種選擇訊號操作方式，而系爭專利請求項1界定其中之操作方式明顯為系爭產品之下位概念，亦即系爭產

品第一開關、第二開關、第三開關會出現與系爭專利請求項1不同之操作模式(例如同時打開、同時關閉第一開關、第二開關之狀態)，顯然被控侵權對象的技術特徵並非系爭專利之請求項1要件編號1J對應技術特徵的下位概念技術特徵，當不落入系爭專利1請求項1要件編號1J之文義範圍。

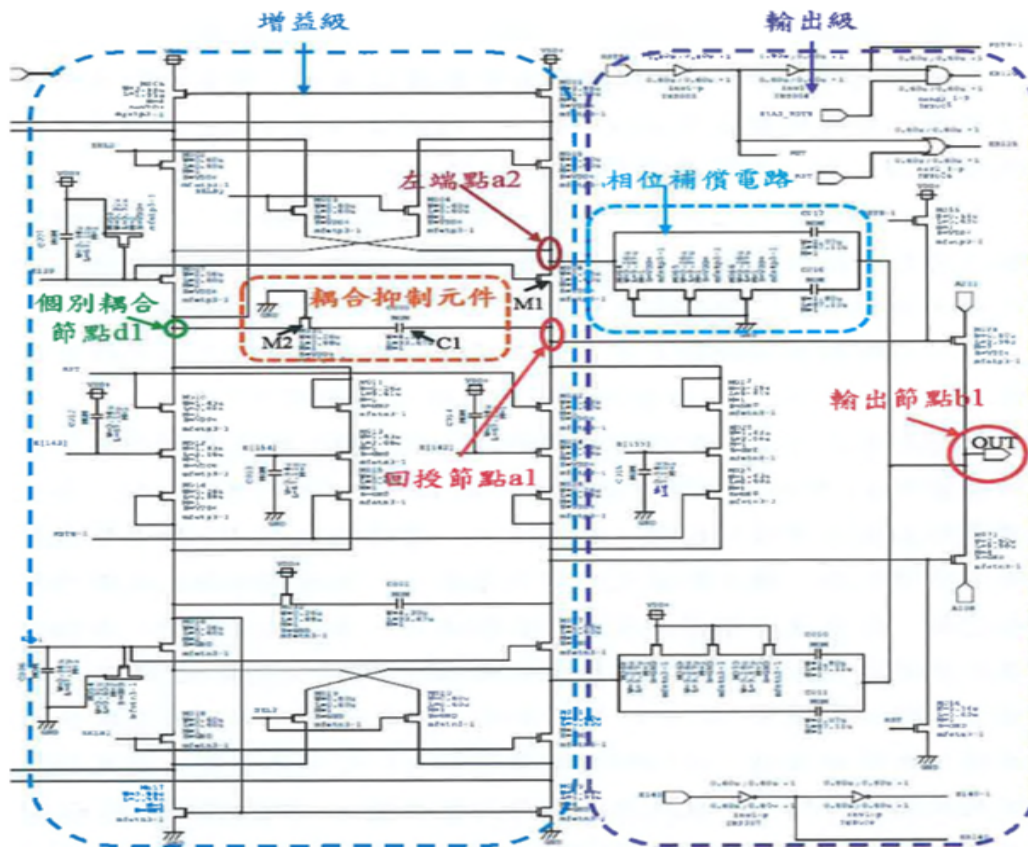
⑦綜上所述，由於系爭產品未落入系爭專利1請求項1要件編號1J之文義範圍，故系爭產品未落入系爭專利1請求項1之文義範圍。

2. 系爭產品未落入系爭專利2請求項1-3、5、10文義範圍：

(1)系爭產品與系爭專利2請求項1之比對分析表：

系爭專利2請求項1		系爭產品	比對結果
要件編號	技術特徵	技術內容	
1A	一種放大器裝置，包括：	系爭產品Fig4-3-2-2具備一種放大器裝置	○
1B	一增益級，其具有至少一回授節點；	Fig4-3-2-2的增益級具有至少一回授節點a1	○
1C	一輸出級，耦接至該增益級，以及具有一輸出節點用以輸出一輸出電壓；	Fig4-3-2-2輸出級耦接至增益級。輸出級具有輸出節點b1，輸出節點b1用以輸出輸出電壓OUT	○
1D	至少一相位補償電路，當中每一者係分別耦接至該增益級之該至少一回授節點當中之對應者與該輸出節點之間；以及	Fig4-3-2-2相位補償電路當中的每一者係耦接至增益級之至少一回授節點當中之對應者（回授節點a1）與輸出節點（輸出節點b1）之間	○
1E	至少一耦合抑制元件，當中每一者係分別耦接至該增益級之該至少一回授節點當中之對應者與一個別耦合節點之間，用以於該對應回授節點受雜訊耦合而電壓位準改變時，回應於該對應回授節點之電壓位準變化而自動導通，以抑制該對應回授節點之電壓位準變化。	原證17Fig4-3-2-2所標示之相位補償電路（藍框）係由電晶體（其閘極連接至GND）與電容串、並聯所組成，該電容一般稱為米勒電容(Miller Capacitor)，用以補償相位。而原證17Fig4-3-2-2之橘框所示電路亦為電晶體M2（其閘極連接至GND）與電容C1所串聯組成的電路，由此可見橘框所示電路亦應為相位補償電路，而非耦合抑制元件。	✗

	原告無法量測波形證明如系爭專利2第1B圖之放大器電路之訊號時序圖，以顯示耦合抑制元件用以於對應回授節點受雜訊耦合時，回應於對應回授節點之電壓位準變化而自動導通，以抑制該對應回授節點之電壓位準變化。 依據系爭專利2之說明書，所謂耦合抑制元件，例如二極體或電晶體，是利用該等電子元件的導通電壓或臨界電壓V_t作為耦合抑制元件是導通或是切斷的依據（請參系爭專利2說明書第10至12頁），系爭專利2請求項10並進一步界定「該至少一耦合抑制元件當中每一者係包括一至多個相串聯之二極體元件、一至多個相串聯之電晶體，以及一運算放大器當中至少之一者」，綜觀系爭專利2說明書全文未曾提到耦合抑制元件可能包含電容，原告主張之解釋並無所據，不當擴大系爭專利2請求項文字所界定之客觀上最合理寬廣之範圍，不足為憑。
結論	系爭產品未落入系爭專利2請求項1之文義範圍



原證17之侵權報告第15頁Fig4-3-2-2_Amplifier-A部分電路

(2)被告對於系爭產品落入1A、1C、1D不爭執，故僅就被告爭執部分，說明如下：

①要件編號1B

①系爭專利2要件編號1B為一增益級，其具有至少一回授節點。

②系爭產品Fig4-3-2-2的增益級具有至少一回授節點a1，故兩者相同。

③被告雖抗辯原證17之侵權報告對於「回授節點」及「個別耦合節點」之標示位置並不正確，「回授節點」應為相位補償電路耦接於增益級之位置，即原證17標示左端點a2之位置，故原證17標示左端點a2的位置實際上是待比對電路2之回授節點a1的位置等語（見本院卷七第151-152頁）。

惟查系爭專利2請求項之「耦接」、「回授節點」、「個別耦合節點」，分別應解釋為「直接或間接耦接」、「相位補償電路耦接於增益級之回授節點」、「位於其直流電位與回授節點之直流電位相近之節

點」，已如前述。原告指稱回授節點a1，符合系爭專利2請求項1耦合抑制元件，當中每一者係分別耦接至該增益級之該至少一回授節點當中之一對應者與一個別耦合節點之間，且讓個別耦合節點位於其直流電位與回授節點之直流電位相近之節點之專利範圍解釋。被告抗辯原證17之侵權報告標示左端點a2的位置實際上是待比對電路2之回授節點a1的位置，然左端點a2並非個別耦合節點d1直流電位與回授節點之直流電位相近之節點，被告抗辯顯然有所誤解而不可採。

②要件編號1E

①系爭專利2要件編號1E為至少一耦合抑制元件，當中每一者係分別耦接至該增益級之該至少一回授節點當中之對應者與一個別耦合節點之間，用以於該對應回授節點受雜訊耦合而電壓位準改變時，回應於該對應回授節點之電壓位準變化而自動導通，以抑制該對應回授節點之電壓位準變化。

②原告指稱系爭產品Fig4-3-2-2耦合抑制元件當中的每一者係耦接至增益級之至少一回授節點當中之對應者（回授節點a1）與一個別耦合節點之間；至少一耦合抑制元件當中的每一者於對應回授節點（回授節點a1）受雜訊耦合而電壓位準改變時，回應於對應回授節點（回授節點a1）之電壓位準變化而自動導通，以抑制對應回授節點（回授節點a1）之電壓位準變化；詳細而言，當輸出節點b1的電壓穩定而未有變化時，耦合抑制元件中的電容C1其兩側端點之電壓跨壓為定值，故不會有電流流經耦合抑制元件，當輸出節點b1有雜訊發生並耦合至相位補償電路的左端點a2而導致回授節點a1及相位補償電路的左端點a2之位準下降時，耦合抑制元件可回應於此位準變化而開始導通，藉以抑制回授節點a1之位準變化，因此能夠對此雜訊進行抑制云云。

01 惟原告無法電路模擬或量測波形證明如系爭專利2第1
02 B圖之放大器電路之訊號時序圖，以顯示耦合抑制元
03 件用以於對應回授節點受雜訊耦合時，回應於對應回
04 授節點之電壓位準變化而自動導通，以抑制該對應回
05 授節點之電壓位準變化。而此乃系爭專利2具有抑制
06 外部雜訊耦合之機制，因此能夠避免習知技術中外部
07 雜訊所造成之輸出波形及操作電流異常等問題之發明
08 目的。

09 再者，原證17之侵權報告Fig4-3-2-2所標示之相位補
10 償電路(藍框)係由電晶體(其閘極連接至GND)與電容
11 串、並聯所組成，該電容一般稱為米勒電容(Miller
12 Capacitor)，用以補償相位。而原證17之侵權報告Fi
13 g4-3-2-2之橘框所示電路亦為電晶體M2(其閘極連接
14 至GND)與電容C1所串聯組成的電路，由此可見橘框所
15 示電路亦應為相位補償電路，而非耦合抑制元件。按
16 照原證17之侵權報告說明，輸出節點b1的雜訊會經由
17 相位補償電路(包含三個閘極連接至GND的電晶體與
18 一個電容相互串聯的路徑)耦合至其左端點a2及回授
19 節點a1，則若按相同邏輯，該雜訊亦應會經由橘框所
20 示元件(包含一個閘極連接至GND的電晶體M2與一個
21 電容C1相互串聯的路徑)再耦合至個別耦合節點d1，
22 因為原證17之侵權報告所稱相位補償電路與橘框所示
23 電路具有相同組成及構成，如此，橘框所示元件根本
24 無法達到抑制雜訊的效果，與系爭專利所稱之為耦合
25 抑制元件顯前後矛盾，原告所訴無理由。

26 ③原告雖再主張在一般情形中，輸出節點b1的電壓穩定
27 而未有變化時，左端點a2與回授節點a1的電壓位準亦
28 連帶地未有變化，電容C1的兩端並未感受到電壓位準
29 的變化，亦即，未有頻率的變化(頻率為0)。根據公
30 式，此時容抗 X_c 則為無窮大，故電容C1處於切斷狀
31 態；而當輸出節點b1有雜訊發生時，雜訊耦合至回授
32 節點a1，回授節點a1受到雜訊耦合而使電壓位準改

變，使得電容C1感受到電壓位準的變化，亦即，有頻率變化（f頻率不等於0），根據公式，容抗 X_c 不再是無窮大，進而導通回授節點a1與個別耦合節點d1，電容C1處於導通狀態，故電晶體M2與電容C1串聯而成的耦合抑制元件會自動導通並能夠對雜訊進行抑制云云（見本院卷七第174-176頁民事準備(二)狀）。

惟查，電容並非如二極體或電晶體般具有導通電壓或臨界電壓而可操作在「導通」或「關閉」狀態，電容一般是操作在「暫態」或「穩態」狀態。電容C1本身是一個被動儲存電荷的容器，無法源源不絕提供補償電流，其所儲存及釋放電荷的量會隨時間越來越少，無法如同系爭專利2第2A圖之二極體，一旦導通後即可源源不絕提供電流。再者，電容為被動元件不會主動導通、主動切斷，電容本身並不是開關，而是僅具被動儲存或釋放電荷的功能，因此將儲存電荷描述為電容導通，將充滿或釋放完所有電荷描述為電容切斷，根本不符之電容的運作方式，也不符業界通常知識。故原證17之侵權報告稱電容C1符合1E要件所稱之回應於電壓位準變化而自動「導通」，應無理由。

再者，依據系爭專利2之說明書，所謂耦合抑制元件，例如二極體或電晶體，是利用該等電子元件的導通電壓或臨界電壓 V_t 作為耦合抑制元件是導通或是切斷的依據（見本院卷一第123-125頁），系爭專利2請求項10並進一步界定「該至少一耦合抑制元件當中每一者係包括一至多個相串聯之二極體元件、一至多個相串聯之電晶體，以及一運算放大器當中至少之一者」，綜觀系爭專利2說明書全文未曾提到耦合抑制元件可能包含電容，原告主張之解釋並無所據，不當擴大系爭專利2請求項文字所界定之客觀上最合理寬廣之範圍，不足為憑。況且，原證17之侵權報告Fig4-3-2-2將電晶體M2視為所述之耦合抑制元件的電晶體，然此處電晶體M2係以其閘極連接至GND，在操作

上不具有導通電壓或臨界電壓 V_t 電壓差的性質，而是相當於電阻的性質，亦不符合系爭專利耦合抑制元件之定義。原告所訴並無可採，系爭產品未落入系爭專利2請求項1要件編號1E之文義範圍。

③綜上，系爭產品不符要件編號1E，因此系爭產品並未落入系爭專利2請求項1的文義範圍。

(3)系爭專利2請求項2、3、5及10附屬於請求項1，具有請求項1所有要件，因此系爭產品亦未落入系爭專利2請求項2、3、5及10的文義範圍。

3. 系爭產品未落入系爭專利3請求項1-6、8、10、16、17文義範圍：

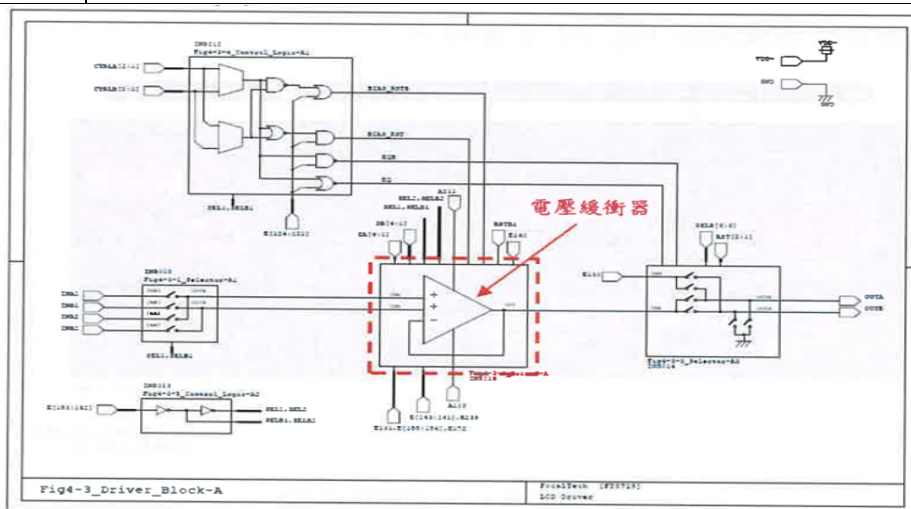
(1)系爭產品與系爭專利3請求項1之比對分析表：

系爭專利3請求項1		系爭產品	比對結果
要件編號	技術特徵	技術內容	
1A	一種電流加權式之電壓內插緩衝器，包含有：	Fig4-3-2 Driver-A同樣是一種電流加權式之電壓內插緩衝器	○
1B	一第一電壓輸入端，用來接收一第一輸入電壓；	Fig4-3-2Driver-A「端點IN A」對應至1B要件的「第一電壓輸入端」	○
1C	一第二電壓輸入端，用來接收一第二輸入電壓；	Fig4-3-2Driver-A「端點IN B」對應至1C要件的「第二電壓輸入端」	○
1D	一第一偏電流輸入端，用來接收一第一偏電流；	Fig. 4-3-2-2可知，電流加權式之電壓內插緩衝器另包含偏電流分配單元(藍色框標示處)。偏電流分配單元包括可變電流源與另一可變電流源	○
1E	一第二偏電流輸入端，用來接收一第二偏電流；	同上	○
1F	一電壓輸出端，用來輸出電壓；	Fig. 4-3-2-2可知，電流加權式之電壓內插緩衝器包括電壓輸出端(右邊綠色框框標示處)	○
1G	一第一差動電壓轉電流單元，耦接於該第一電壓輸入端、該第一偏電流輸入端及該電壓輸出	Fig. 4-3-2-2可知，第一差動電壓轉電流單元耦接於第一電壓輸入端(端點IN A1)、第一偏電流輸入端及電	○

	端，用來根據該第一輸入電壓、該第一偏電流及該電壓輸出端之電壓，透過一第一電流輸出端及一第二電流輸出端，輸出相對應之差動電流；	壓輸出端（電壓輸出端與端點INA2電性連結）。第一差動電壓轉電流單元用來根據第一輸入電壓、第一偏電流及電壓輸出端之電壓，透過第一電流輸出端及第二電流輸出端，輸出相對應之差動電流	
1H	一第二差動電壓轉電流單元，耦接於該第二電壓輸入端、該第二偏電流輸入端及該電壓輸出端，用來根據該第二輸入電壓、該第二偏電流及該電壓輸出端之電壓，透過一第三電流輸出端及一第四電流輸出端，輸出相對應之差動電流；以及	Fig. 4-3-2-2可知，第二差動電壓轉電流單元耦接於第二電壓輸入端（端點INB1）、第二偏電流輸入端及電壓輸出端（電壓輸出端與端點INB2電性連結）。第二差動電壓轉電流單元用來根據第二輸入電壓、第二偏電流及電壓輸出端之電壓，透過第三電流輸出端及第四電流輸出端，輸出相對應之差動電流。電流至電壓轉換單元耦接於第一差動電壓轉電流單元、第二差動電壓轉電流單元及電壓輸出端	○
1I	一電流至電壓轉換單元，耦接於該第一差動電壓轉電流單元、該第二差動電壓轉電流單元及該電壓輸出端，用來根據該第一差動電壓轉電流單元及該第二差動電壓轉電流單元所輸出之差動電流，輸出對應於該第一偏電流及該第二偏電流之一比例之該第一輸入電壓及該第二輸入電壓之內插結果至該電壓輸出端。	Fig. 4-3-2-2可知，電流至電壓轉換單元（藍色框框標示處），耦接於該第一差動電壓轉電流單元、該第二差動電壓轉電流單元及該電壓輸出端。 惟，原證18第17頁未量測證明或模擬顯示其究竟如何達成系爭專利3之發明目的：根據該第一差動電壓轉電流單元及該第二差動電壓轉電流單元所輸出之差動電流，輸出對應於該第一偏電流及該第二偏電流之一比例之該第一輸入電壓及該第二輸入電壓之內插結果至該電壓輸出端。 再者，原證18第15頁第二段說明電壓輸出端FB可透過Fig. 4-3-2中的選擇器連接至端點INA1、INA2、INB1及INB2其中之一或多個。…亦即，電壓輸出端FB可透過Fig. 4-3-2中的選擇器具有多種選擇（可能全選也可能全不選），如果電壓輸出端FB全選而連接至第一、二電壓	×

01

		輸入端的話，即不符合系爭專利3請求項1有關電壓輸出端之連接方式。
結論	系爭產品未落入系爭專利3請求項1之文義範圍	

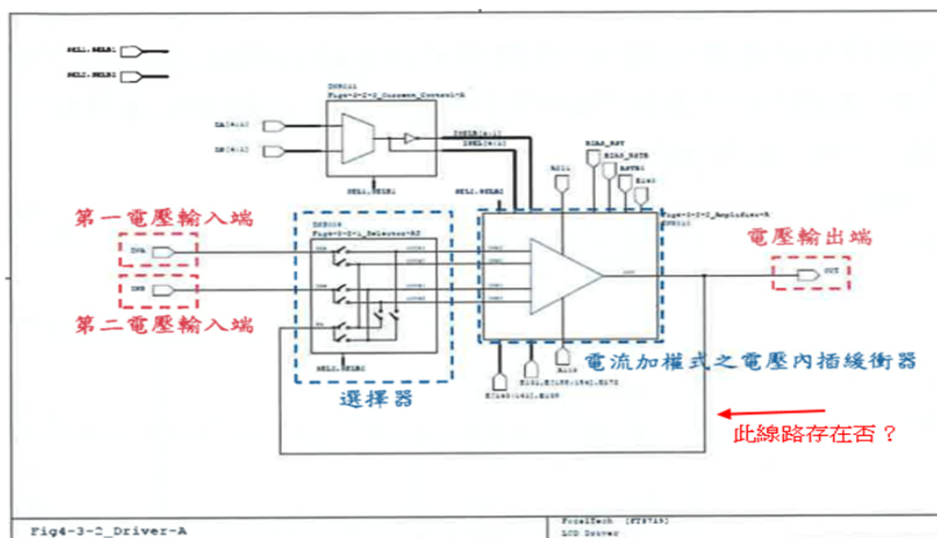


32/77

02

原證18之侵權報告第12頁Fig4-3 Driver_Block-A

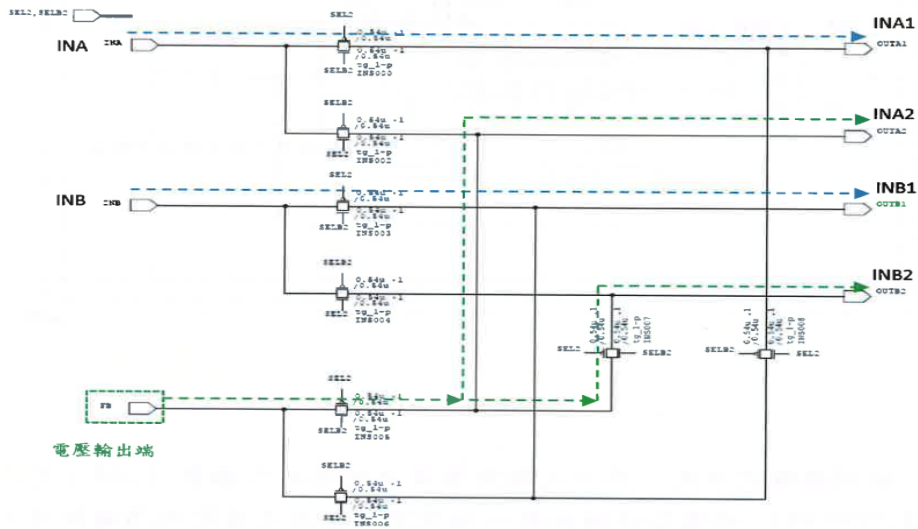
03



04

原證18之侵權報告第13頁Fig4-3-2 Driver-A

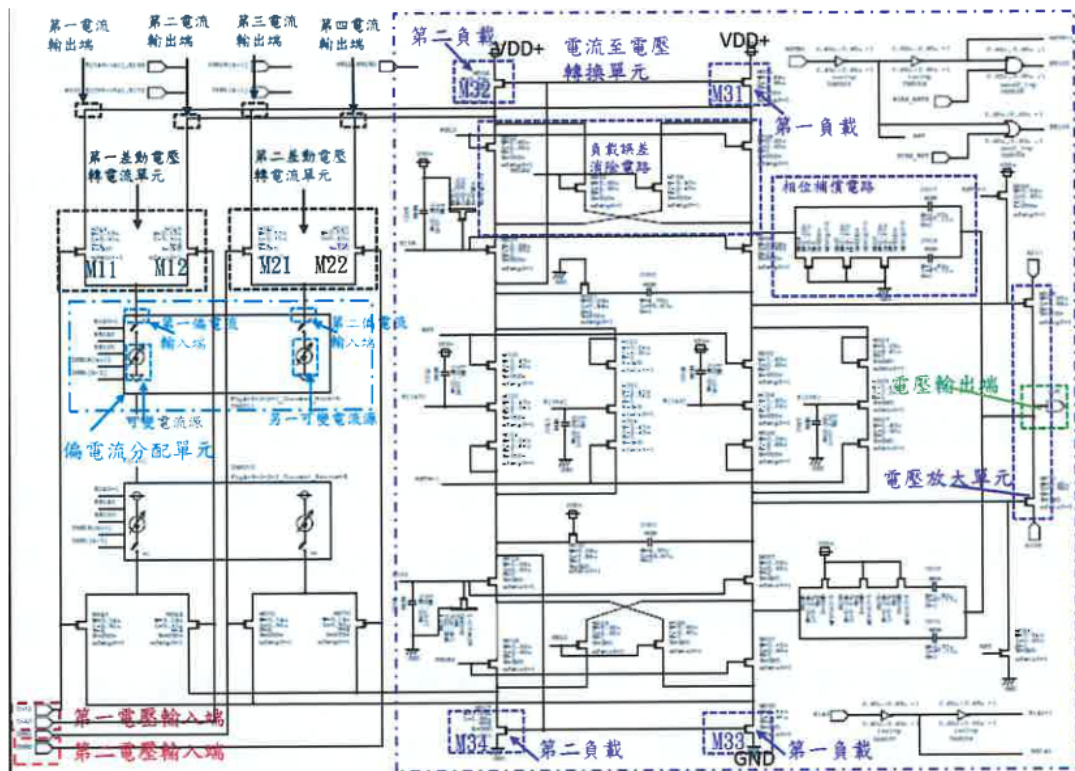
01



02

原證18之侵權報告第14頁Fig4-3-2-1 Selector-A2

03



04

原證18之侵權報告第15頁Fig4-3-2-2 Amplifier-A

05

(2)被告對於系爭產品落入1A、1D、1E不爭執，故僅就被告爭執部分，說明如下：

06

07

①要件編號1B、1C

08

①系爭專利3要件編號1B為一第一電壓輸入端，用來接收一第一輸入電壓；系爭專利3要件編號1C為一第二電壓輸入端，用來接收一第二輸入電壓。

09

10

- 01 ②系爭產品Fig4-3-2Driver-A原告係將「端點INA」及
02 「端點INB」分別對應至1B要件的「第一電壓輸入
03 端」及1C要件的「第二電壓輸入端」。
- 04 ③被告雖辯稱「端點INA」及「端點INB」顯然並不在原
05 證18所標示之「電流加權式之電壓內插緩衝器」之內
06 等語（見本院卷八第93頁）。惟，系爭專利3要件1
07 B、1C界定為第一電壓輸入端，用來接收一第一輸入
08 電壓；第二電壓輸入端，用來接收一第二輸入電壓，
09 Fig4-3-2 Driver-A亦清楚顯示「端點INA」及「端點
10 INB」經由選擇器而連接至電流加權式之電壓內插緩
11 衝器之輸入端，故被告所訴無理由。
- 12 ④被告辯稱原告並未證明Fig4-3-2-2_Amplifier-A電路
13 中所標示的端點INA1、端點INA2、端點INB1、端點IN
14 B2就是Fig4-3-2_Driver-A電路中所標示的端點INA
15 1、端點INA2、端點INB1、端點INB2，系爭產品未落
16 入系爭專利3請求項1中之1B、1C、1F等語（見本院卷
17 八第93-94頁民事答辯(十二)狀、卷十第3-18頁民事
18 答辯(十四)狀）。惟LTEC分析報告中電路區塊與下一
19 層級電路中的端點名稱若是相同即是相同端點，因
20 此，LTEC報告已證明其第36頁Fig4-3-2-2_Amplifier
21 -A電路所標示的端點INA1、端點INA2、端點INB1、端
22 點INB2以及OUT就是其第34頁Fig4-3-2_Driver-A電路
23 所標示的端點INA1、端點INA2、端點INB1、端點INB
24 以及OUT。原證18第之侵權報告第14頁Fig4-3-2-1 Se
25 lector-A2(LTEC分析報告第35頁)已清楚呈現位於Fi
26 g. 4-3-2中的選擇器的電路結構圖，選擇器的四個輸
27 出端點OUTA1、OUTA2、OUTB1及OUTB2依照Fig4-3-2中
28 的標示而分別標記為端點INA1、INA2、INB1及INB2，
29 當Fig. 4-3-2-1中的選擇器選擇INA1、INB1作為第一
30 電壓輸入端以及第二電壓輸入端（以控制訊號SEL2為
31 低電位、SELB2為高電位舉例說明），則端點INA2及
32 端點INB2透過Fig. 4-3-2-1中的選擇器連接至電壓輸

出端FB，亦即，FB端點（電壓輸出端）與OUTA2、OUTB2導通，也就是，端點INA2及端點INB2的電壓為電壓輸出端的電壓，故系爭產品對應至1B要件的「一第一電壓輸入端」、1C要件的「一第二電壓輸入端」以及1F要件「一電壓輸出端，用來輸出電壓」，被告上開所辯為無理由。

②要件編號1F

①系爭專利3要件編號1F為一電壓輸出端，用來輸出電壓。

②系爭產品Fig. 4-3-2-2可知，電流加權式之電壓內插緩衝器包括電壓輸出端(右邊綠色框框標示處)，故兩者相同。

③要件編號1G

①系爭專利3要件編號1G為一第一差動電壓轉電流單元，耦接於該第一電壓輸入端、該第一偏電流輸入端及該電壓輸出端，用來根據該第一輸入電壓、該第一偏電流及該電壓輸出端之電壓，透過一第一電流輸出端及一第二電流輸出端，輸出相對應之差動電流。

②系爭產品Fig. 4-3-2-2可知，電流加權式之電壓內插緩衝器另包含偏電流分配單元。偏電流分配單元包括可變電流源與另一可變電流源。偏電流分配單元利用可變電流源耦接於第一差動電壓轉電流單元之第一偏電流輸入端，且利用另一可變電流源耦接第二差動電壓轉電流單元之第二偏電流輸入端。第一偏電流輸入端用來從可變電流源接收第一偏電流。第二偏電流輸入端用來從另一可變電流源接收第二偏電流。偏電流分配單元用來調整第一偏電流與第二偏電流之比例。

③系爭產品Fig. 4-3-2-2可知，第一差動電壓轉電流單元耦接於第一電壓輸入端（端點INA1）、第一偏電流輸入端及電壓輸出端（電壓輸出端與端點INA2電性連結）。第一差動電壓轉電流單元用來根據第一輸入電壓、第一偏電流及電壓輸出端之電壓，透過第一電流

輸出端及第二電流輸出端，輸出相對應之差動電流，故兩者相同。

④要件編號1H

①系爭專利3要件編號1H為一第二差動電壓轉電流單元，耦接於該第二電壓輸入端、該第二偏電流輸入端及該電壓輸出端，用來根據該第二輸入電壓、該第二偏電流及該電壓輸出端之電壓，透過一第三電流輸出端及一第四電流輸出端，輸出相對應之差動電流。

②系爭產品Fig. 4-3-2-2可知，第二差動電壓轉電流單元耦接於第二電壓輸入端（端點INB1）、第二偏電流輸入端及電壓輸出端（電壓輸出端與端點INB2電性連結）。第二差動電壓轉電流單元用來根據第二輸入電壓、第二偏電流及電壓輸出端之電壓，透過第三電流輸出端及第四電流輸出端，輸出相對應之差動電流。電流至電壓轉換單元耦接於第一差動電壓轉電流單元、第二差動電壓轉電流單元及電壓輸出端，故兩者相同。

⑤要件編號1I

①系爭專利3要件編號1I為一電流至電壓轉換單元，耦接於該第一差動電壓轉電流單元、該第二差動電壓轉電流單元及該電壓輸出端，用來根據該第一差動電壓轉電流單元及該第二差動電壓轉電流單元所輸出之差動電流，輸出對應於該第一偏電流及該第二偏電流之一比例之該第一輸入電壓及該第二輸入電壓之內插結果至該電壓輸出端。

②系爭產品Fig. 4-3-2-2可知，電流至電壓轉換單元（藍色框框標示處），耦接於該第一差動電壓轉電流單元、該第二差動電壓轉電流單元及該電壓輸出端。

③原告主張LTEC分析報告及原證18之侵權報告已證明系爭產品的電路皆具備請求項1中1A至1I等要件之各元件且皆符合請求項1之1A至1I等要件所描述元件間的耦接關係，原證18之侵權報告已證明系爭產品之電路

只要適當地利用控制信號分配第一偏電流與第二偏電流之比例，即可獲得所需之內插結果，因此系爭產品之電路自然會符合請求項11要件等語（見本院卷八第143-146頁準備(六)狀）。

惟原證18之侵權報告第17頁第二段僅僅說明系爭產品可以用來根據該第一差動電壓轉電流單元及該第二差動電壓轉電流單元所輸出之差動電流，輸出對應於該第一偏電流及該第二偏電流之一比例之該第一輸入電壓及該第二輸入電壓之內插結果至該電壓輸出端，卻未量測證明或模擬顯示其究竟如何達成系爭專利3之發明目的：輸出對應於該第一偏電流及該第二偏電流之一比例之該第一輸入電壓及該第二輸入電壓之內插結果，故不符要件編號11。

④原告雖主張LTEC分析報告第36頁Fig4-3-2-2_Amplifier-A、第37頁Fig. 4-3-2-2-1_Current_Sink-A(原證18之侵權報告第18、19頁)，偏電流分配單元利用控制信號ISEL[1]至ISEL[4]及ISELB[1]至ISELB[4]控制多個開關以調整多個電流源的流向，從而調整第一偏電流、第二偏電流之比例，LTEC分析報告及原證18之侵權報告已證明，只要利用控制信號分配第一偏電流與第二偏電流之比例，即可獲得電壓內插結果，符合要件11之文意讀取等語（見本院卷九第31-33頁）。

惟原告並未實際量測選擇器的訊號，且即使原證18之侵權報告第18、19頁說明轉導 g_m 之大小正比於差動電壓轉電流單元所對應之偏電流，電壓輸出端所輸出之電壓 V 表示： $V=(V1*M+V2*N)/(M+N)$ ，其中符號 M 、 N 代表第一偏電流、第二偏電流大小的比例為 $M:N$ ，只要適當地分配偏電流之比例，即可獲得所需之內插結果，原告仍未證明如何「根據該第一差動電壓轉電流單元及該第二差動電壓轉電流單元所輸出之差動電流，輸出對應於該第一偏電流及該第二偏電流之一比

例之該第一輸入電壓及該第二輸入電壓之內插結果至該電壓輸出端」，故原告主張難為可採。

⑤再者，原證18之侵權報告第15頁第二段說明第一電壓輸入端是Fig. 4-3-2-2中的端點INA1，用來接收第一輸入電壓。第二電壓輸入端是Fig. 4-3-2-2中的端點INB1，用來接收第二輸入電壓。電壓輸出端FB用來輸出電壓。電壓輸出端FB可透過Fig. 4-3-2中的選擇器連接至端點INA1、INA2、INB1及INB2其中之一或多個。在此以端點INA2及端點INB2透過Fig. 4-3-2中的選擇器連接至電壓輸出端來舉例說明。亦即，電壓輸出端FB可透過Fig. 4-3-2中的選擇器具有多種選擇(可能全選也可能全不選)，如果電壓輸出端FB全選而連接至第一、二電壓輸入端的話，即不符合系爭專利3請求項1有關電壓輸出端之連接方式。

所謂技術特徵「相同」，係指系爭專利之請求項與被控侵權對象二者對應的技術特徵完全相同、差異僅在於文字之記載形式或能直接且無歧異得知者、被控侵權對象的技術特徵為系爭專利之請求項對應技術特徵的下位概念技術特徵等三種情形。原告既已自承系爭產品電壓輸出端FB可透過Fig. 4-3-2中的選擇器具有多種選擇，系爭專利3請求項1界定其中之操作方式明顯為系爭產品之下位概念(電壓輸出端FB可透過Fig. 4-3-2中的選擇器具有多種選擇)，顯然被控侵權對象的技術特徵並非系爭專利3之請求項1對應技術特徵電壓輸出端的下位概念技術特徵，當不落入系爭專利3請求項1要件編號1I之文義範圍。

⑥原告主張基於LTEC分析報告第32頁電路之示意圖及LTEC報告第42頁Fig4-3-5_Control_Logic-A2電路結構圖，控制信號SELB2係經過反相器INS003產生控制信號SEL2，亦即控制信號SEL2與SELB2必然互為反相，若控制訊號SEL2為低電位，控制訊號SELB2必然為高電位；若控制訊號SEL2為高電位，控制訊號SELB2必

然為低電位。前述之控制訊號SEL2及SELB2，「選擇器」具備兩個操作態樣。第一操作態樣即為原證18之侵權報告第14頁所述之操作態樣，在「控制訊號SEL2為低電位且SELB2為高電位」；第二操作態樣為在「控制訊號SEL2為高電位且SELB2為低電位」時，系爭產品於前述「選擇器」的第一操作態樣與第二操作態樣中皆已符合1A、1B、1C、1G及1H要件等語（見本院卷八第135-140頁準備(六)狀）。

惟如前所述顯然被控侵權對象的技術特徵有2種之操作態樣（第一、二輸入電壓與輸出電壓之電路連結可以交換）並非系爭專利3之請求項1對應技術特徵電壓輸出端的下位概念技術特徵，再者，2種之操作態樣將導致第一差動電壓轉電流單元、第二差動電壓轉電流單元之輸入差動電壓呈現相反之電壓極性，原告並未證明差動電壓相反之電壓極性仍可達成系爭專利3之發明目的：用來「根據」該第一、第二差動電壓轉電流單元所輸出之差動電流，透過該電壓輸出端，緩衝輸出對應於該第一偏電流及該第二偏電流之一比例之該第一輸入電壓及該第二輸入電壓之內插結果，故系爭產品不落入系爭專利3請求項1要件編號1I之文義範圍。

⑥綜上，系爭產品不符要件編號1I，因此系爭產品並未落入系爭專利3請求項1的文義範圍。

(3)系爭專利3請求項2-6、8、10、16、17直接或間接附屬於請求項1，具有請求項1所有要件，因此系爭產品亦未落入系爭專利3請求項2-6、8、10、16、17的文義範圍。

4. 系爭產品未落入系爭專利4請求項1、8、9、11、18、19文義範圍：

(1)系爭產品與系爭專利4請求項1之比對分析表：

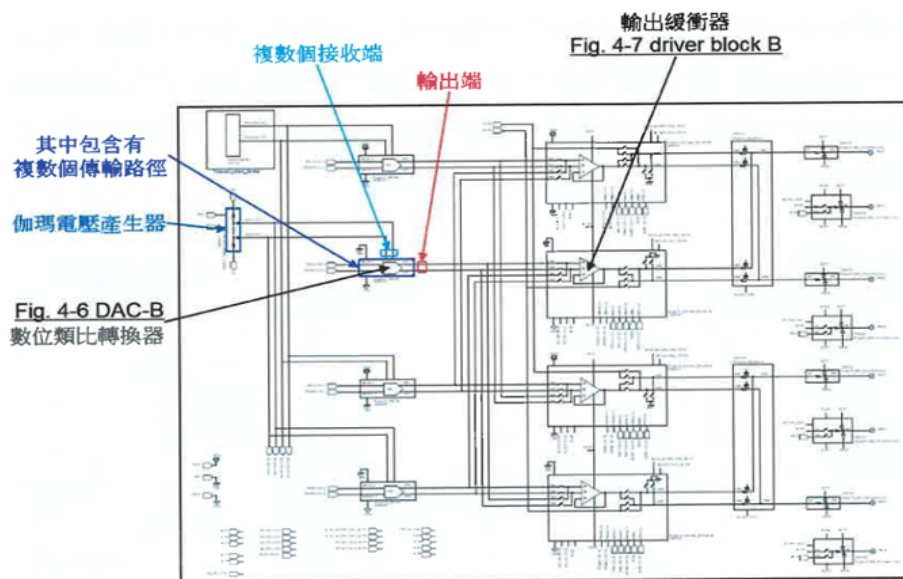
系爭專利4請求項1		系爭產品	比對結果
要件 編號	技術特徵	技術內容	

1A	一種數位類比轉換器(digital to analog converter, DAC), 用於一液晶顯示器(liquid crystal display device, LCD device)之一源極驅動晶片中, 包含有:	系爭產品(參原證19第11頁系爭產品部分功能電路的電路圖)包括伽瑪電壓產生器、數位類比轉換器DAC-B及輸出緩衝器, 具有數位類比轉換器	○
1B	一輸出端, 用來輸出一輸出電壓;	分析報告(原證15)第45頁Fig. 4-6數位類比轉換器DAC-B包含有輸出端OUT2, 輸出端OUT2用來輸出電壓	○
1C	複數個接收端, 用來接收複數個伽瑪電壓(Gamma voltage); 以及	數位類比轉換器DAC-B(分析報告第45頁Fig. 4-6進一步解析DAC-B)具有複數個接收端(與伽瑪電壓產生器耦接的端點), 複數個接收端用來接收複數個伽瑪電壓	○
1D	複數個傳輸路徑, 分別包含有複數個第一型電晶體耦接於該複數個接收端與該輸出端之間, 用來根據一數位選擇訊號, 輸出該複數個伽瑪電壓當中一者做為該輸出電壓;	系爭產品具選擇器B1、B3中有複數個傳輸路徑。在選擇器B1中, 複數個傳輸路徑分別包含有複數個第一型電晶體(P型電晶體)耦接於複數個接收端與輸出端OUT2之間, 用來根據數位選擇訊號SEL[4:1]或SELB[4:1], 輸出複數個伽瑪電壓VG-0[9:1]當中一者	○
1E	其中, 接收該複數個伽瑪電壓中最接近一中間電壓之一第一伽瑪電壓之一第一接收端所對應之一第一傳輸路徑在相同源閘極電壓差下相較複數個傳輸路徑中其它傳輸路徑具有較低導通電阻。	原證19另稱次接近中間電壓之伽瑪電壓VG-0[16]之接收端VG8所對應之傳輸路徑為第二傳輸路徑。原證15第48~50頁藍線所示路徑, 第二傳輸路徑除了包含透過P型電晶體M021、M022、M054(參原證15第48頁)、M031、M040、M045、M047(參原證15第49頁)以輸出電壓之路徑外, 還另包含並聯於P型電晶體之N型電晶體M025、M028、M055(參原證15第48頁)、M031、M040、M045、M047(參原證15第50頁), 耦接於接收段VG8與輸出端OUT2之間, 用來根據數位選擇訊號SEL[6:1]或SELB[6:1]輸出伽瑪電壓VG-0[16]作為輸出電壓。	×

01

	由此可見，第一傳輸路徑及第二傳輸路徑均並聯使傳輸路徑之等效導通電阻降低的P型電晶體與N型電晶體，因此第一傳輸路徑及第二傳輸路徑在相同源閘極電壓差下具有相同導通電阻，第一傳輸路徑之導通電阻並沒有比所有其他路徑之導通電阻還小，不符合1E要件。 原告無法量測或模擬顯示為何系爭產品接收該複數個伽瑪電壓中最接近一中間電壓之一第一伽瑪電壓之一第一接收端所對應之一第一傳輸路徑在相同源閘極電壓差下相較複數個傳輸路徑中其它傳輸路徑具有較低導通電阻，而此即為系爭專利4最主要解決問題及目的之所在。	
結論	系爭產品未落入系爭專利4請求項1之文義範圍	

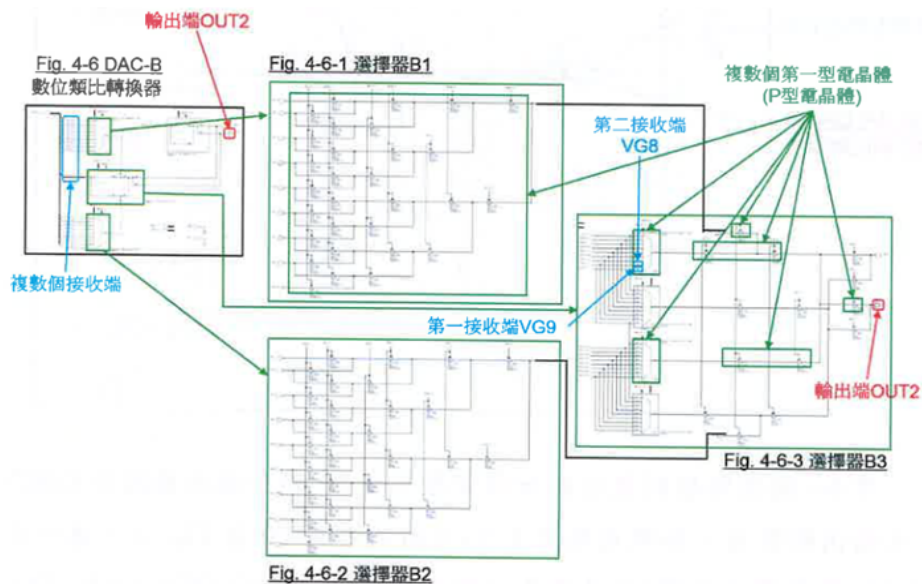
02



03

原證19之侵權報告第11頁系爭產品部分功能電路的電路圖

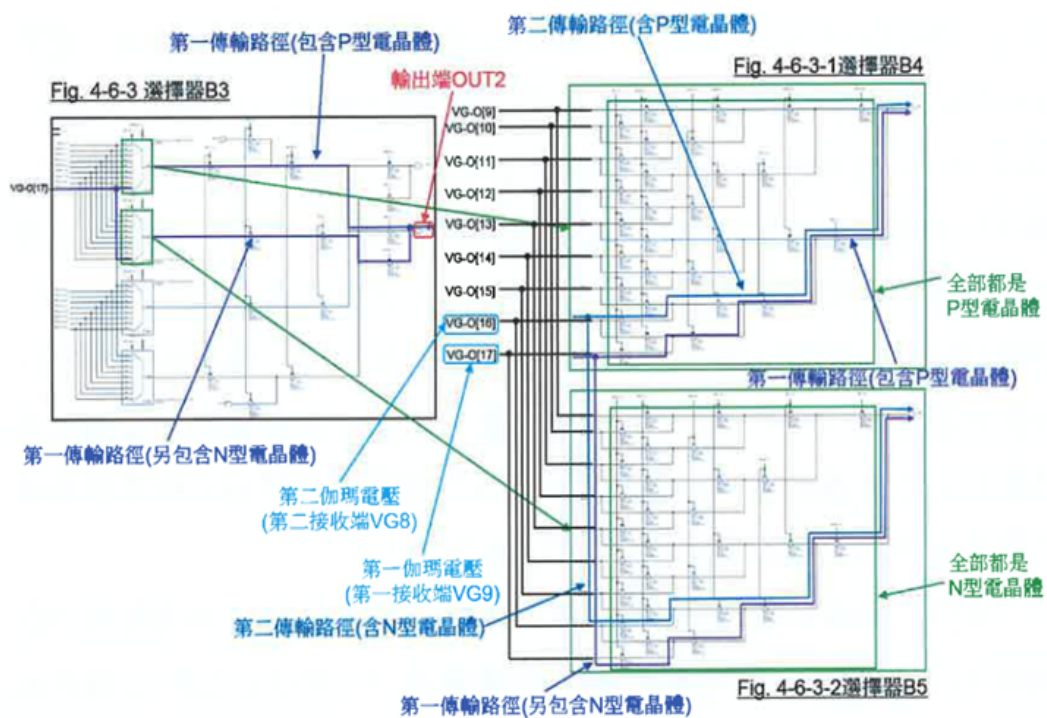
01



02

原證19之侵權報告第12頁系爭產品數位類比轉換器電路圖

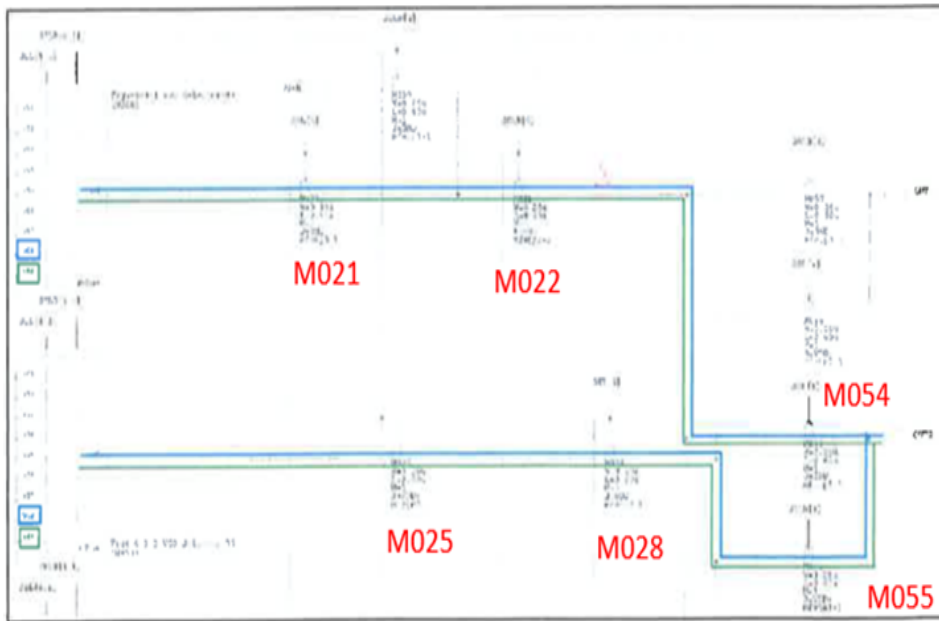
03



04

原證19之侵權報告第13頁系爭產品選擇器電路圖

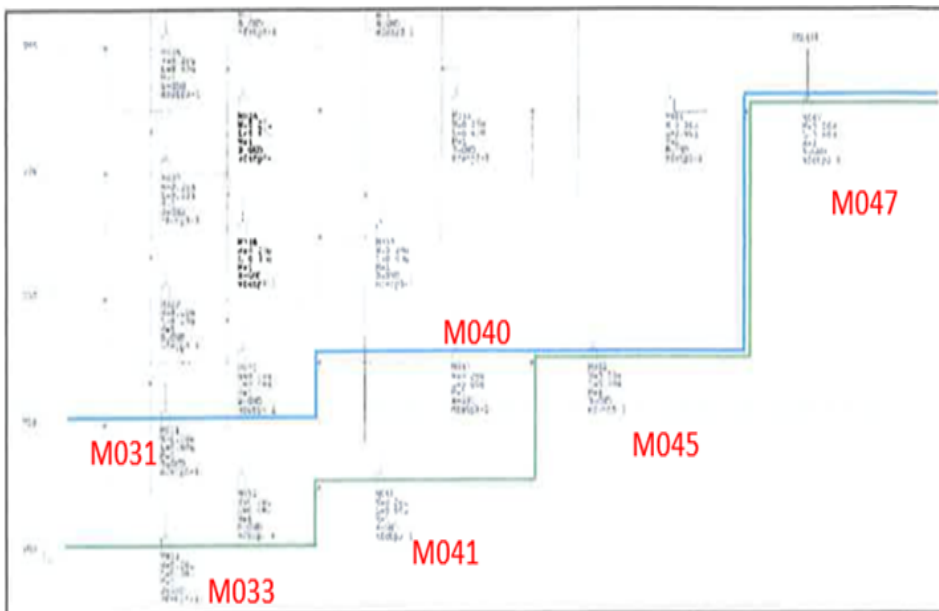
01



02

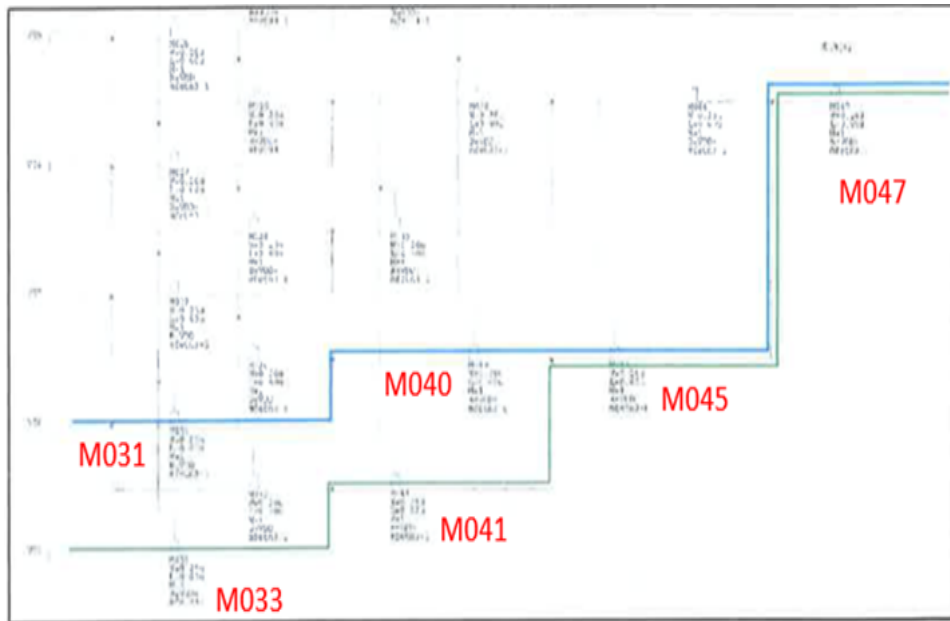
LTEC分析報告第48頁(被告增加標示)

03



04

LTEC分析報告第49頁P型電晶體(被告增加標示)



LTEC分析報告第50頁N型電晶體(被告增加標示)

(2)被告對於系爭產品落入1A、1B、1C、1D不爭執，故僅就被告爭執部分，說明如下：

①要件編號1E

①系爭專利4要件編號1E為其中接收該複數個伽瑪電壓中最接近一中間電壓之一第一伽瑪電壓之一第一接收端所對應之一第一傳輸路徑在相同源閘極電壓差下相較複數個傳輸路徑中其它傳輸路徑具有較低導通電阻。

②原證19之侵權報告記載：「…最接近中間電壓之伽瑪電壓VG-0[17]之接收端VG9所對應之第一傳輸路徑中，第一傳輸路徑除了包含透過P型電晶體M021、M022、M054、M033、M041、M045、M047以輸出電壓之路徑外，還另包含並聯於P型電晶體之N型電晶體M025、M028、M055、M033、M041、M045、M047，耦接於接收段VG9與輸出端OUT2之間，用來根據數位選擇訊號SEL[6:1]或SELB[6:1]…輸出伽瑪電壓VG-0[17]作為輸出電壓，因此可透過路徑之並聯使傳輸路徑之等效導通電阻降低…」（見本院卷二第212頁原證19，本院卷一第357-359頁LTEC分析報告第48~50頁，並將原證19之侵權報告所稱之第一傳輸路徑標示為綠線）等語。

01 ③惟原證19之侵權報告另稱次接近中間電壓之伽瑪電壓
02 VG-0[16]之接收端VG8所對應之傳輸路徑為第二傳輸
03 路徑。同理，如前述LTEC分析報告第48~50頁藍線所
04 示路徑，第二傳輸路徑除了包含透過P型電晶體M02
05 1、M022、M054(見本院卷一第357頁LTEC分析報告第4
06 8頁)、M031、M040、M045、M047(見本院卷一第358
07 頁LTEC分析報告第49頁)以輸出輸出電壓之路徑外，
08 還另包含並聯於P型電晶體之N型電晶體M025、M028、
09 M055(見本院卷一第357頁LTEC分析報告第48頁)、M0
10 31、M040、M045、M047(見本院卷一第359頁LTEC分析
11 報告第50頁)，耦接於接收段VG8與輸出端OUT2之
12 間，用來根據數位選擇訊號SEL[6:1]或SELB[6:1]輸
13 出伽瑪電壓VG-0[16]作為輸出電壓。由此可見，第一
14 傳輸路徑及第二傳輸路徑均並聯使傳輸路徑之等效導
15 通電阻降低的P型電晶體與N型電晶體，因此第一傳輸
16 路徑及第二傳輸路徑在相同源閘極電壓差下具有相同
17 導通電阻，第一傳輸路徑之導通電阻並沒有比所有其
18 他路徑之導通電阻還小，不符合1E要件。

19 ④原告雖主張只要系爭產品之第一傳輸路徑相較複數個
20 傳輸路徑中的一個或多個傳輸路徑具有較低導通電
21 阻，即符合1E要件之描述，縱使被告抗辯「第一傳輸
22 路徑及第二傳輸路徑在相同源閘極電壓差下具有相同
23 導通電阻，第一傳輸路徑之導通電阻並沒有比所有其
24 他路徑之導通電阻還小」，也不影響系爭產品符合1E
25 要件的事實，原告再於111年11月17日庭期簡報第27-
26 30頁指稱「所有其他路徑」是被告增加請求項所沒有
27 的限制等語(見本院卷八第149-154頁準備(六)狀)。
28 惟系爭專利4之發明主要目的為接收該複數個伽瑪電
29 壓中最接近一中間電壓之一第一伽瑪電壓之一第一接
30 收端所對應之一第一傳輸路徑在相同源閘極電壓差下
31 相較複數個傳輸路徑中其它傳輸路徑具有較低導通電
32 阻，且系爭專利4說明書第9頁最後一段至第10頁第一

段載明「P型數位類比轉換器306與P型數位類比轉換器206之主要差別在於接收正極性伽瑪電壓VP[0]~VP[n]中最接近中間電壓VDDA/2之正極性伽瑪電壓VP[n]（即正極性伽瑪電壓VP[0]~VP[n]中最小值）之一接收端所對應之一傳輸路徑P2在相同源閘極電壓差下相較正極性伽瑪電壓VP[0]~VP[n-1]所對應之傳輸路徑具有較低導通電阻」（見本院卷一第190-191頁），顯示「第一傳輸路徑」相較「複數個傳輸路徑中其它傳輸路徑」具有較低導通電阻，當然就是指「第一傳輸路徑」為VP[0]~VP[n-1]所對應之傳輸路徑具有較低導通電阻，原告卻不當擴大申請專利範圍，並指稱「第一傳輸路徑及第二傳輸路徑在相同源閘極電壓差下具有相同導通電阻，第一傳輸路徑之導通電阻並沒有比所有其他路徑之導通電阻還小」，也不影響系爭產品符合1E要件的事實，更何況原告無法量測或模擬顯示為何系爭產品接收該複數個伽瑪電壓中最接近一中間電壓之一第一伽瑪電壓之一第一接收端所對應之一第一傳輸路徑在相同源閘極電壓差下相較複數個傳輸路徑中其它傳輸路徑具有較低導通電阻，而此即為系爭專利4最主要解決問題及目的之所在，更是系爭專利4之最主要之技術特徵，故原告主張難為可採。

②綜上，系爭產品不符要件編號1E，因此系爭產品並未落入系爭專利4請求項1的文義範圍。

(3)系爭專利4請求項8、9附屬於請求項1，具有請求項1所有要件，因此系爭產品亦未落入系爭專利4請求項8、9的文義範圍。

(4)系爭專利4請求項11與請求項1相較，請求項11另包含有至少一伽瑪電壓產生器，分別用來產生複數個伽瑪電壓；以及至少一輸出緩衝器，分別用來以一輸出電壓進行驅動。亦即系爭專利4請求項11為請求項1進一步之限縮。由於系爭產品並未落入系爭專利4請求項1的文義範圍，當然系爭產品未落入系爭專利4請求項11的文義範圍。

(5)系爭專利4請求項18、19附屬於請求項11，具有請求項11所有要件，因此系爭產品亦未落入系爭專利4請求項18、19的文義範圍。

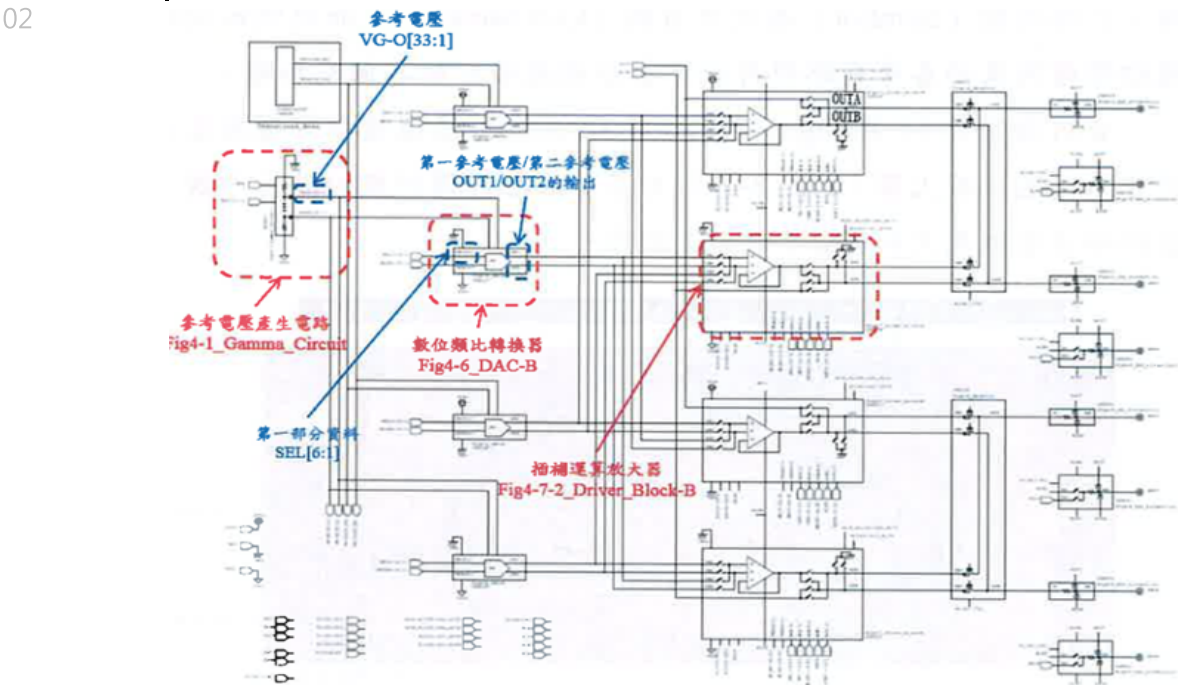
5. 系爭產品未落入系爭專利5請求項1文義範圍：

(1)系爭產品與系爭專利5請求項1之比對分析表：

系爭專利5請求項1		系爭產品	比對結果
要件編號	技術特徵	技術內容	
1A	一種面板驅動電路，包括：	分析報告(原證15)第19頁Fig4_Top_Block呈現系爭產品面板驅動電路之各電路功能	○
1B	一視訊訊號轉換電路，用以根據一查閱表(Look up Table, LUT)將一視訊訊號轉換為一高位元數視訊訊號，	原證20第18頁原告主張視訊訊號轉換電路用以根據查閱表將8bits的視訊訊號轉換為10bits的高位元數視訊訊號，而根據查閱表進行視訊訊號轉換係為本領域的通常知識云云。 惟，「查閱表」應解釋為「用以儲存記錄並轉換兩訊號之對應關係的表」，原證20侵權報告並未指出原證15分析報告的Fig4_Top_Block電路及Fig4-7-2_Driver-B電路中的何部分屬於「用以儲存記錄並轉換兩訊號之對應關係的表」的電路，僅泛泛地陳稱根據查閱表進行視訊訊號係為本領域的通常知識。故，系爭產品未落入系爭專利5請求項1要件編號1B之文義範圍。 再查系爭專利5說明書第8頁第2段載明視訊訊號轉換電路21(1)包括查表單元211與儲存單元25，且儲存單元25例如為伽瑪暫存器(Gamma Register)。並比較系爭專利5第1圖係為傳統面板驅動電路之部份示意圖與第2圖係為本發明實施例之一種面板驅動電路之部分示意圖，明顯可知視訊訊號轉換電路，用以根據一查閱表將一視訊訊號轉換為一高位元數視訊訊號，為系爭專利5不可或	×

		缺之主要技術特徵，原告卻以根據查閱表進行視訊訊號係為本領域的通常知識，原告所訴實不可採。	
1C	該視訊訊號係為複數個視訊訊號其中之一且該高位元數視訊訊號係為複數個高位元數視訊訊號其中之一，該高位元數視訊訊號包括一第一部份資料及一第二部份資料，轉換後的該高位元數視訊訊號之位元數係大於轉換前的該視訊訊號之位元數；	原證20第18頁原告主張8bits的視訊訊號係為複數個視訊訊號R、G、B其中之一個顏色，且10bits的高位元數視訊訊號係為複數個高位元數視訊訊號R、G、B其中之一個顏色。10bits的高位元數視訊訊號包括第一部份資料SEL[6:1]及第二部份資料ISEL[4:1]，轉換後的高位元數視訊訊號之位元數為10bits，係大於轉換前的視訊訊號之位元數8bit云云。 惟，「第一部份資料」、「第二部份資料」，應解釋為「高位元數視訊訊號的一部分資料」、「高位元數視訊訊號的另一部分資料」。原證20侵權報告認為原證15分析報告標示的SEL[6:1]為第一部分資料且ISEL[4:1]為第二部分資料，但並未指出SEL[6:1]的6個位元是否由高位元數視訊訊號的位元所構成，ISEL[4:1]的4個位元是否由高位元數視訊訊號的另外位元所構成，僅泛泛地陳稱本領域技藝人士可知被控侵權對象之面板驅動電路必然包括視訊訊號轉換電路，用以提供高位元數視訊訊號SEL[6:1]+ISEL[4:1]給數位類比轉換器及插補運算放大器云云(參原證20第13頁)。原告既未證明「第一部份資料」為「高位元數視訊訊號的一部分資料」且「第二部份資料」為「高位元數視訊訊號的另一部分資料」，故，系爭產品未落入系爭專利5請求項1要件編號1之文義範圍。	×
1D	一參考電壓產生電路，用以產生複數個參考電壓；	系爭產品Fig. 4的參考電壓產生電路用以產生複數個參考電壓VG-0[33:1]	○
1E	一數位類比轉換器，用	系爭產品Fig. 4的數位類比	○

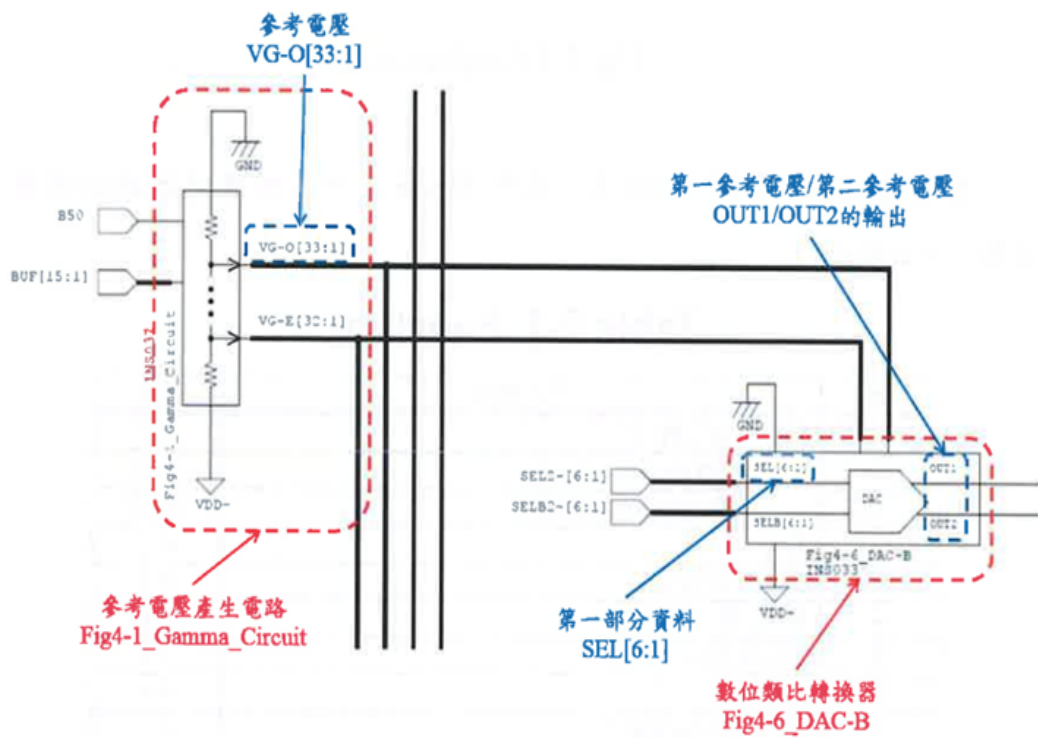
01	以於該些參考電壓之中選擇與該第一部份資料相對應之一第一參考電壓及一第二參考電壓；以及	轉換器於參考電壓VG-0[33:1]之中選擇與第一部份資料SEL[6:1]相對應之第一參考電壓及第二參考電壓（從Fig. 4的輸出端OUT1/OUT2輸出的電壓）	
1F	一插補運算放大器，用以根據該第一參考電壓、該第二參考電壓及該第二部份資料輸出一對應至該高位元數視訊訊號之驅動電壓。	系爭產品Fig. 4、Fig. 4-7-2的插補運算放大器用以根據第一參考電壓、第二參考電壓及第二部份資料ISEL[4:1]輸出對應至高位元數視訊訊號之驅動電壓（從Fig. 4-7-2的輸出端OUT輸出的電壓）	○
結論	系爭產品未落入系爭專利5請求項1之文義範圍		



03 原證20之侵權報告第10頁Fig4_Top_Block

04 =====強制換頁=====

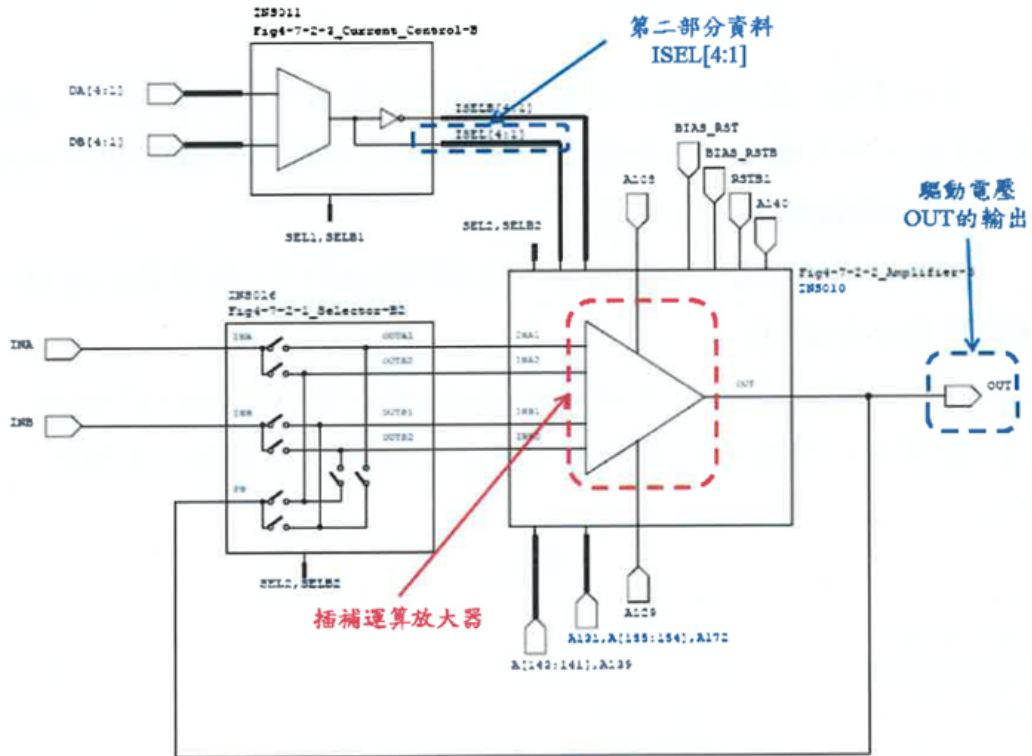
01



02

原證20之侵權報告第10頁Fig4_Top_Block局部放大圖

03



04

原證20之侵權報告第11頁Fig4-7-2 Driver-B

(2)被告對於系爭產品落入1A、1D、1E、1F不爭執，故僅就被
告爭執部分，說明如下：

①要件編號1B

①系爭專利5要件編號1B為一視訊訊號轉換電路，用以
根據一查閱表將一視訊訊號轉換為一高位元數視訊訊
號。

②原證20之侵權報告第18頁原告指稱視訊訊號轉換電路
用以根據查閱表將8bits的視訊訊號轉換為10bits的
高位元數視訊訊號，而根據查閱表進行視訊訊號轉換
係為本領域的通常知識等語(見本院卷二第412頁)。

③惟「查閱表」應解釋為「用以儲存記錄並轉換兩訊號
之對應關係的表」，原證20之侵權報告並未指出LTEC
分析報告的Fig4_Top_Block電路及Fig4-7-2_Driver-
B電路中的何部分屬於「用以儲存記錄並轉換兩訊號
之對應關係的表」的電路，僅泛泛地陳稱根據查閱表
進行視訊訊號係為本領域的通常知識。

④再查系爭專利5說明書第8頁第2段載明「第3圖繪示係
為第一種視訊訊號轉換電路之示意圖。前述第2圖繪
示之視訊訊號轉換電路21例如為第3圖繪示之視訊訊
號轉換電路21(1)。視訊訊號轉換電路21(1)包括查表
單元211與儲存單元25，且儲存單元25例如為伽瑪暫
存器(Gamma Register)。儲存單元25儲存前述查閱
表。查閱表例如係紀錄全階視訊訊號與高位元數視訊
訊號間之對應關係(見本院卷一第229頁)。系爭專
利5係有關於一種面板驅動電路，其係減少參考電壓
產生電路的使用個數，以降低於晶片上的佔用面積及
功率消耗，更降低電路佈局上的跑線數量。並比較系
爭專利5第1圖係為傳統面板驅動電路之部分示意圖與
第2圖係為本發明實施例之一種面板驅動電路之部分
示意圖，明顯可知視訊訊號轉換電路，用以根據一查
閱表將一視訊訊號轉換為一高位元數視訊訊號，為系

爭專利5不可或缺之主要技術特徵，原告卻以根據查閱表進行視訊訊號係為本領域的通常知識，其主張並不可採。

⑤故系爭產品未落入系爭專利5請求項1要件編號1B之文義範圍。

②要件編號1C

①系爭專利5要件編號1C為該視訊訊號係為複數個視訊訊號其中之一且該高位元數視訊訊號係為複數個高位元數視訊訊號其中之一，該高位元數視訊訊號包括一第一部份資料及一第二部份資料，轉換後的該高位元數視訊訊號之位元數係大於轉換前的該視訊訊號之位元數。

②原證20之侵權報告第18頁記載8bits的視訊訊號係為複數個視訊訊號R、G、B其中之一個顏色，且10bits的高位元數視訊訊號係為複數個高位元數視訊訊號R、G、B其中之一個顏色。10bits的高位元數視訊訊號包括第一部份資料SEL[6:1]及第二部份資料ISEL[4:1]，轉換後的高位元數視訊訊號之位元數為10bits，係大於轉換前的視訊訊號之位元數8bit等語(見本院卷二第412頁)。

③惟「第一部份資料」、「第二部份資料」，應解釋為「高位元數視訊訊號的一部分資料」、「高位元數視訊訊號的另一部分資料」。原證20侵權報告認為原證15分析報告標示的SEL[6:1]為第一部分資料且ISEL[4:1]為第二部分資料，但並未指出SEL[6:1]的6個位元是否由高位元數視訊訊號的位元所構成，ISEL[4:1]的4個位元是否由高位元數視訊訊號的另外位元所構成，僅泛指本領域技藝人士可知被控侵權對象之面板驅動電路必然包括視訊訊號轉換電路，用以提供高位元數視訊訊號SEL[6:1]+ISEL[4:1]給數位類比轉換器及插補運算放大器云云(參原證20第13頁)。原告既未證明「第一部份資料」為「高位元數視訊訊號的

一部分資料」且「第二部份資料」為「高位元數視訊訊號的另一部分資料」，故系爭產品未落入系爭專利5請求項1要件編號1C之文義範圍。

③綜上所述，由於系爭產品未落入系爭專利5請求項1要件編號1B、1C之文義範圍，故系爭產品未落入系爭專利5請求項1之文義範圍。

四、綜上所述，系爭產品並未落入系爭專利1請求項1、系爭專利2請求項1-3、5、10、系爭專利3請求項1-6、8、10、16、17、系爭專利4請求項1、8、9、11、18、19、系爭專利5請求項1之文義範圍。因此，原告依專利法第96條第1項、第2項、第3項、第97條第1項、民法第185條、民事訴訟法第244條第4項規定，請求(一)被告不得自行或使第三人製造、為販賣之要約、販賣、使用或為上述目的而進口侵害系爭專利1至5之系爭產品、該產品直接製成之電子產品成品及半成品，以及與該產品相同或均等技術特徵之產品；被告並應將已製造、為販賣之要約、販賣、使用或為上述目的而進口之系爭產品，與該產品相同或均等技術特徵之產品全數回收並銷毀。(二)被告應連帶給付新台幣5,000萬元及自起訴狀繕本送達翌日起按法定年利率百分之五計算之利息予原告，為無理由，不應准許。又原告之訴既經駁回，其假執行之聲請即失所依附，應一併駁回之。

五、本件事證已臻明確，兩造其餘攻擊防禦方法及證據資料，經本院審酌後認與判決結果不生影響，爰不一一論列。又系爭產品既未落入系爭專利1至5各該請求項之文義範圍，不構成侵害原告之專利權，本件即無為中間判決之必要，爰為終局判決，併此敘明。

六、據上論結，本件原告之訴為無理由，依智慧財產案件審理法第1條，民事訴訟法第78條，判決如主文。

中 華 民 國 112 年 2 月 18 日

智慧財產第四庭

法 官 吳靜怡

以上正本係照原本作成。

01 如對本判決上訴，應於判決送達後20日內向本院提出上訴狀。如
02 委任律師提起上訴者，應一併繳納上訴審裁判費。
03 中 華 民 國 112 年 2 月 23 日
04 書記官 程翠璇