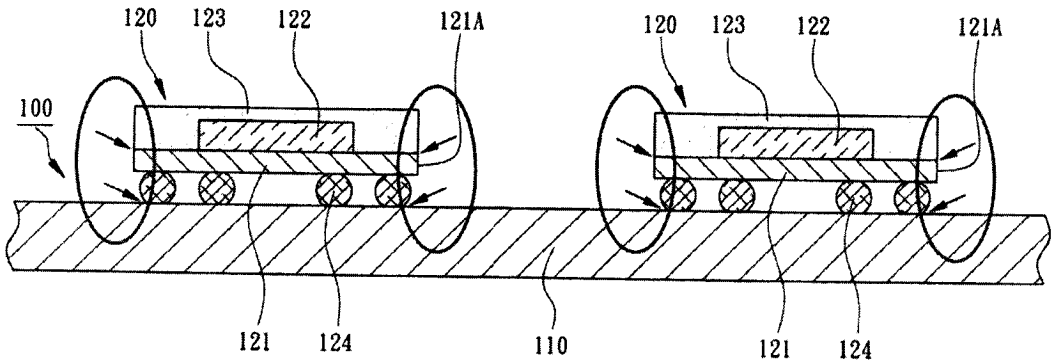
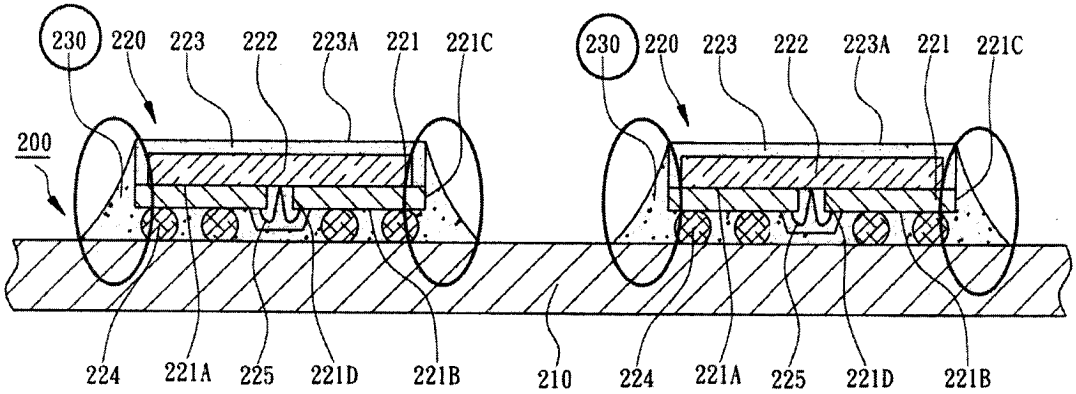
附件(100 行專訴 78)

圖示 P1(即習知技術)



第 1 圖

圖示 1(即系爭專利)



第 2 圖

圖示 2-1(即證據 1，1998 年 4 月 14 日公告之美國第 5739585 號「Single piece package for semiconductor die 」專利案)

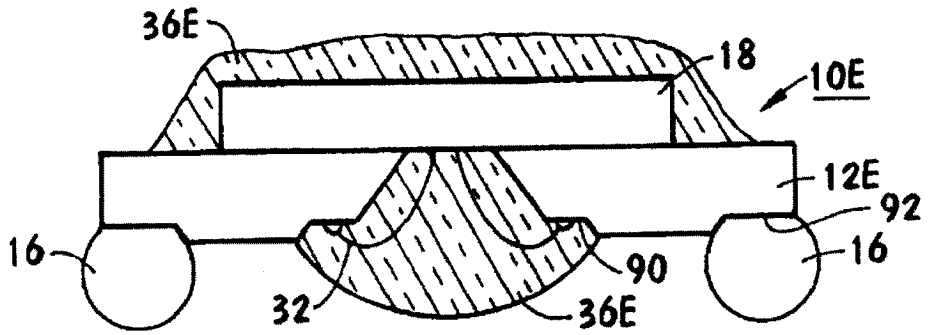


Fig. 12C

圖示 2-2

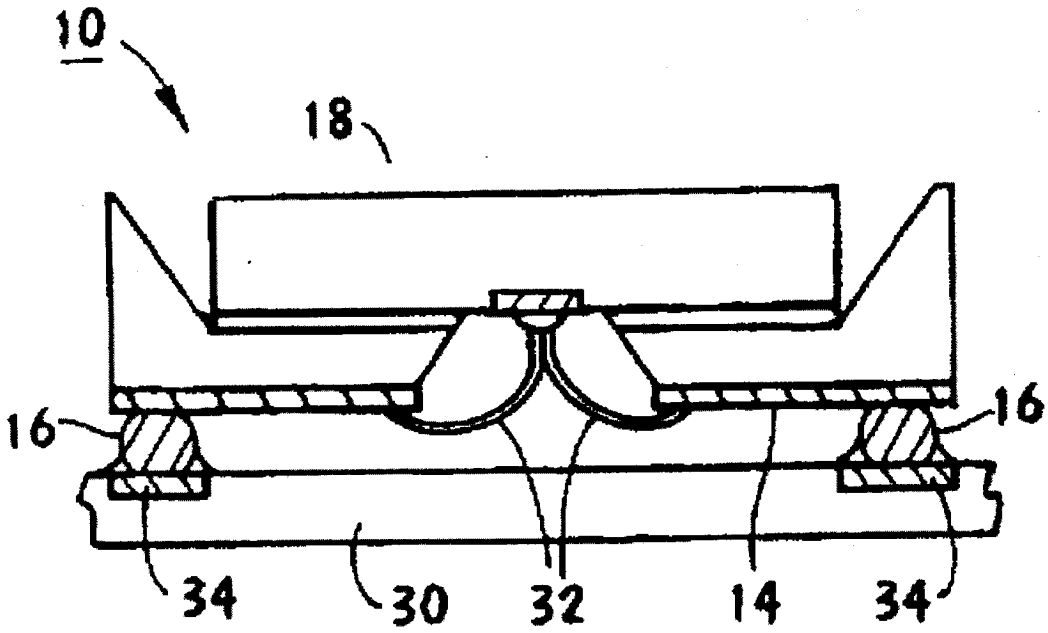


Fig. 3A

圖示 3(即證據 2，1999 年 12 月 14 日公告之美國第 6002178 號「Multiple chip module configuration to simplify testing process and reuse of known-good chip-size package (CSP)」專利案)

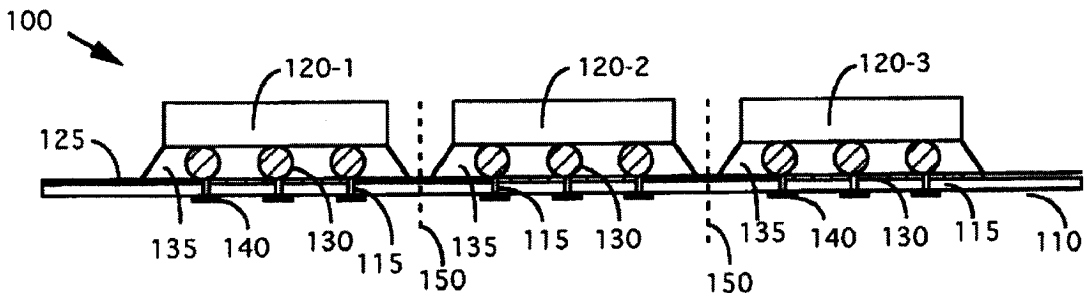


FIG. 1A

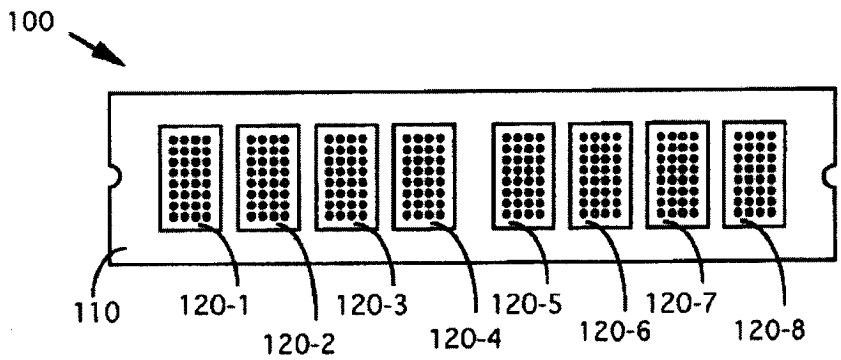


FIG. 1B

圖示 4(即證據 3，2003 年 2 月 4 日公告之美國第 6514797B2 號「Underfill applications using film technology」專利)

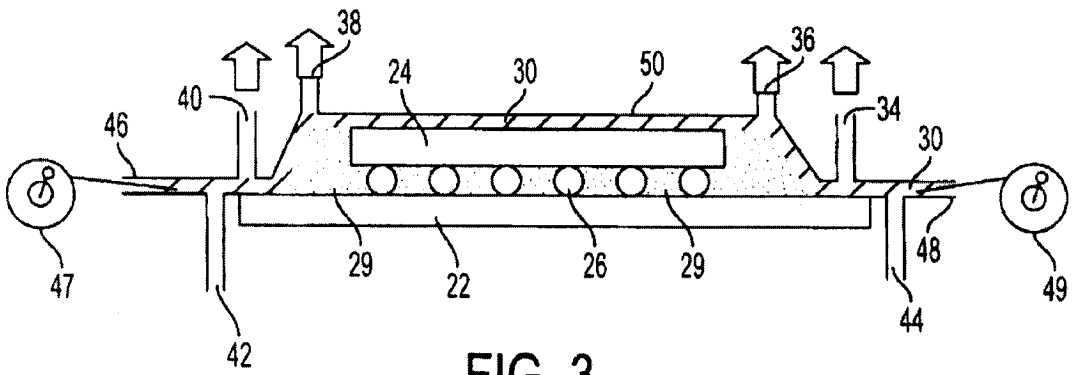


FIG. 3