附件一：系爭專利 1 主要圖式

（一） 系爭專利 1 第 1 圖為第一具體實施例的連接器模組立體分解圖

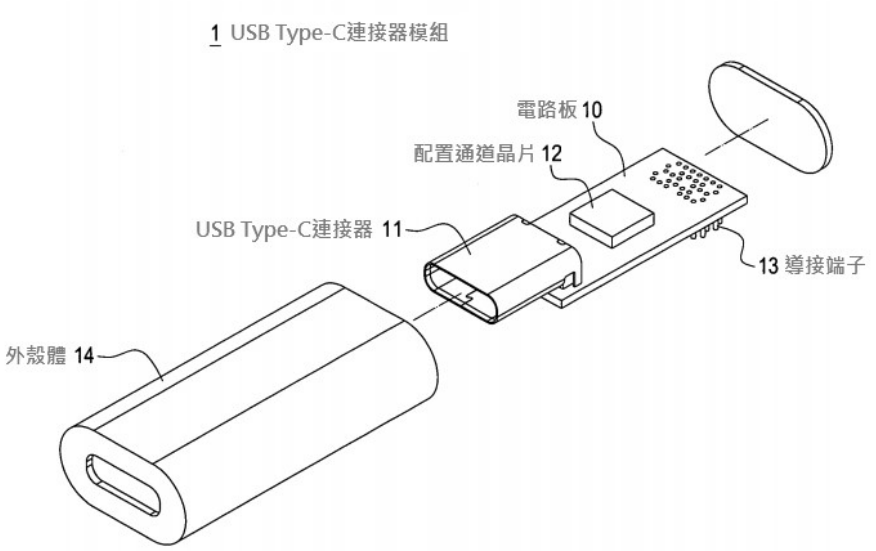


圖1

（二） 系爭專利 1 第 2 圖為第一具體實施例的連接器模組立體組合圖

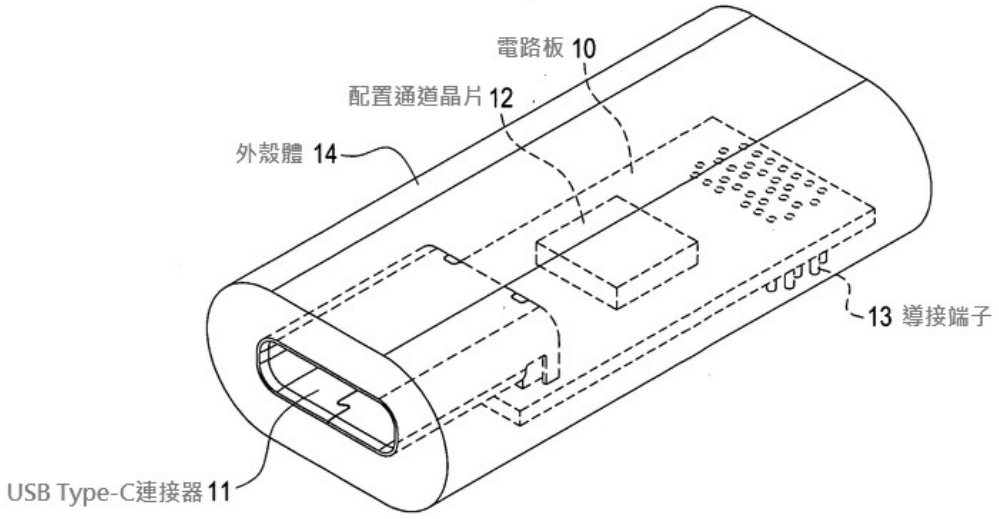


圖2

（三）系爭專利 1 第 3 圖為第一具體實施例的連接電路圖

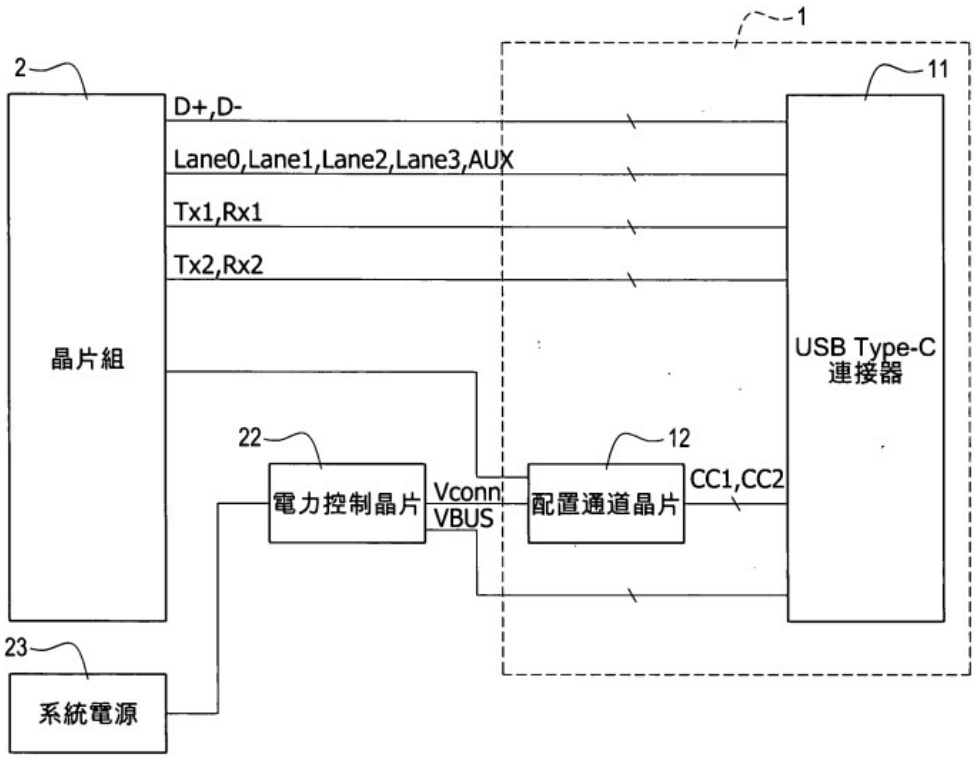


圖3

附件二：系爭專利 2 主要圖式

（一）系爭專利 2 第 1 圖為第一具體實施例的主機板示意圖

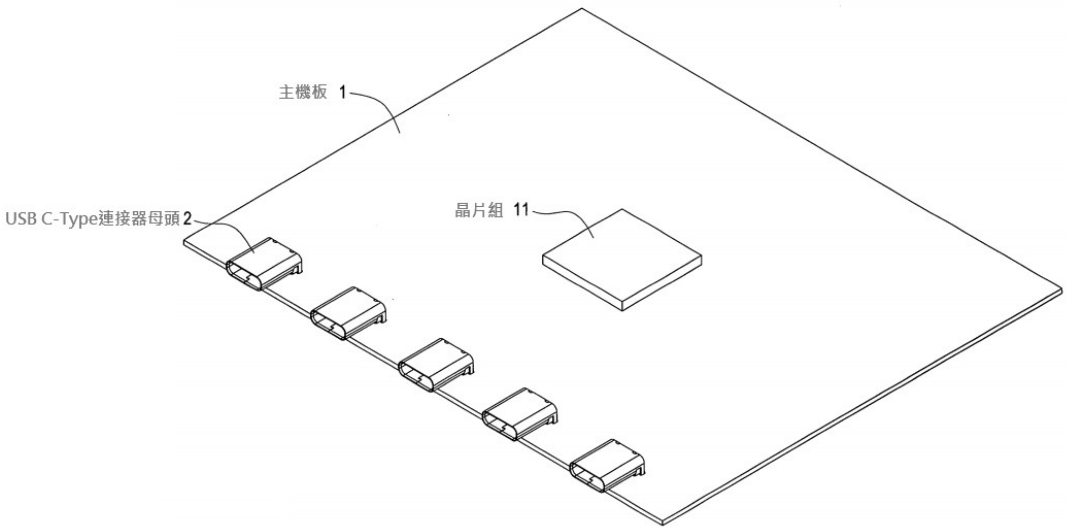


圖1

（二）系爭專利 2 第 2 圖為第一具體實施例的模組外接示意圖

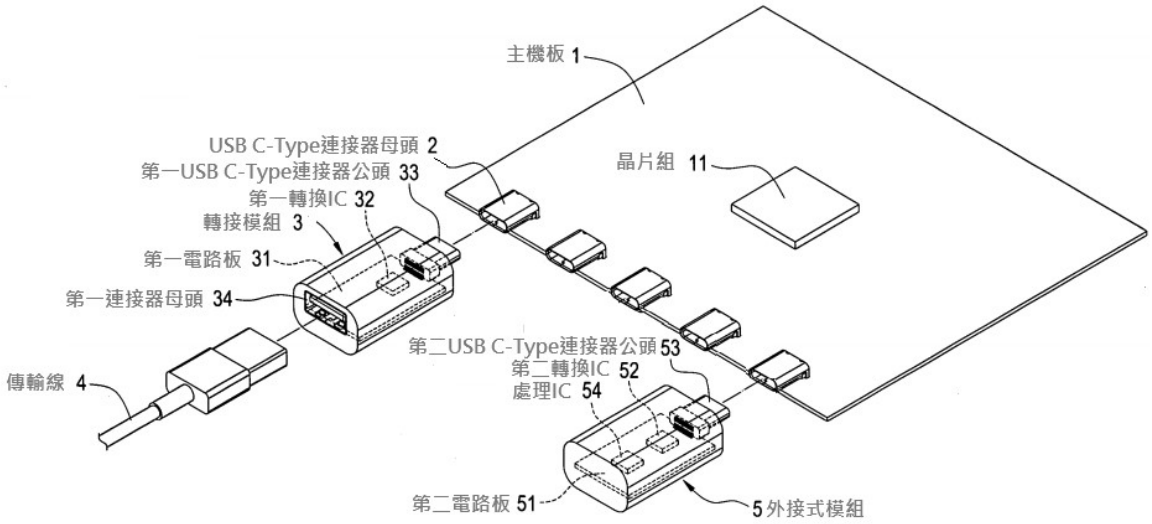


圖2

（三）系爭專利 2 第 3 圖為第一具體實施例的模組內置示意圖

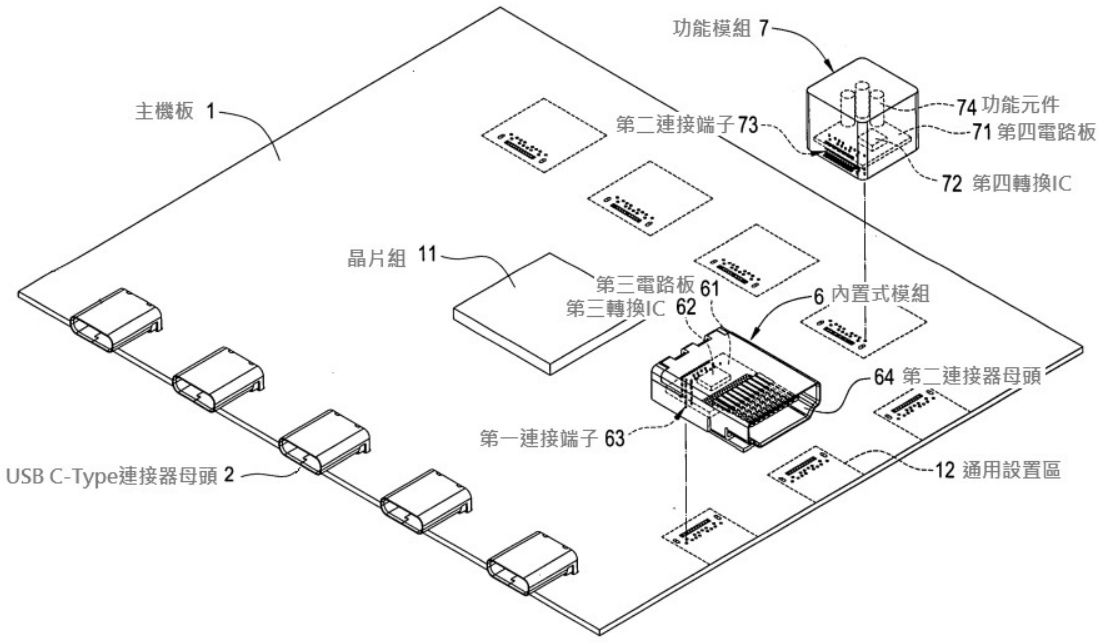


圖3

（四）系爭專利 2 第 4 圖為第一具體實施例的電腦結構示意圖

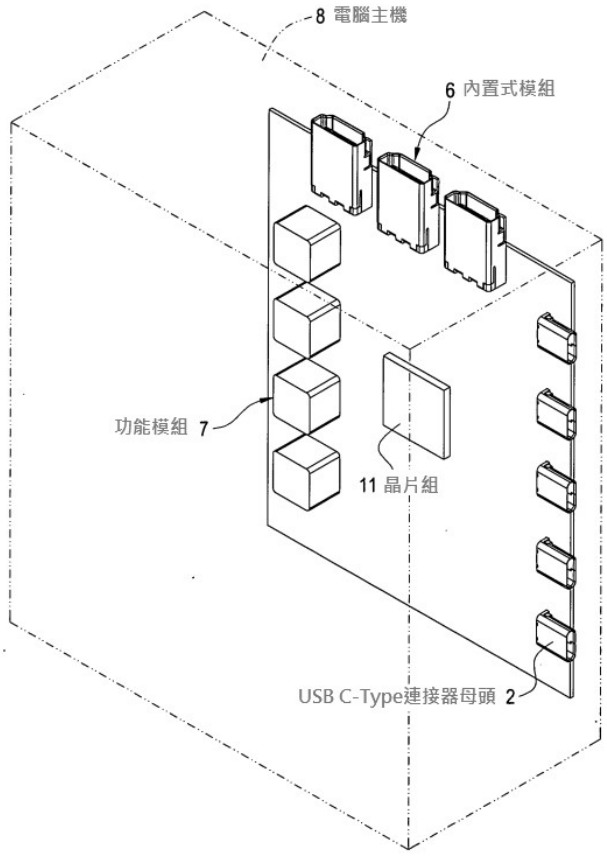


圖4

附件三：系爭專利 3 主要圖式

（一）系爭專利 3 第 1 圖為第一具體實施例的立體分解圖

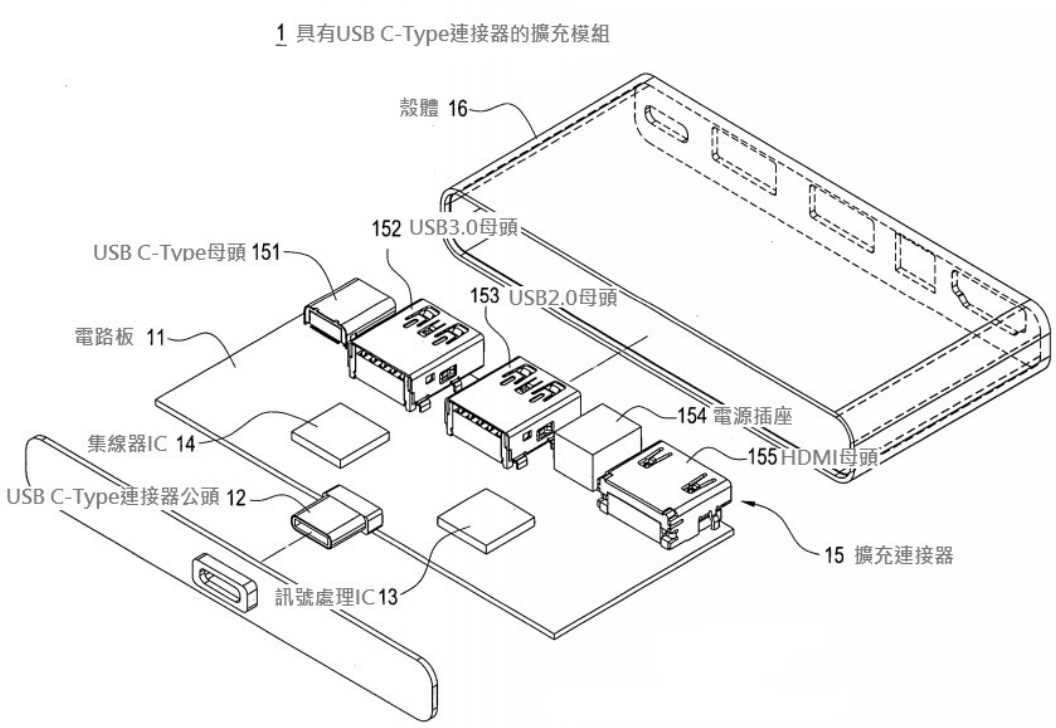


圖1

（二）系爭專利 3 第 2A 圖為第一具體實施例的立體組合圖

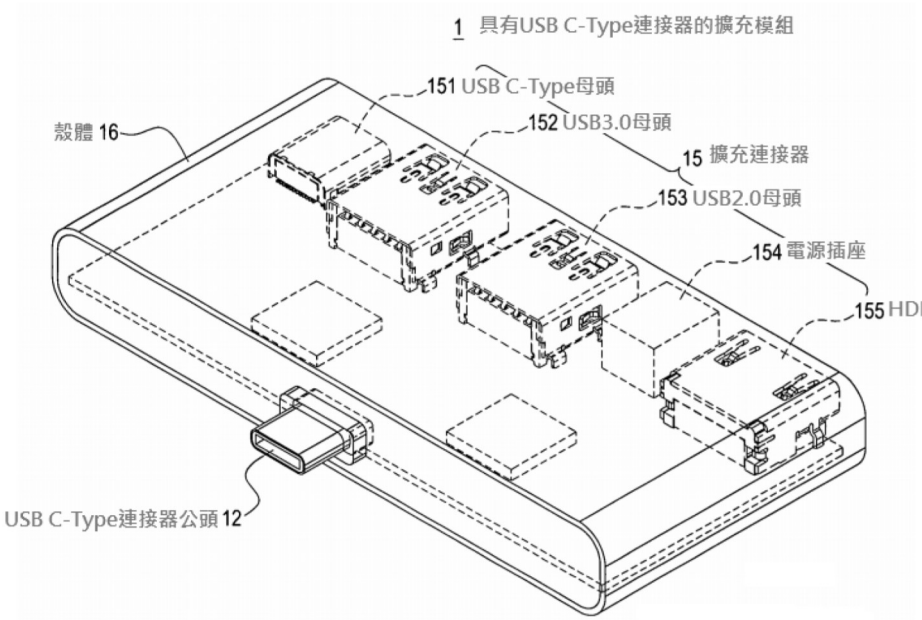


圖2A

（三）系爭專利 3 第 2B 圖為第一具體實施例的後視圖

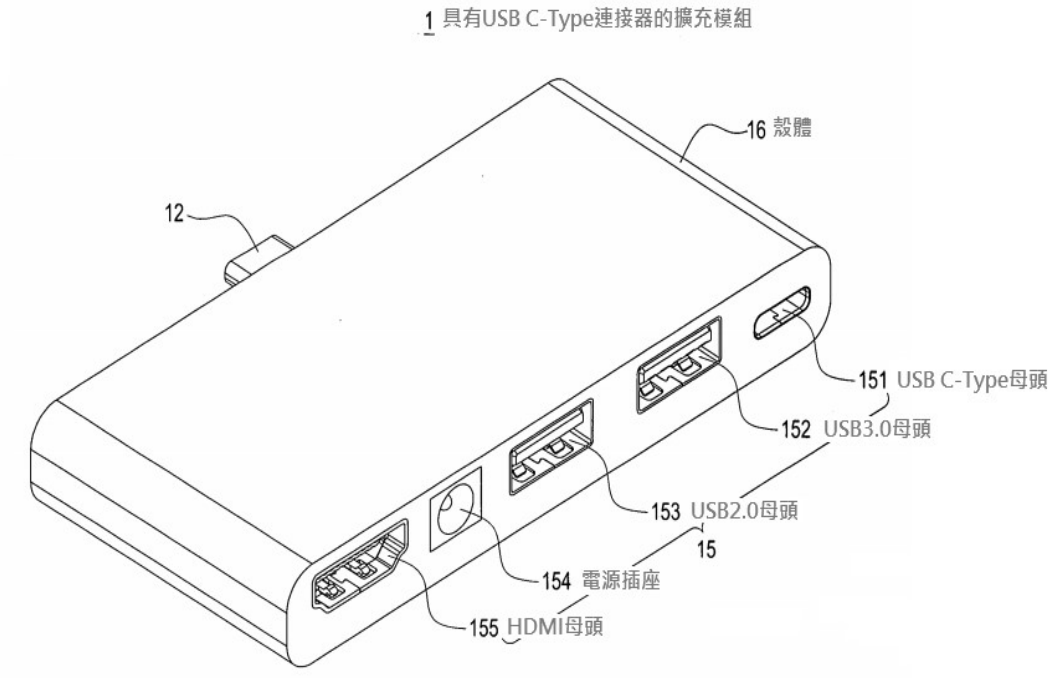


圖2B

（四）系爭專利 3 第 3 圖為第一具體實施例的方塊圖

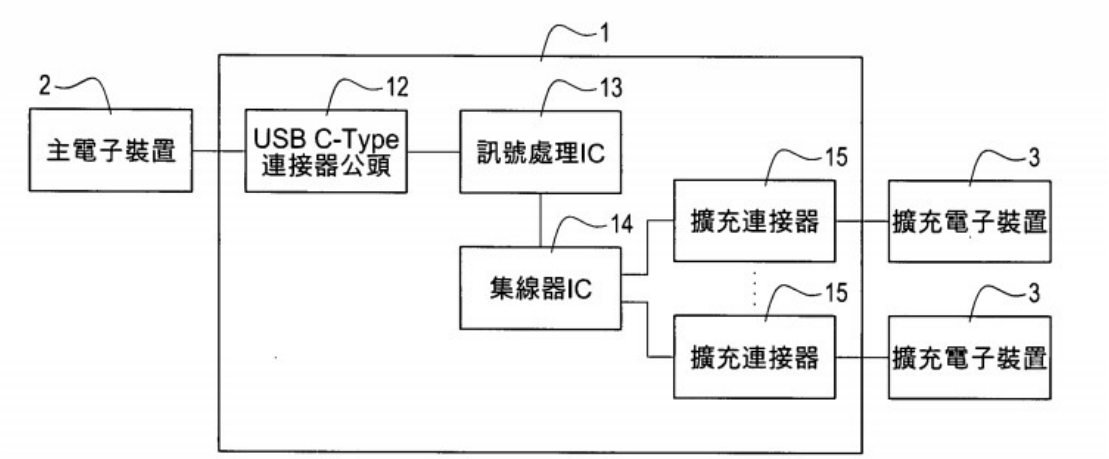


圖3

（五）系爭專利 3 第 4 圖為第一具體實施例的連接示意圖

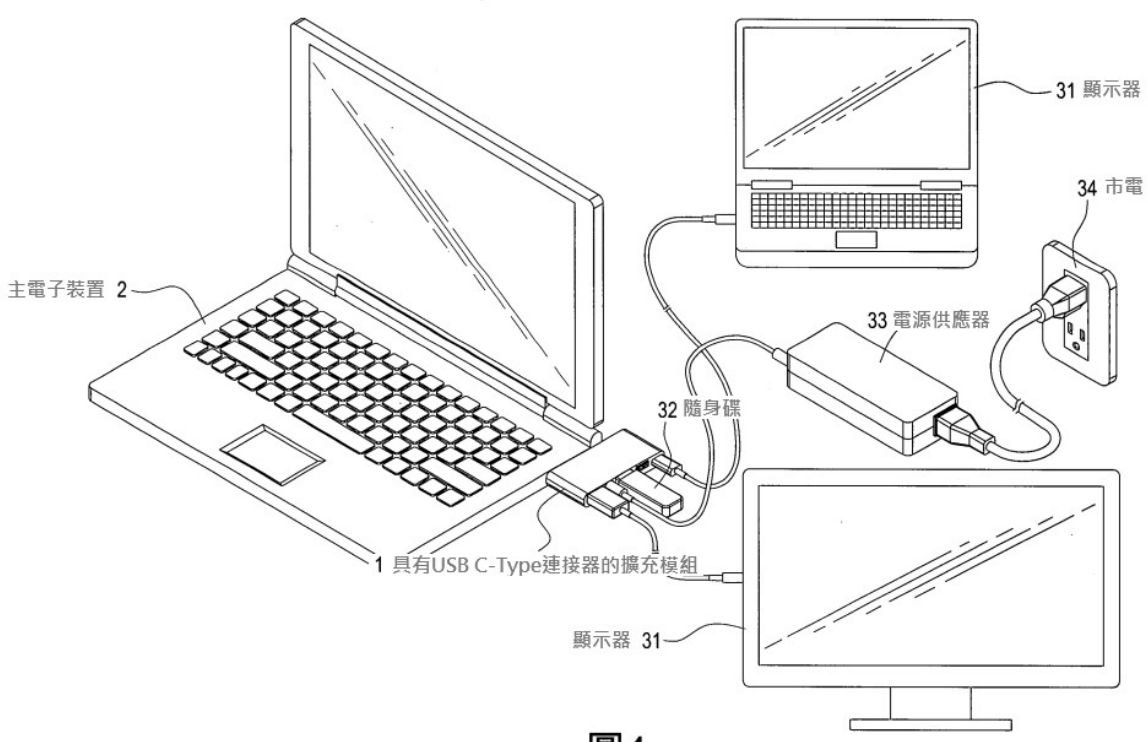
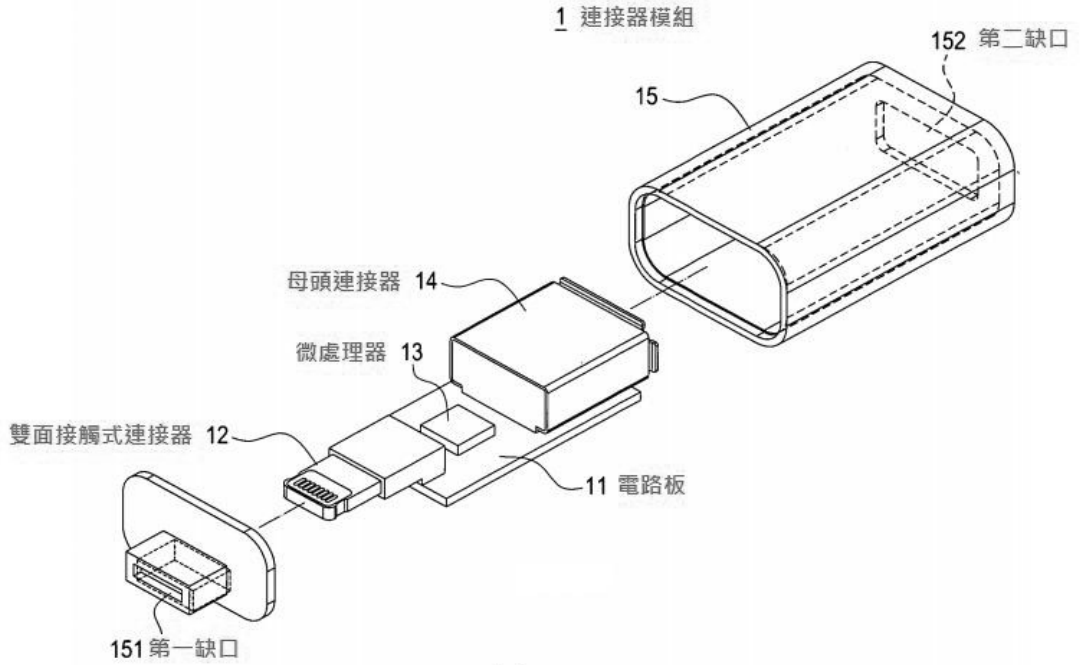


圖4

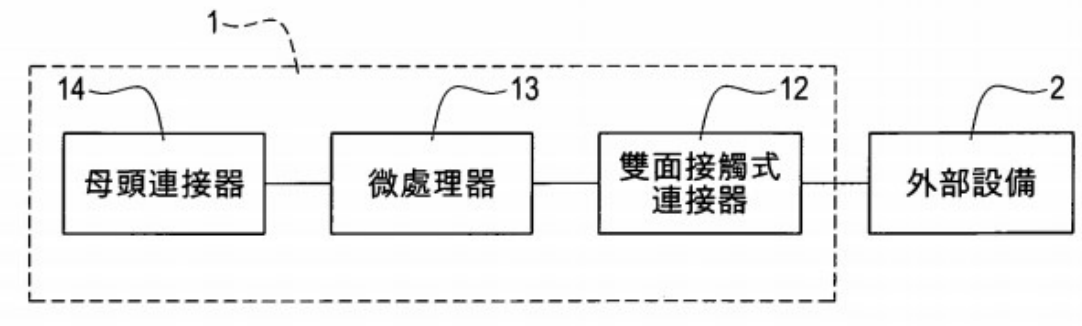
附件四：系爭專利 4 主要圖式

（一）系爭專利 4 第 1 圖為第一具體實施例的立體分解圖



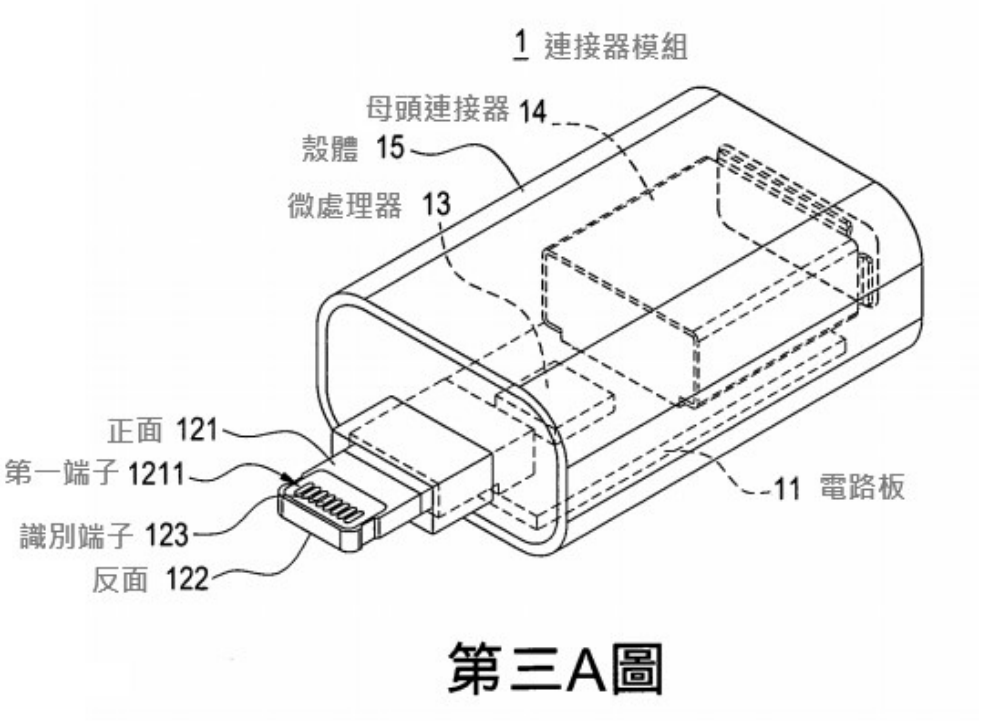
第一圖

（二）系爭專利 4 第 2 圖為第一具體實施例的電路方塊圖



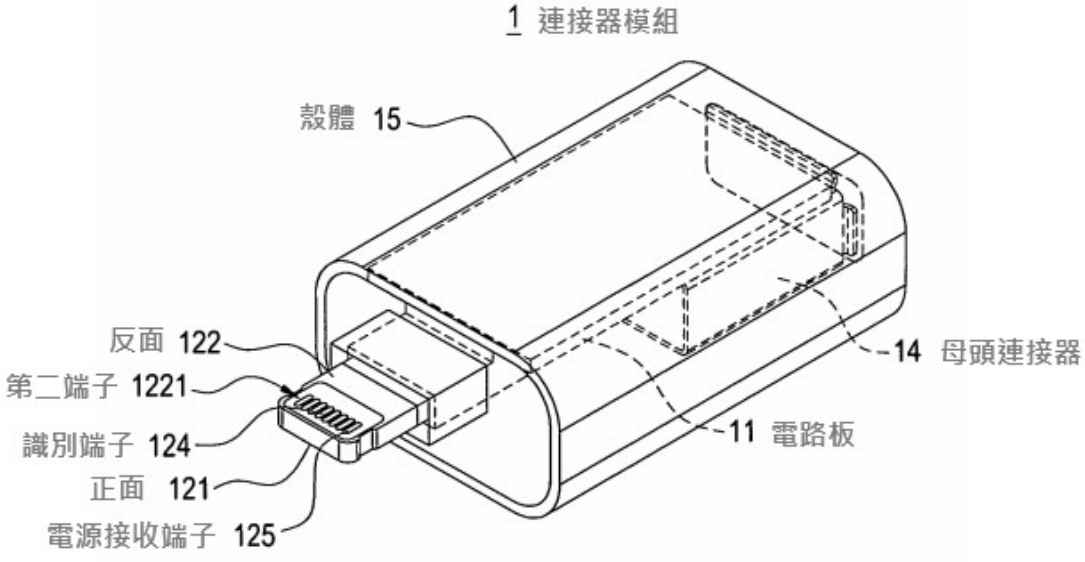
第二圖

（三）系爭專利 4 第 3A 圖為第一具體實施例的第一立體圖



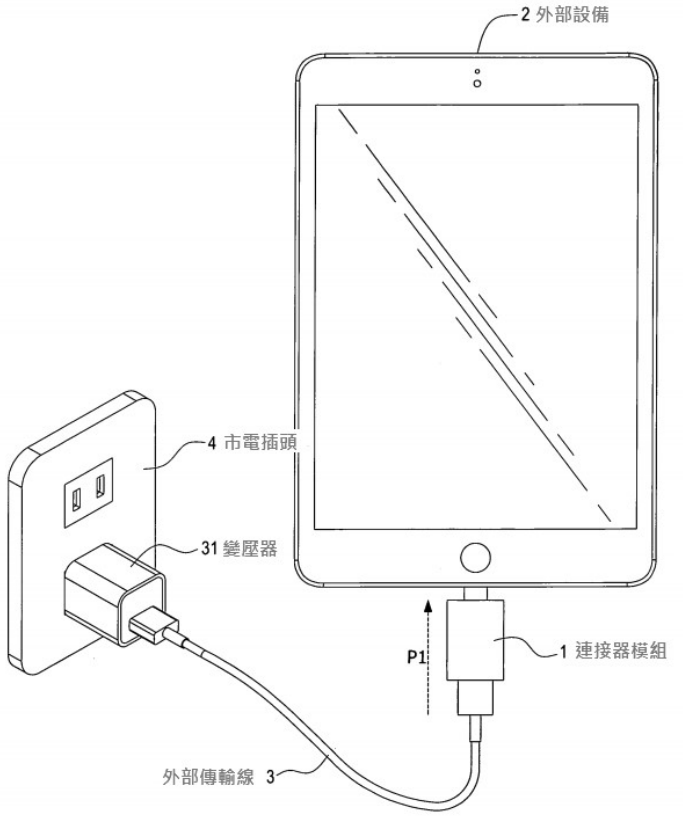
第三A圖

（四）系爭專利 4 第 3B 圖為第一具體實施例的第二立體圖



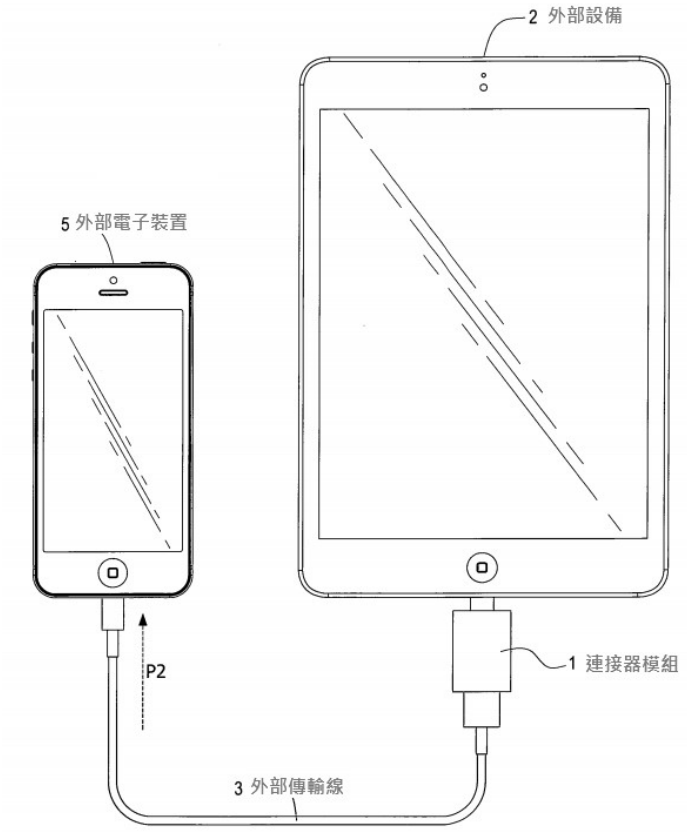
第三B圖

（五）系爭專利 4 第 5A 圖為第一具體實施例的第一插接型態示意圖



第五A圖

（六）系爭專利 4 第 5B 圖為第一具體實施例的第二插接型態示意圖



第五B圖

附件五：系爭專利5主要圖式：

（一）系爭專利5第1圖為第一具體實施例的立體組合圖

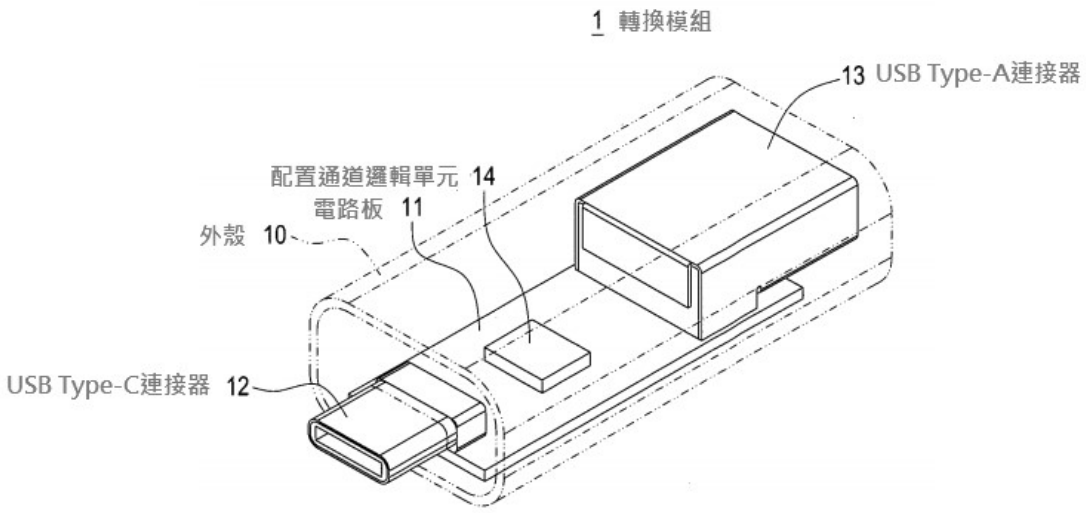


圖1

（二）系爭專利5第2圖為第一具體實施例的電路圖

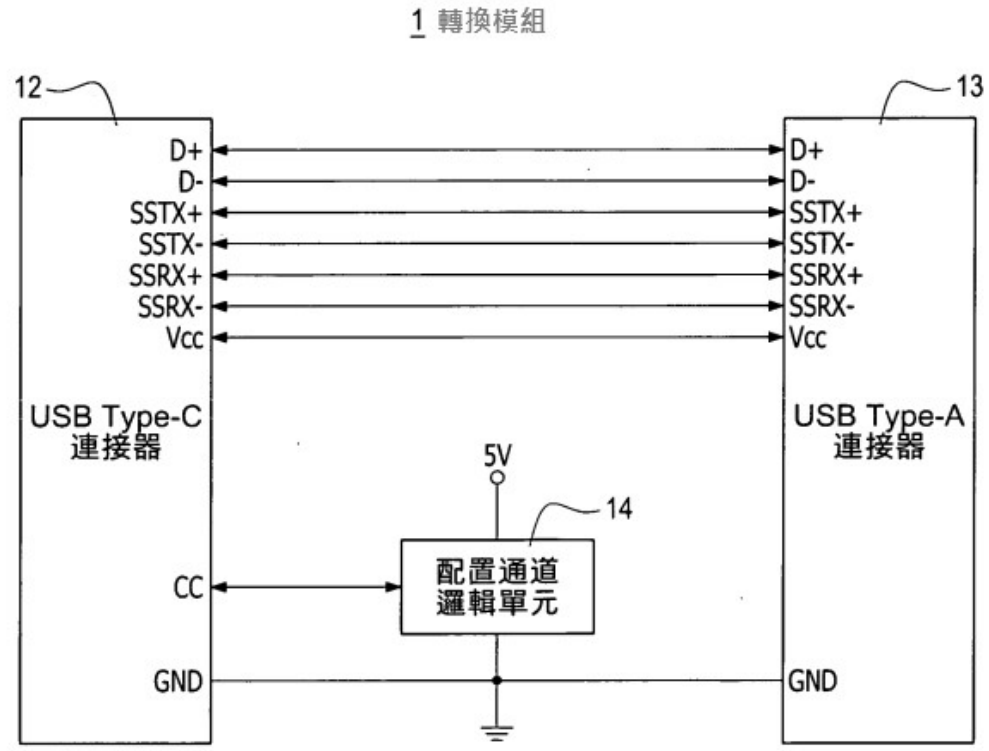


圖2

（三）系爭專利 5 第 3 圖為第一具體實施例的連接示意圖

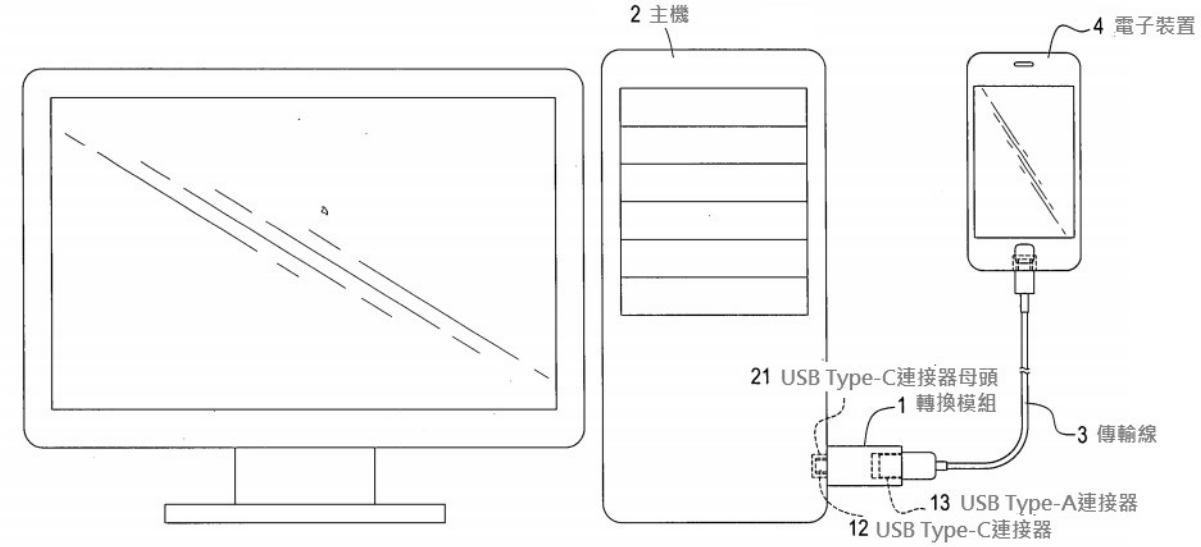


圖3

（四）系爭專利 5 第 4 圖為第一具體實施例的切換電路圖

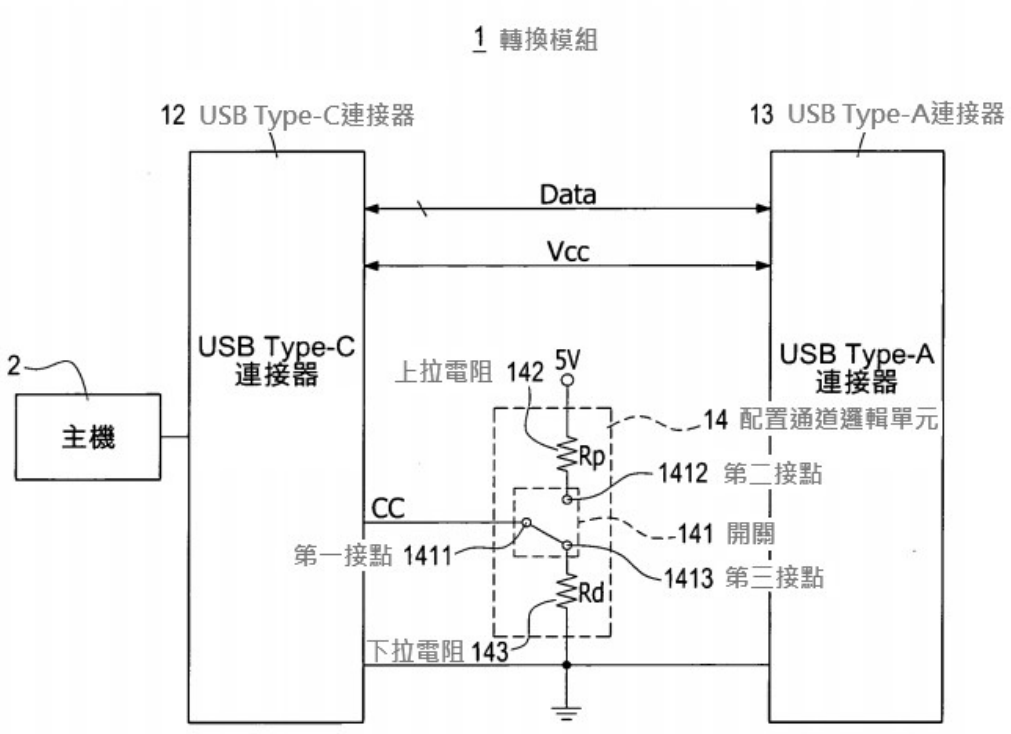


圖4

（五）系爭專利5第5圖為第二具體實施例的連接示意圖

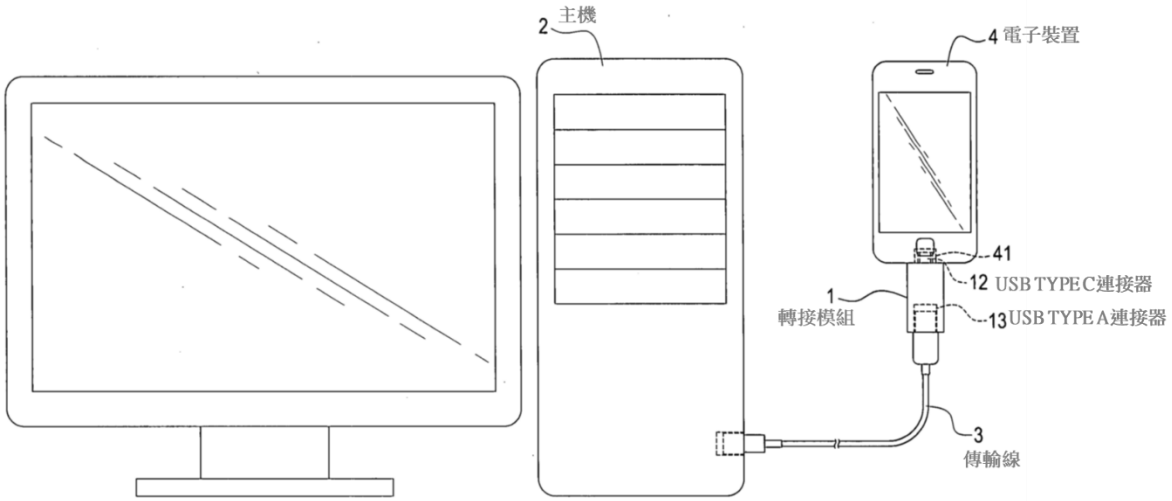


圖5

附件六：系爭專利6主要圖式：

（一）系爭專利6第1圖為第一具體實施例的立體分解圖

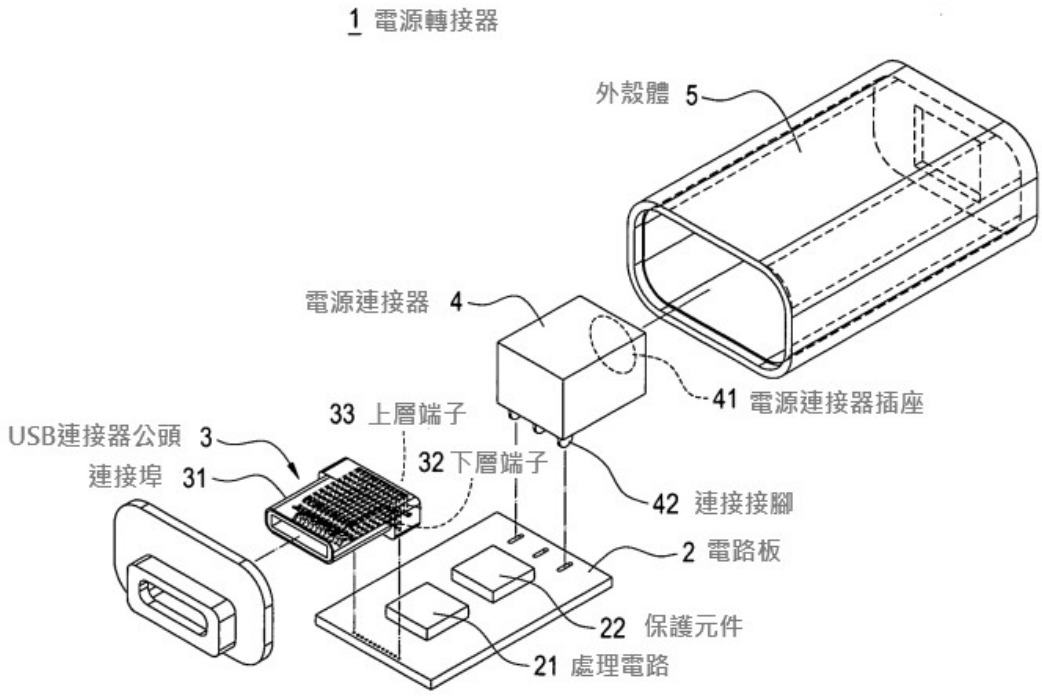


圖1

（二）系爭專利 6 第 2A 圖為第一具體實施例的第一立體組合圖

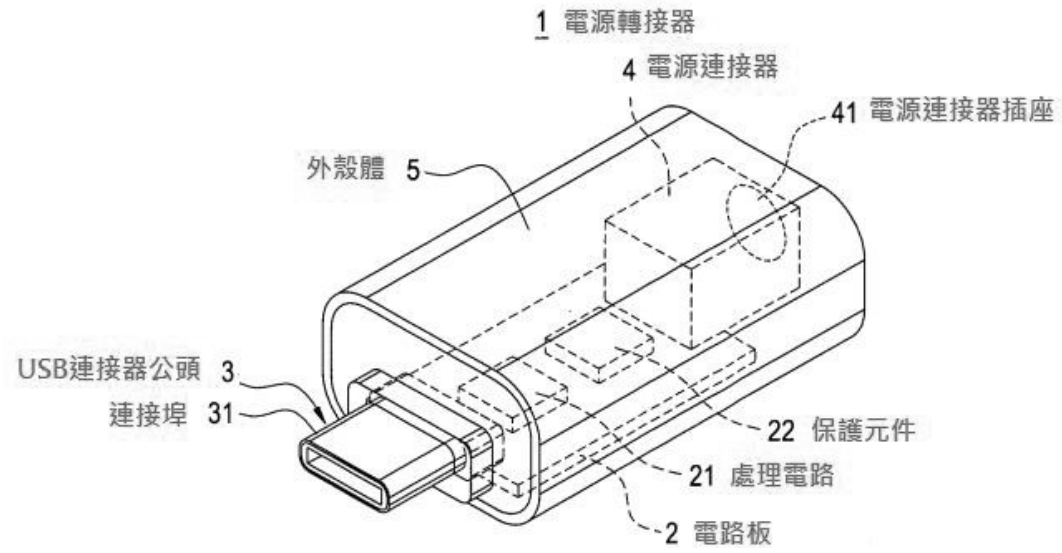


圖2A

（三）系爭專利 6 第 2B 圖為第一具體實施例的第二立體組合圖

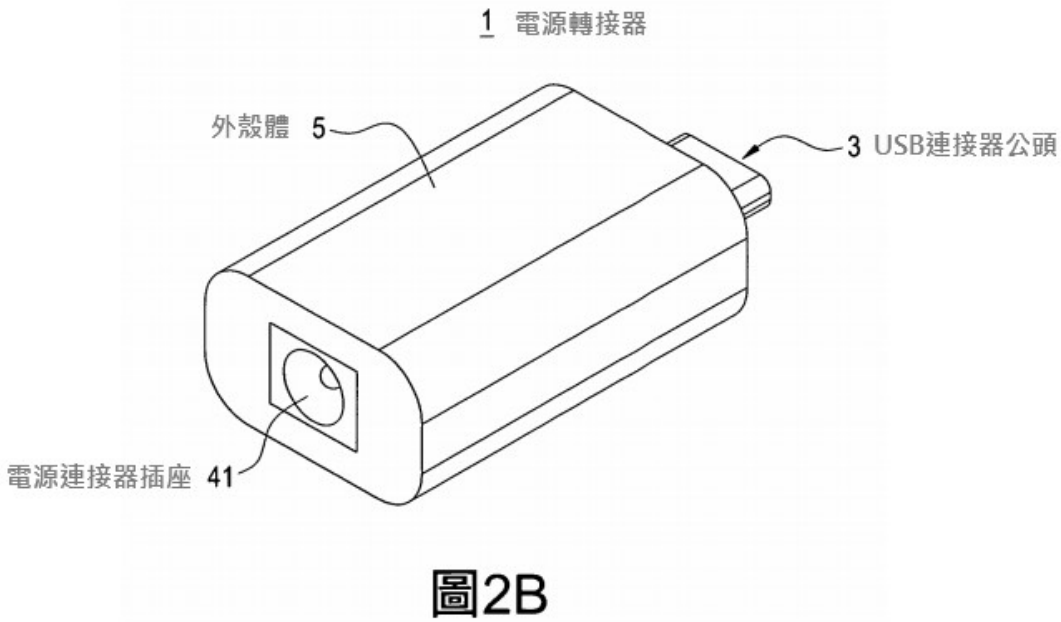


圖2B

（四）系爭專利 6 第 3 圖為第一具體實施例的電路方塊圖

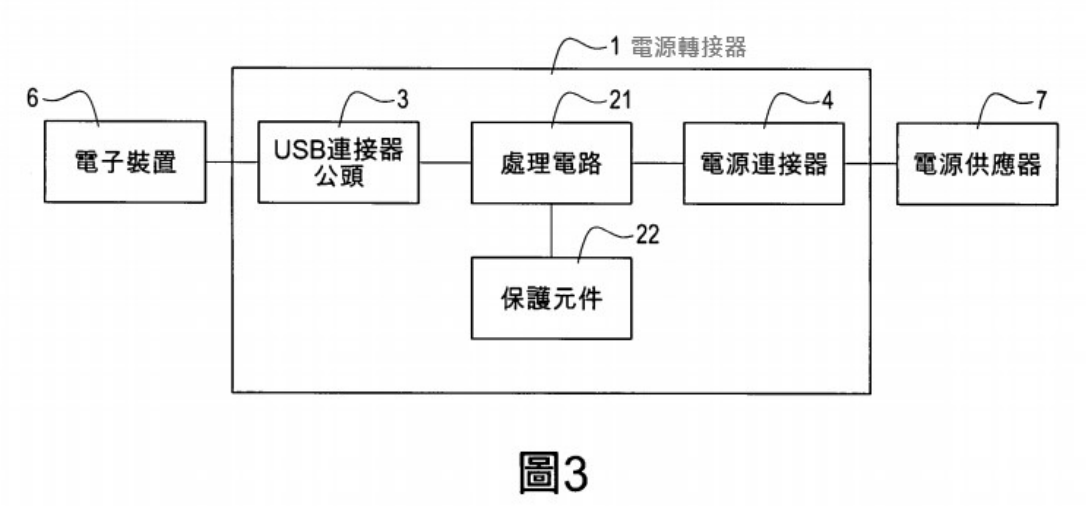


圖3

附件七：系爭產品 1

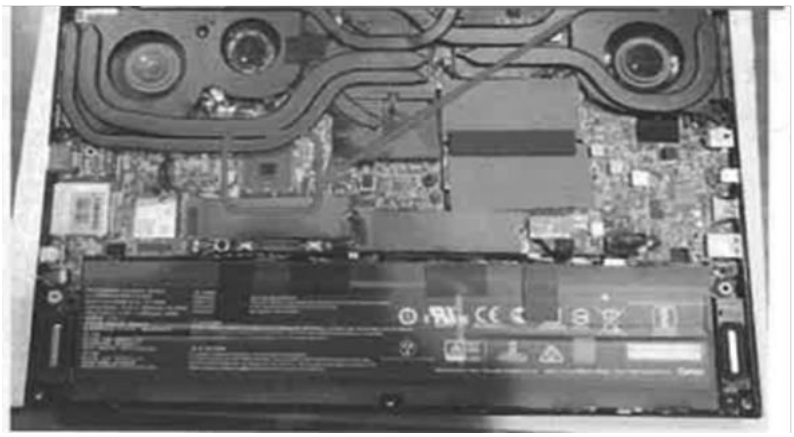
系爭產品 1 包括型號「Creator 15 A10SFT 072TW」之筆記型電腦(系爭產品 1 之筆記型電腦)及併同出貨(參甲證 14)之型號「P210」之 9 in 1 多功能轉接器(系爭產品 1 之轉接模組)

系爭產品 1 之筆記型電腦　　系爭產品 1 之轉接模組

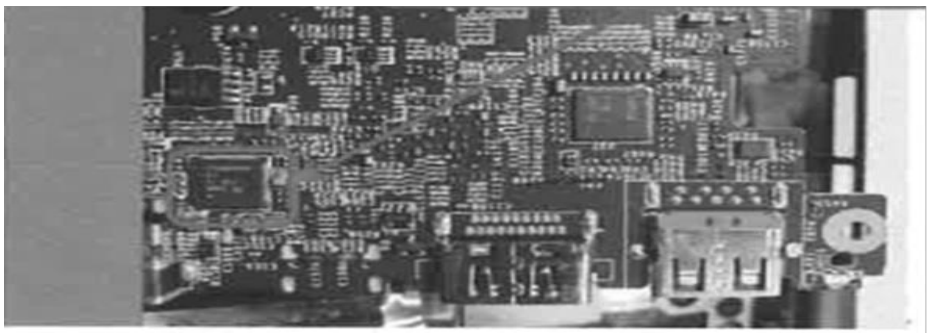


系爭產品1之筆記型電腦，具有一主機板，其上具有一型號「TPS65987D」之晶片及一型號「SRJAU」之Intel HM470晶片組，且系爭產品1之筆記型電腦側邊具有可供USB Type-C連接器插接之插座。

系爭產品1筆記型電腦型號「SRJAU」之Intel HM470晶片組

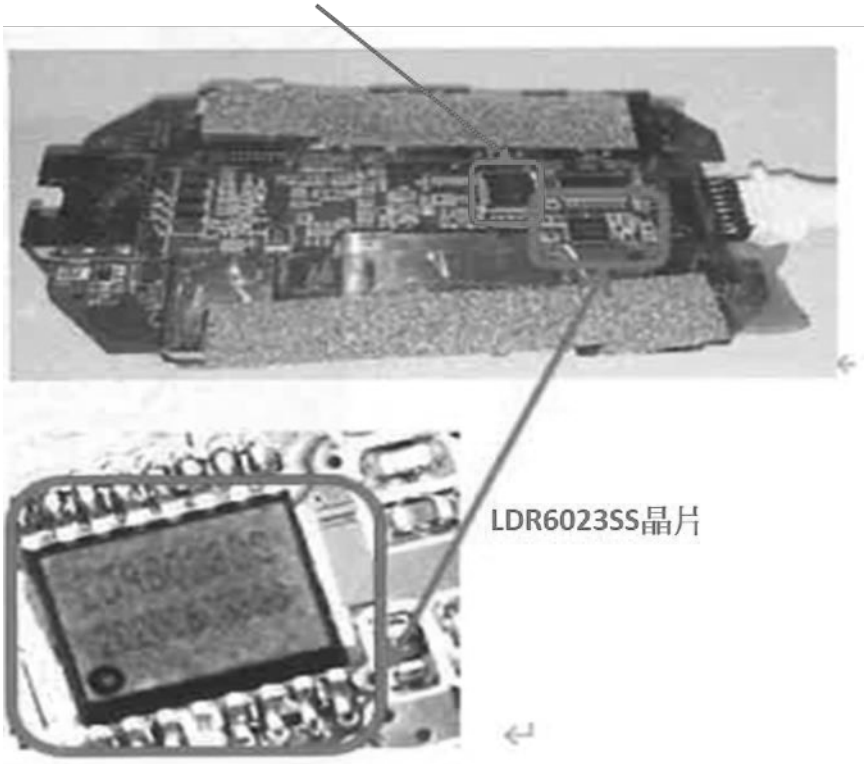


系爭產品1筆記型電腦型號「TPS65987D」之晶片

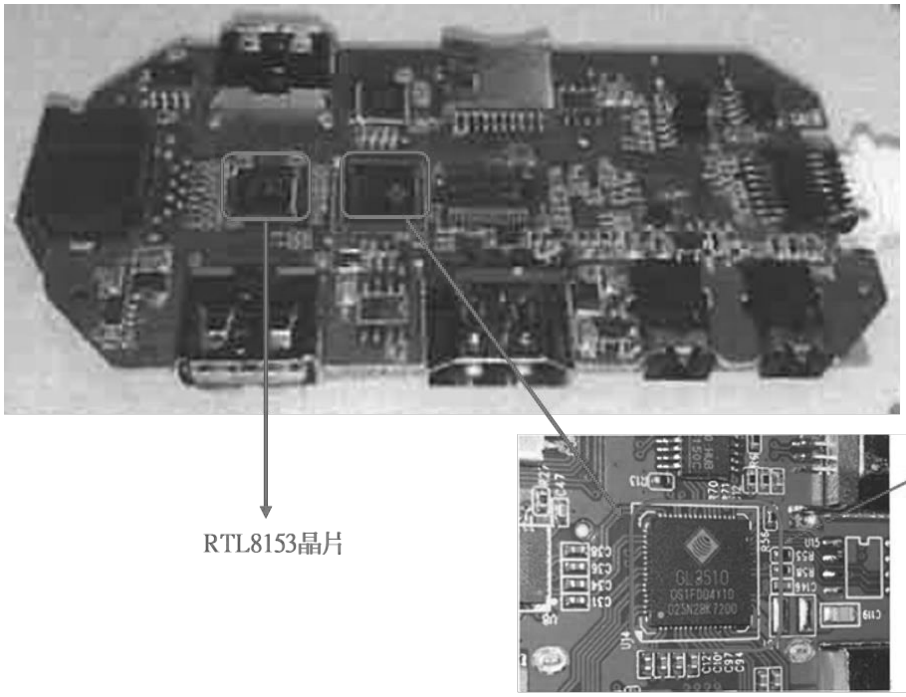


系爭產品1之轉接模組(即爭點整理所記載USB A集線器)，其電路板一端延伸出一傳輸線，該傳輸線末端為一USB Type-C連接器公頭，又該電路板上具有RTL8153、GL3510、PS176、LDR6023SS等晶片，且該電路板上具有USB Type-A、Type-C、HDMI、LAN、TF、SD等訊號及電力傳輸連接器插座。

PS176晶片



LDR6023SS晶片



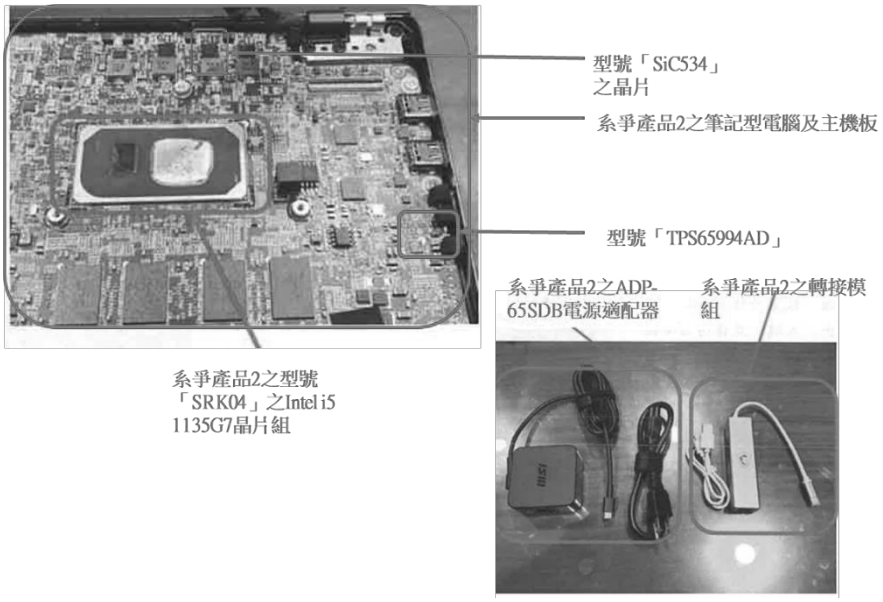
RTL8153晶片

GL3510晶片

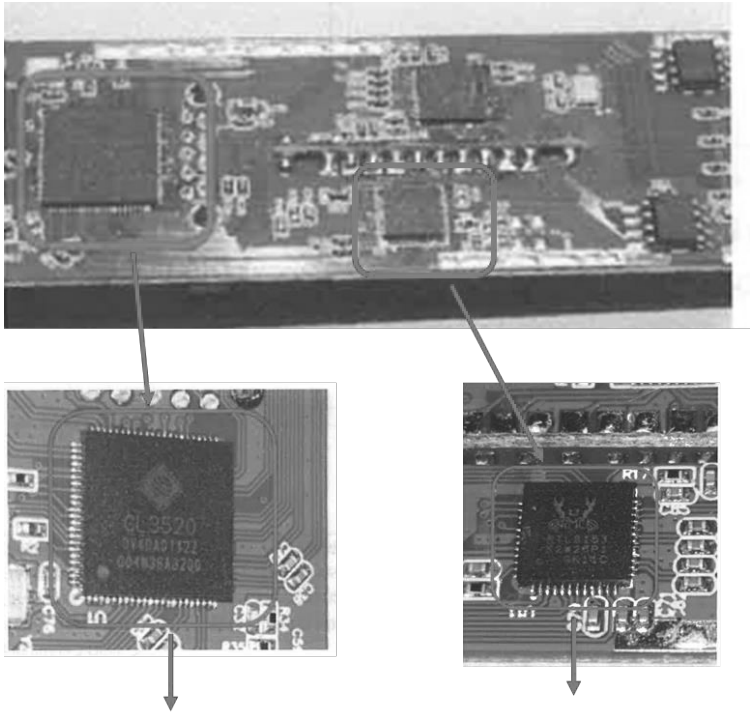
附件八：系爭產品2

系爭產品2包括型號「Prestige 14Evo A11M 209TW」之筆記型電腦(系爭產品2之筆記型電腦)與併同出貨(參甲證15)之型號「P190」之7 in 1多功能轉接器(系爭產品2之轉接模組，即爭點整理所記載USB B集線器)及型號「ADP-65SDB」之電源適配器(系爭產品2之電源適配器)。

系爭產品2之筆記型電腦，具有一主機板，其上具有一型號「TPS65994AD」及一型號「SiC534」之晶片及一型號「SRK04」之Intel i5 1135G7晶片組，且系爭產品2之筆記型電腦側邊具有可供USB Type-C連接器插接之插座。

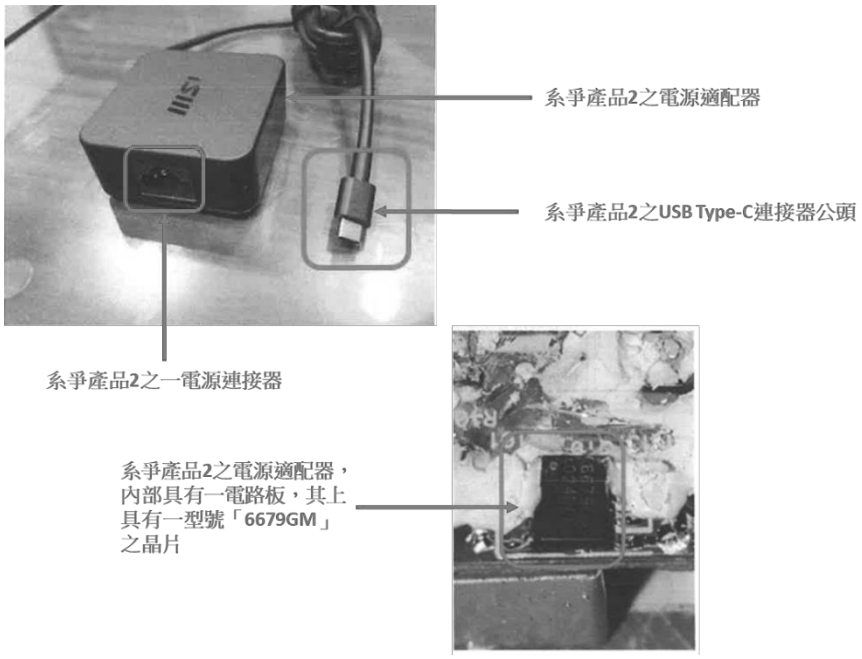


系爭產品2之轉接模組，其電路板一端延伸出一傳輸線，該電路板上延伸出該傳輸線處具有複數個導接端子，傳輸線末端為一USB Type-C連接器公頭，又該電路板上具有RTL8153、GL3520等晶片，且該電路板上具有USB Type-A、LAN、TF、SD等訊號及電力傳輸連接器插座。



系爭產品2之轉接模組電路板上具有RTL8153、GL3520等晶片

系爭產品2之電源適配器，具有一電路板，其上具有一型號「6679GM」之晶片，其電路板一端延伸出一傳輸線，該傳輸線末端為一USB Type-C連接器公頭，且該電路板上具有一電源連接器。



附件九：系爭產品3

系爭產品3包括型號「Summit E13 FlipEvo A11MT 032TW」之筆記型電腦(系爭產品3之筆記型電腦)與併同出貨(參甲證16)之型號「P190」之7in 1多功能轉接器(系爭產品3之轉接模組，即爭點整理所記載USB B集線器)及型號「ADP-65SDB」之電源適配器(系爭產品3之電源適配器)。

系爭產品3之筆記型電腦，具有一主機板，其上具有一型號「TPS65994AD」及一型號「ASM1543」之晶片及一型號「SRK04」之Intel i5 1135G7晶片組，且系爭產品3之筆記型電腦側邊具有可供USB Type-C連接器插接之插座。

系爭產品3之轉接模組，其電路板一端延伸出一傳輸線，該電路板上延伸出該傳輸線處具有複數個導接端子，傳輸線末端為一USB Type-C連接器公頭，又該電路板上具有RTL8153、GL3520等晶片，且該電路板上具有USB TYPE-A、LAN、TF、SD等訊號及電力傳輸連接器插座。

系爭產品3之電源適配器，具有一電路板，其上具有一型號「6679GM」之晶片，其電路板一端延伸出一傳輸線，該傳輸線末端為一USB Type-C連接器公頭，且該電路板上具有一電源連接器。

附件十：系爭產品4

系爭產品4包括型號「GS66 Stealth 10SFS 280TW」之筆記型電腦(系爭產品4之筆記型電腦)及併同出貨(參甲證16)之型號「P210」之9 in 1多功能轉接器(系爭產品4之轉接模組，即爭點整理所記載USB A集線器)。

系爭產品4之筆記型電腦，具有一主機板，其上具有一型號「TPS65987D」之晶片及一型號「SRJAU」之Intel HM470晶片組，且系爭產品4之筆記型電腦側邊具有可供USB Type-C連接器插接之插座。

系爭產品4之轉接模組，其電路板一端延伸出一傳輸線，該電路板上延伸出該傳輸線處具有複數個導接端子，傳輸線末端為一USB Type-C連接器公頭，又該電路板上具有RTL8153、GL3510、PS176、LDR6023SS等晶片，且該電路板上具有USB Type-A、Type-C、HDMI、LAN、TF、SD等訊號及電力傳輸連接器插座。

附件十一：系爭產品5

系爭產品5包括型號「WS66 10TK 485TW」之筆記型電腦(系爭產品5之筆記型電腦)及併同出貨(參甲證16)之型號「P210」之9 in 1多功能轉接器(系爭產品5之轉接模組，即爭點整理所記載USB A集線器)。

系爭產品5之筆記型電腦，具有一主機板，其上具有一型號「TPS65987D」之晶片及一型號「SRJAU」之Intel HM470晶片組，且系爭產品4之筆記型電腦側邊具有可供USB Type-C連接器插接之插座。

系爭產品5之轉接模組，其電路板一端延伸出一傳輸線，該電路板上延伸出該傳輸線處具有複數個導接端子，傳輸線末端為一USB Type-C連接器公頭，又該電路板上具有RTL8153、GL3510、PS176、LDR6023SS等晶片，且該電路板上具有USB Type-A、Type-C、HDMI、LAN、TF、SD等訊號及電力傳輸連接器插座。

附件十二：乙證 11-1 主要圖示

（一）乙證 11-1 第 2 圖為依據一實施例的允許在配件與攜帶型電子裝置之間通信的轉接器之電子系統複合型連接器之立體組合圖

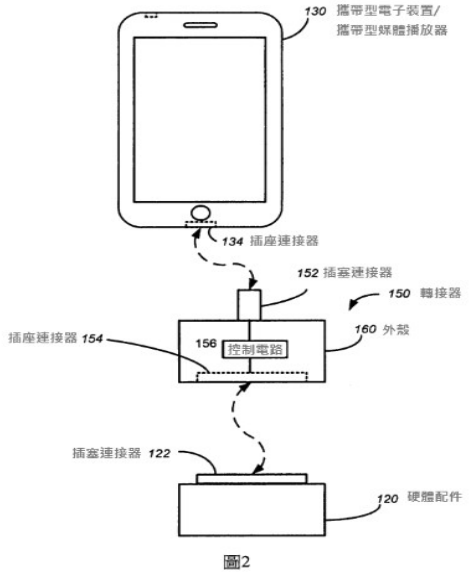


圖2

（二）乙證 11-1 第 3 圖為依據一實施例的轉接器中之插塞連接器

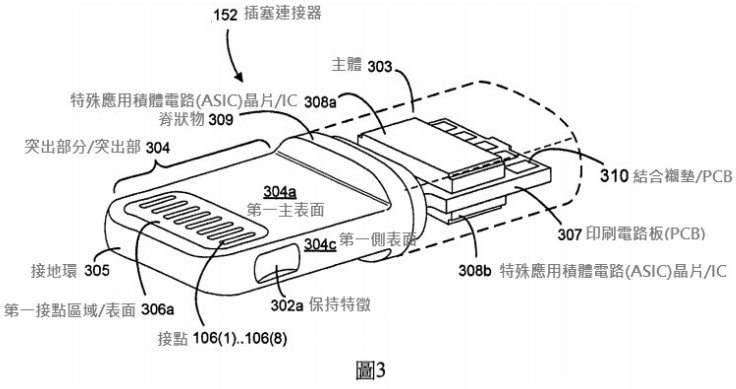


圖3

（三）乙證 11-1 第 6 圖為依據一實施例的攜帶型電子裝置之功能方塊圖

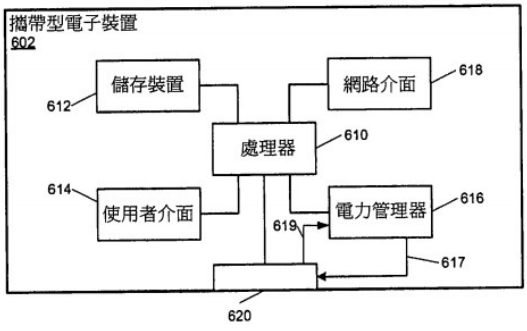


圖6

（四）乙證 11-1 第 9 圖為依據一實施例的轉接器之功能方塊圖

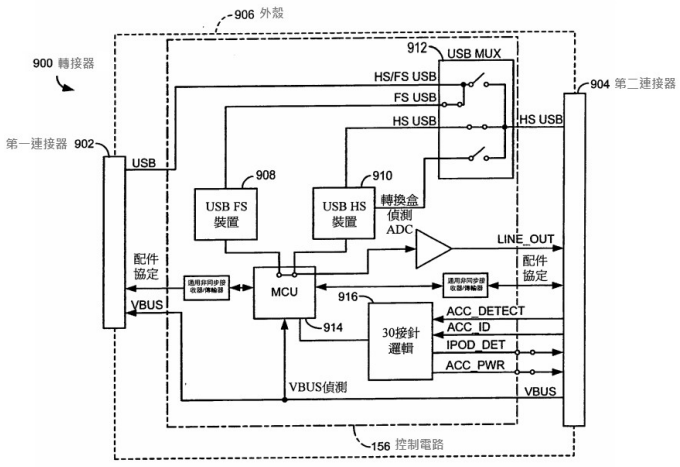


圖9

附件十三：乙證 11-2 主要圖示

（一）乙證 11-2 表 3-4

3.2.3 Pin Assignments and Descriptions

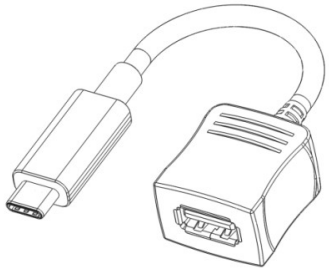
The usage and assignments of the 24 pins for the USB Type-C receptacle interface are defined in Table 3-4.

Table 3-4 USB Type-C Receptacle Interface Pin Assignments

Pin	Signal Name	Description	Mating Sequence	Pin	Signal Name	Description	Mating Sequence
A1	GND	Ground return	First	B12	GND	Ground return	First
A2	SSTXp1	Positive half of first SuperSpeed TX differential pair	Second	B11	SSRXp1	Positive half of first SuperSpeed RX differential pair	Second
A3	SSTXn1	Negative half of first SuperSpeed TX differential pair	Second	B10	SSRXn1	Negative half of first SuperSpeed RX differential pair	Second
A4	VBUS	Bus Power	First	B9	VBUS	Bus Power	First
A5	CC1	Configuration Channel	Second	B8	SBU2	Sideband Use (SBU)	Second
A6	Dp1	Positive half of the *USB 2.0* differential pair – Position 1	Second	B7	Dn2	Negative half of the *USB 2.0* differential pair – Position 2	Second
A7	Dn1	Negative half of the *USB 2.0* differential pair – Position 1	Second	B6	Dp2	Positive half of the *USB 2.0* differential pair – Position 2	Second
A8	SBU1	Sideband Use (SBU)	Second	B5	CC2	Configuration Channel	Second
A9	VBUS	Bus Power	First	B4	VBUS	Bus Power	First
A10	SSRXn2	Negative half of second SuperSpeed RX differential pair	Second	B3	SSTXn2	Negative half of second SuperSpeed TX differential pair	Second
A11	SSRXp2	Positive half of second SuperSpeed RX differential pair	Second	B2	SSTXp2	Positive half of second SuperSpeed TX differential pair	Second
A12	GND	Ground return	First	B1	GND	Ground return	First

（二）乙證 11-2 第 3-28 圖

Figure 3-28 USB Type-C to *USB 3.1* Standard-A Receptacle Adapter Assembly



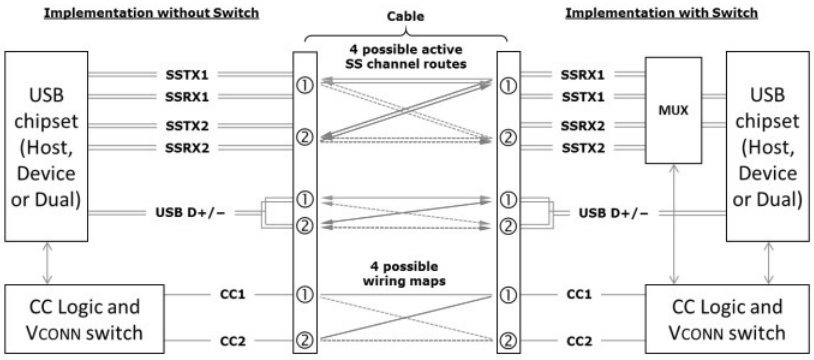
（三）乙證 11-2 表 3-19

Table 3-19 USB Type-C to *USB 3.1* Standard-A Receptacle Adapter Assembly Wiring

USB Type-C Plug		USB 3.1 Standard-A receptacle	
Pin	**Signal Name**	**Pin**	**Signal Name**
A1, B1, A12, B12	GND	4 7	GND GND_DRAIN
A4, B4, A9, B9	VBUS	1	VBUS
A5	CC		
B5	VCONN		
A6	Dp1	3	D+
A7	Dn1	2	D−
A2	SSTXp1	9	StdA_SSTX+
A3	SSTXn1	8	StdA_SSTX−
B11	SSRXp1	6	StdA_SSRX+
B10	SSRXn1	5	StdA_SSRX−
Shell	Shield	Shell	Shield

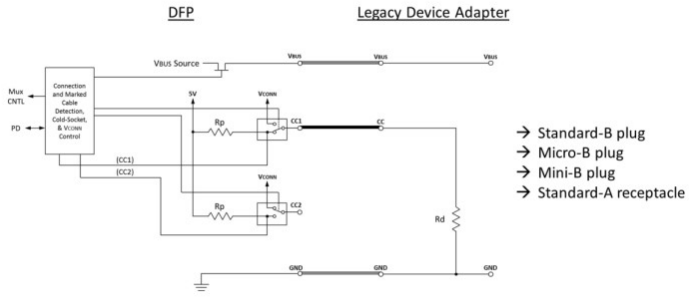
（四）乙證 11-2 第 4-3 圖

Figure 4-3 Logical Model for Data Bus Routing across USB Type-C-based Ports



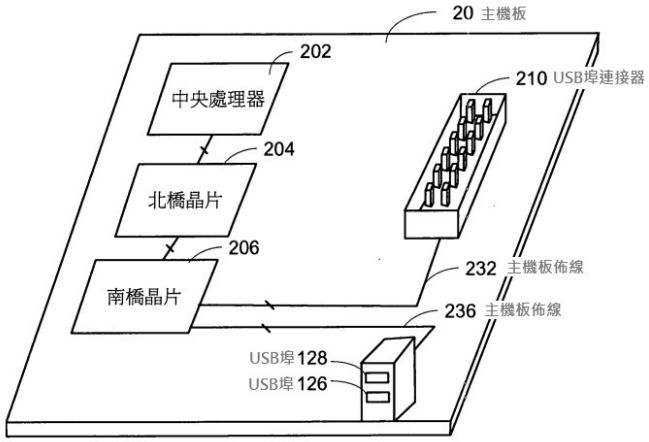
（五）乙證 11-2 第 4-25 圖

Figure 4-25 DFP to Legacy Device Port Functional Model



附件十四：乙證 12-1 主要圖示

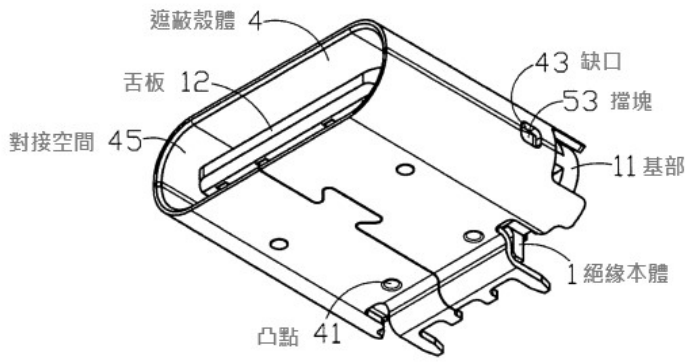
乙證 12-1 第 2 圖為習用電腦系統中之主機板示意圖



第 2 圖

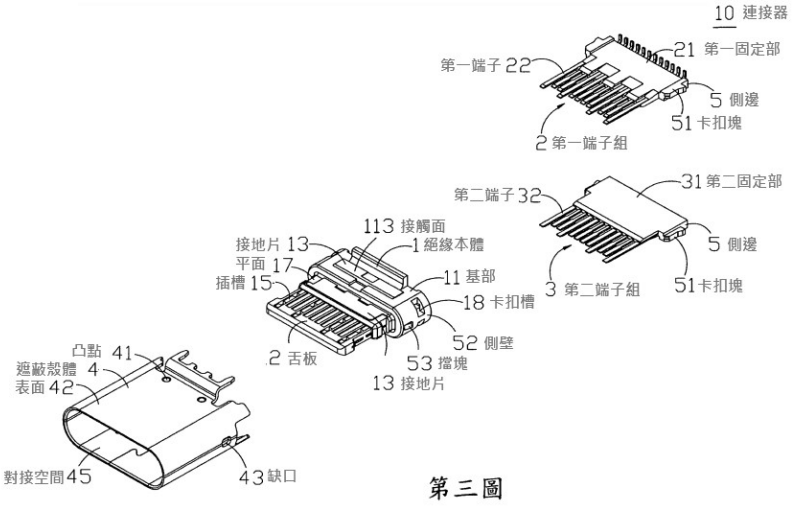
附件十五：乙證 12-2 主要圖示

（一）乙證 12-2 第 2 圖為第一實施例第二視角的立體外觀圖



第二圖

（二）乙證 12-2 第 3 圖為第一實施例第一視角的立體分解圖



第三圖

附件十六：乙證 12-3 主要圖示

（一）乙證 12-3 第 8A 圖為實施例之轉接器的功能方塊圖

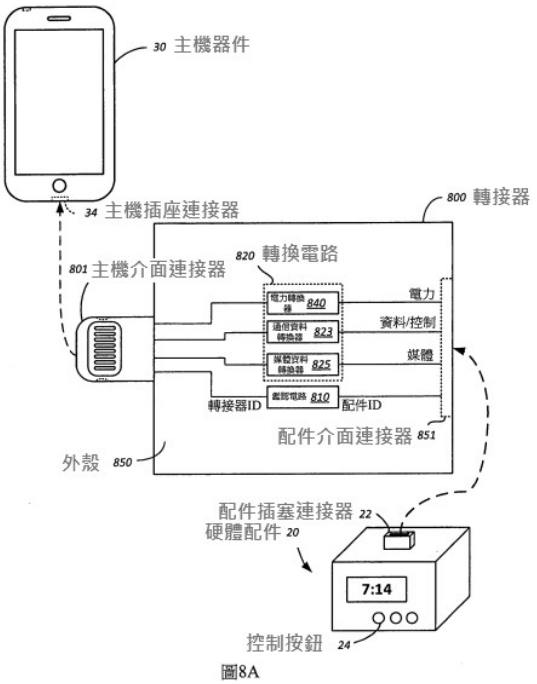


圖8A

（二）乙證 12-3 第 9 圖為實施例之轉接器的詳細方塊圖

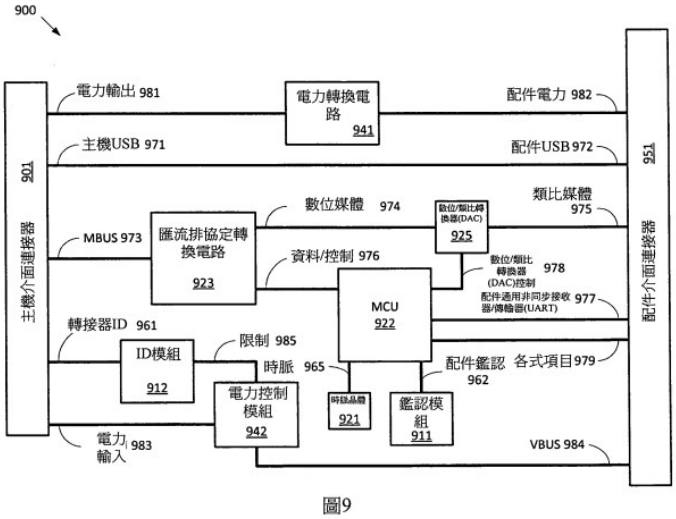
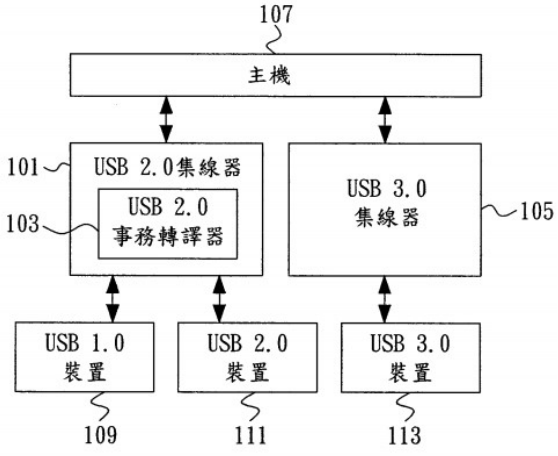


圖9

附件十七：乙證 13-1 主要圖示

乙證 13-1 第 1 圖為包括 USB 2.0 的集線器和 USB 3.0 的集線器的 USB 3.0 系統示意圖



第1圖

附件十八：乙證 14-1 主要圖示

（一）乙證 14-1 第 3 圖為依據一實施例的轉接器中之插塞連接器

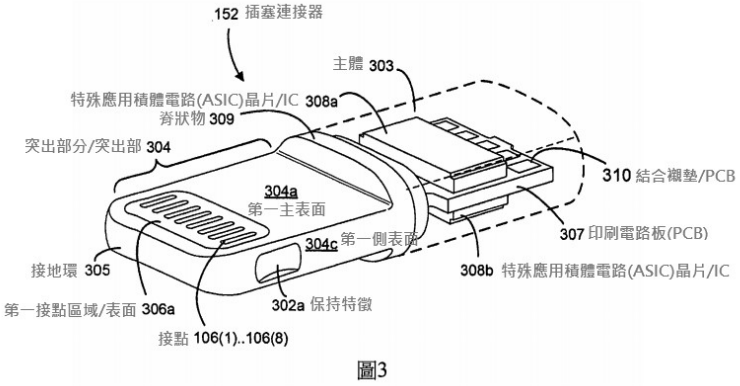


圖3

（二）乙證 14-1 第 4A 圖為依據圖 3 中所示之插塞連接器之一例示性針位(pin-out)

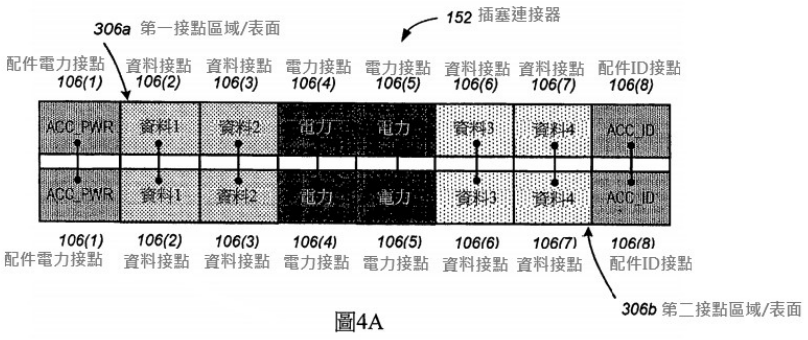
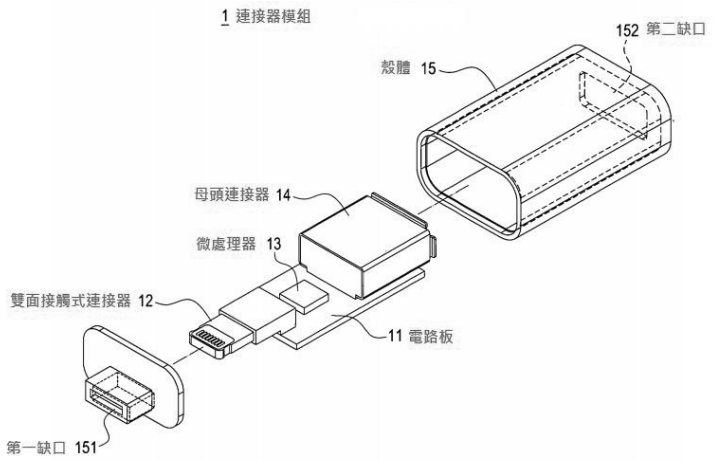


圖4A

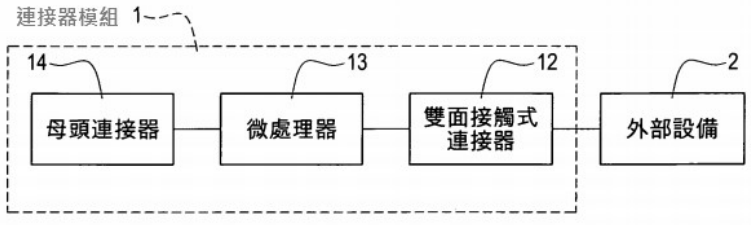
附件十九：乙證 16-1 主要圖示

（一）乙證 16-1 第 1 圖為第一具體實施例的立體分解圖



第一圖

（二）乙證 16-1 第 2 圖為第一具體實施例的電路方塊圖



第二圖